

淺談 Delta-Sigma 之工作原理

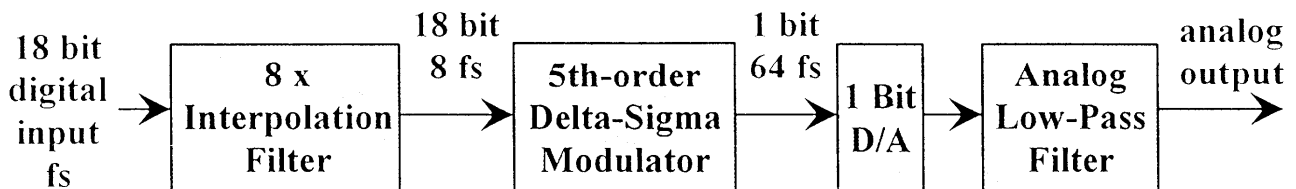
文/黃克強

'95 年初老朽準備「EAD-DSP 系列之 DSP 演算法」(詳見高傳真 227 期)之前，蒲總編曾經向老朽提及 Crystal 公司的 CS4328、CS4330……一系列的 IC，希望我能寫一系列的文章來談這一系列廣泛用途之 Over Sampling 之 D/A Converter IC，其實這一系列的 IC 都是採用了所謂之「分段式 Up Sample」的 DSP 架構搭配 Δ - Σ 之 D/A Converter 而成，由於老朽在『細說 EAD-DSP 系列之 DSP 演算法』一支中並未談及 Δ - Σ 的工作原理，因此特別請我的好友黃克強博士來撰寫 Δ - Σ 的部份。

——何志誠

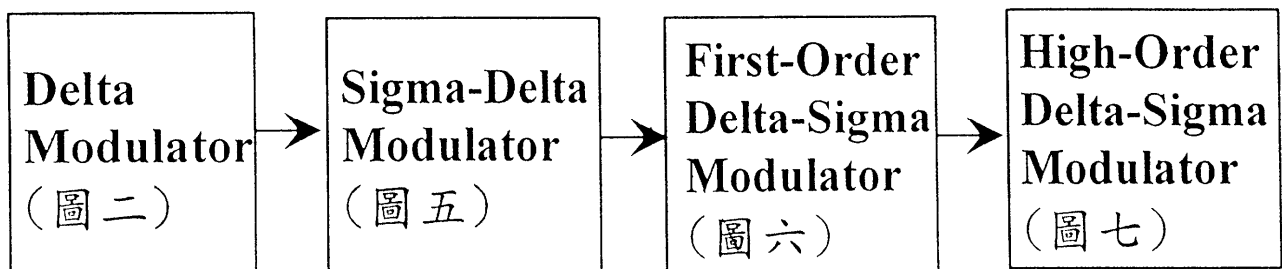
何老朽是我的摯友兼同事，他的辦公桌就在筆者的左手邊。他是個發燒友，也是音響專家。而筆者卻是個音響白癡(編者：唉！唉！黃先生實在太謙虛了，如果您是白癡，那我們豈不……)。他專精信號處理，尤其是 Over Sampling。而筆者擅長數位通訊及一點點適應性控制。半年前，甚至更久之前，何老朽拿了一些 CS4328 之類的 Data Sheet 及他在高傳真發表的文章給我，這時我才在他的調教之下初窺發燒音響之門徑。誰知黃鼠狼給雞拜年不懷好意，何老朽半哄半騙的要我替他寫一篇有關 Delta-Sigma 的介紹文章。礙於多年交情，我勉強答應下來。事後才發現這種文章真難寫。爲了能在高傳真雜誌上「露臉」，必須避免學院派的數學推導，又必須把東西寫得清清楚楚(要不然就變成低傳真)，真是難。難！難！難！難！不過何老朽畢竟沒看走眼，筆者費了九牛二虎之力，終究把它寫出來了。但由於筆者筆法不夠老練，寫出來的文章可能還是生硬了些，尚請讀老您多多包涵。有任何批評指教，請找何老朽代轉，包君滿意！

▼ 圖零：CS4328之方塊圖

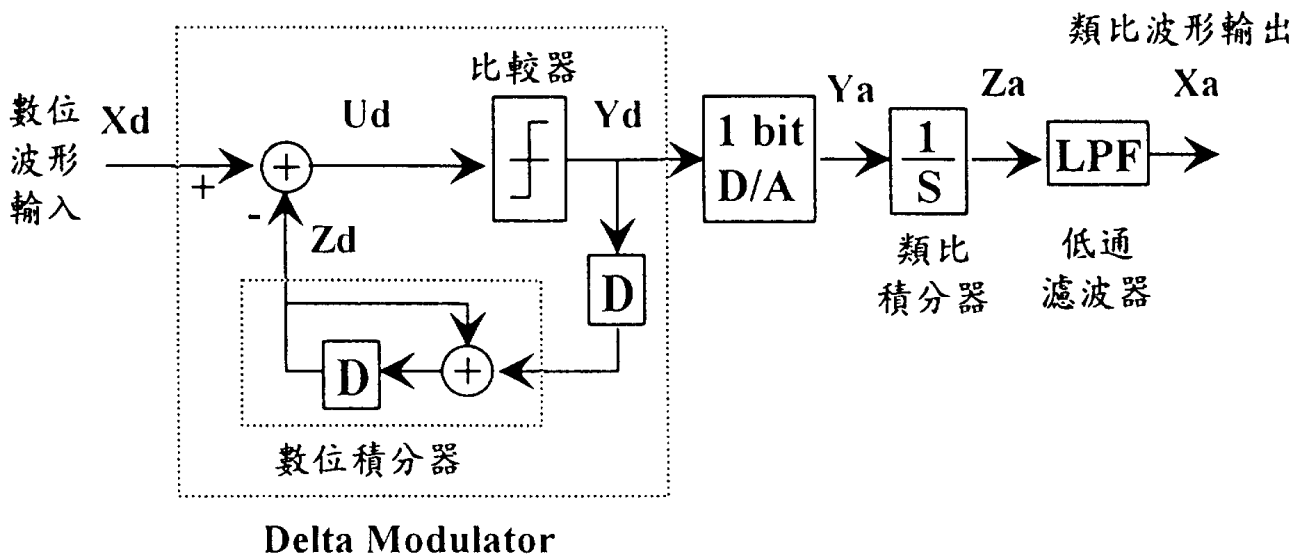


圖零是 CS4328 的方塊圖，第一個方塊 8 X Interpolation Filter 已經在何老朽以前的一系列高傳真文章中介紹過了。第二個方塊就是本文所要談的 Delta-Sigma(Δ Σ)。

▼ 圖一： Δ - Σ 之演化

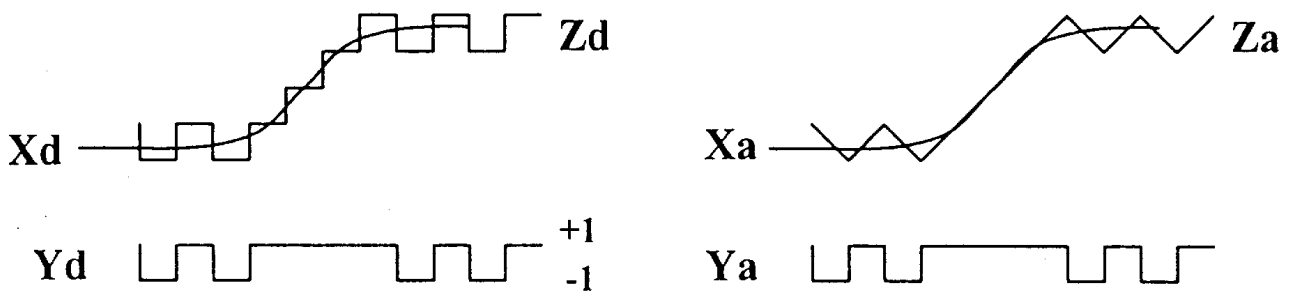


現在我們就開始正式進入 Δ - Σ D/A converter 之殿堂。爲了使本文雅俗共賞，筆者避開了所有的數學方程式，儘量以圖解的方式作觀念上的介紹。要了解 Δ Σ 調變，必須先從 Δ 調變下手，比較容易進入狀況，複雜如 CS4328 所採用之五階 Δ Σ 調變就是從最原始之 Δ 調變一步一步演化而來的。請詳見圖一的演化圖。



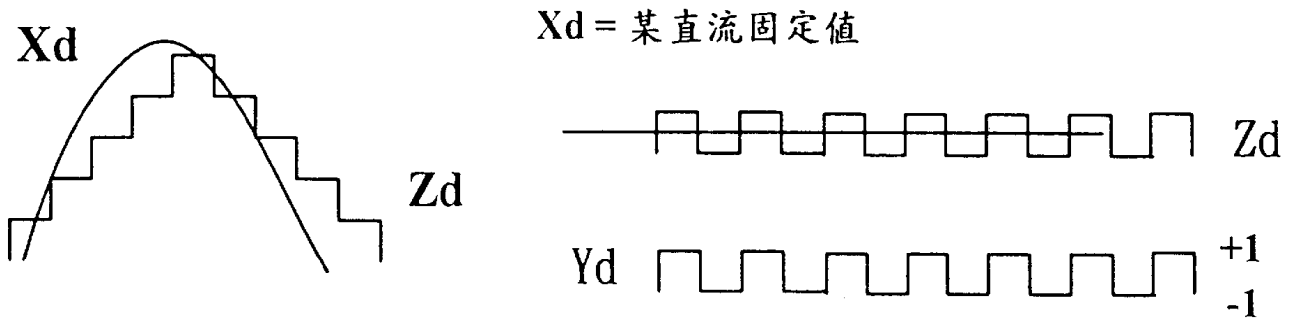
▲圖二： Δ 調變之1-bit DAC

建議讀者在 K 這篇文章時，多看圖，至於文字就只是用來說明圖例而已。



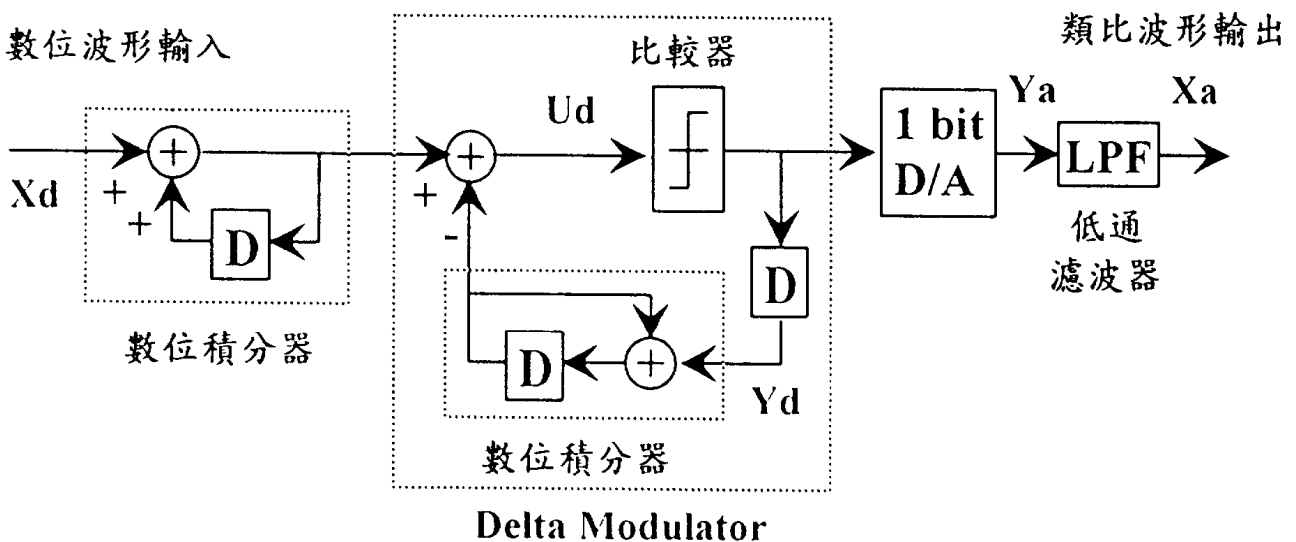
▲圖三： Δ 調變1-bit DAC之工作原理

圖二是一個 Δ 調變之1Bit DAC。 X_d 代表數位波形輸入，就數位音響而言， X_d 可能是18bit，至於尾巴的d代表digital之意。 Y_d 為 Δ 調變之1Bit輸出，值為正1或負1。 Δ 調變之觀念很簡單，就是要使 Y_d 之積分波形愈接近 X_d 愈好，如圖三所示。每當 Y_d 之積分值(即 Z_d)超過 X_d ，下一個 Y_d 值就設為負1。如果 Y_d 之積分值 Z_d 低於 X_d ，下一個 Y_d 值就設為正1。圖二的減法器就是要看看 X_d 和 Z_d 誰大誰小， $U_d = X_d - Z_d$ ，若 U_d 大於零，比較器輸出(即 Y_d)就為正1，若 U_d 小於零，比較器輸出為負1。如此一來 Y_d 不斷的修正使得 Y_d 之積分後波形 Z_d 如影隨形般的和 X_d 同上同下。現在要做的就是將 Z_d 以類比的方式重現出來。很容易的，首先利用1Bit的DAC將數位的 Y_d 轉成類比的對等信號 Y_a ，(其中a代表analog之意)，然後再用類比積分器將 Y_a 作積分而產生 Z_a 。於是 Z_a 和 Z_d 兩者之波形是一樣的，只不過 Z_d 是數位而 Z_a 是類比。但是由於1Bit DAC， Z_a 會有些不平滑的轉折點，所以最後還需要一個類比低通濾波器以產生平滑的 X_a ， X_a 就是 X_d 的類比重現。



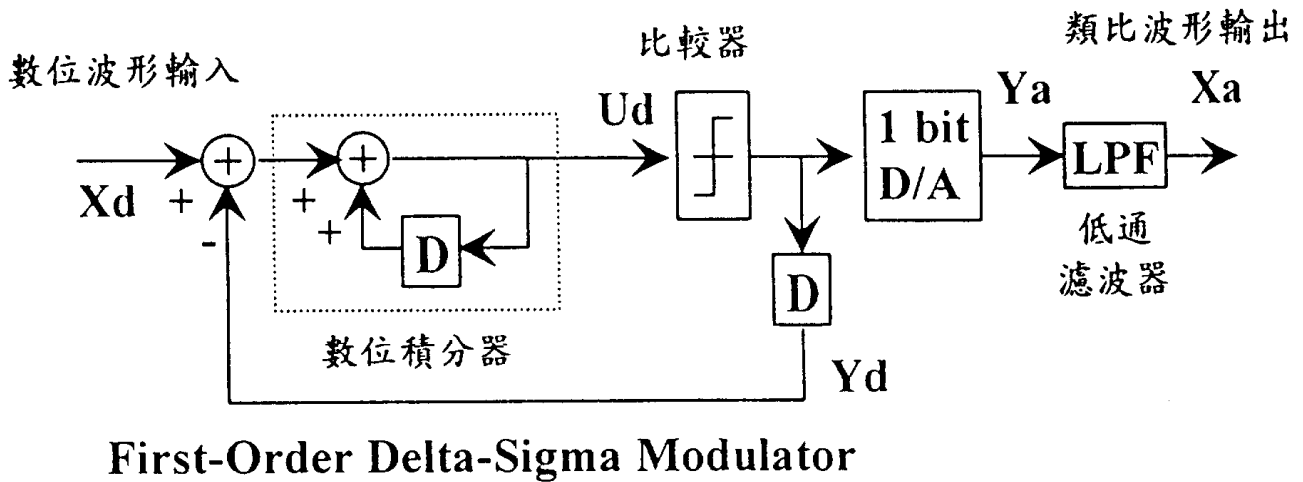
▲圖四： Δ 調變1-bit DAC之缺點

這樣的 Δ 調變方式產生了一些問題。首先是如果數位輸入波形 X_d 的變化太急劇，也就是斜率過大，如圖四(a)所示，那麼 Z_d 將會跟不上，而產生嚴重的失真。第二個問題是 Δ 調變看不見直流或極低頻成份。因為 Δ 調變基本上是針對輸入波形的時間變化量(類似微分)作1Bit的量化編碼(如圖三(a)所示)，所以直流成分顯示不出來。這樣說太模糊，我們看圖四(b)，如果輸入 X_d 是直流，那麼不管 X_d 的固定值是多少， Y_d 的輸出永遠都一樣，那當然不對。此外，類止積分器在實際工程上也不是那麼討人喜歡。



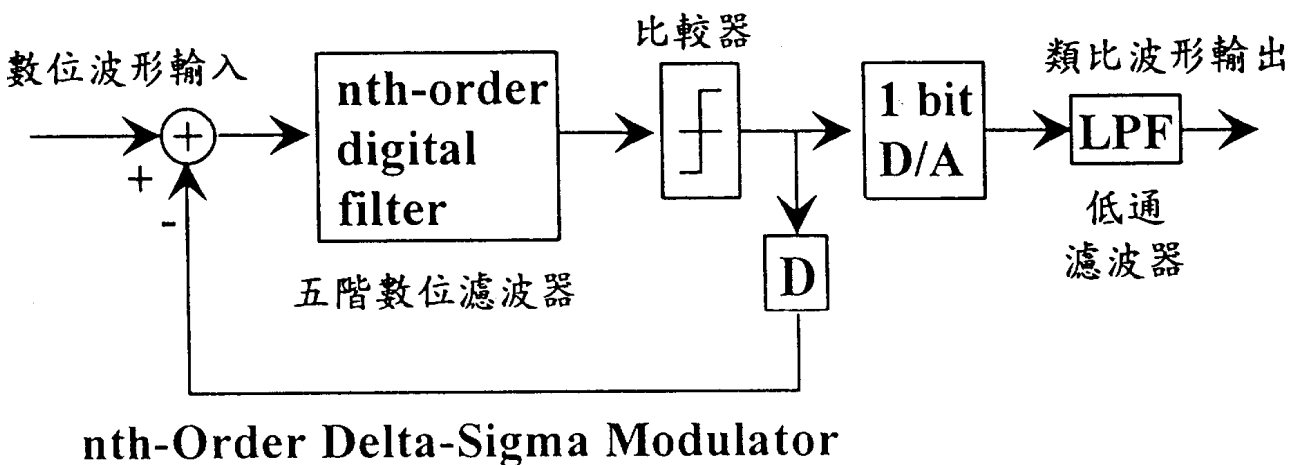
▲圖五： Δ - Σ 調變1-bit DAC

要克服上述兩個問題，可以將圖二之 Δ 調變 DAC 作一些變形，我們將積分器從後面搬到最前面，如圖五所顯示的。如此一來原來的類比積分器就變成數位的積分器。而且 X_d 經過積分之後，原有的急劇變化將會變得平緩得多，於是後面的 Δ 調變就不會有斜坡跟不上的問題。至於 X_d 中的直流或極低頻的成份，經過積分之放大效果後，就不會像圖四(a)所示的那樣水平固定不動，於是後面的 Δ 調變就可以看得到而加以量化編碼。這實在是一本萬利。圖五這樣的系統可以稱呼為 Δ Σ 調變(Sigma Delta Modulator)，就是在 Δ 調變之前加個 Σ ， Σ 意指積分。



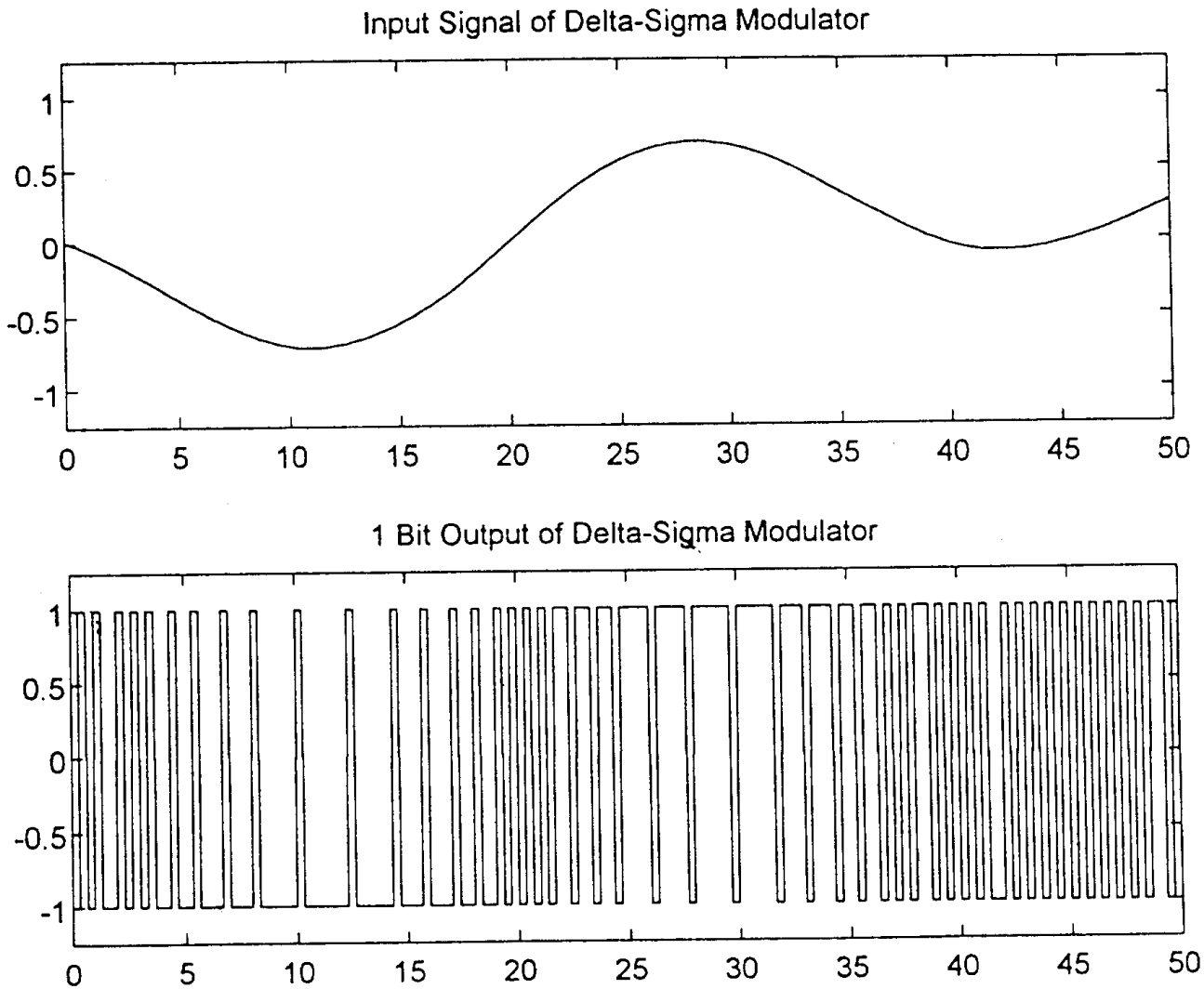
▲圖六：（一階） $\Delta\Sigma$ 調變1-bit DAC

圖五所描述的 $\Delta\Sigma$ 調變可以再加以簡單化。我們注意到圖五之 U_d 為 X_d 之積分減去 Y_d 之積分，是先積分再相減。所以我們也可以使 X_d 和 Y_d 先相減，以後它們的差再積分，就如同圖六所描繪的，結果 U_d 不變，但是圖六比圖五省下一個積分器。因為圖六是先相減再積分，可稱之為 $\Delta\Sigma$ 調變(Delta-Sigma Modulator)。由於其中所用之積分器事實上是一個一階濾波器，所以圖六可細稱為一階 $\Delta\Sigma$ 調變。圖六只是 $\Delta\Sigma$ 調變的基本型，它的效能還可再改進。例如圖七，這是個 n 階 $\Delta\Sigma$ 調變器，也就是以一個 n 階濾波器去取代圖六之積分器，這樣就可以大幅提高最後類比輸出之 S/N 比。如果 $n=5$ ，就是 CS4328 所採用的 1bit DAC。



▲圖七：（高階） $\Delta\Sigma$ 調變1-bit DAC

經過上面那麼一大段煩悶瑣碎的文字解說，我們來點輕鬆易懂的。圖八(a)是 $\Delta\Sigma$ 調變的數位波形輸入，經過 $\Delta\Sigma$ 調變後 1Bit 輸出為圖八(b)。圖八(b)的二值類比波形經過類比低通濾波器之後，又還原成圖八(a)一樣的波形，不過是類比的。在時間指標為 10 附近，圖八(a)小於零，於是 1Bit 輸出大部份是負 1。在時間為 30 附近，圖八(a)大於零，於是 1Bit 輸出大部份是正 1。在時間為 45 附近圖八(b)大約是零，於是 1Bit 輸出為正負 1 交錯。

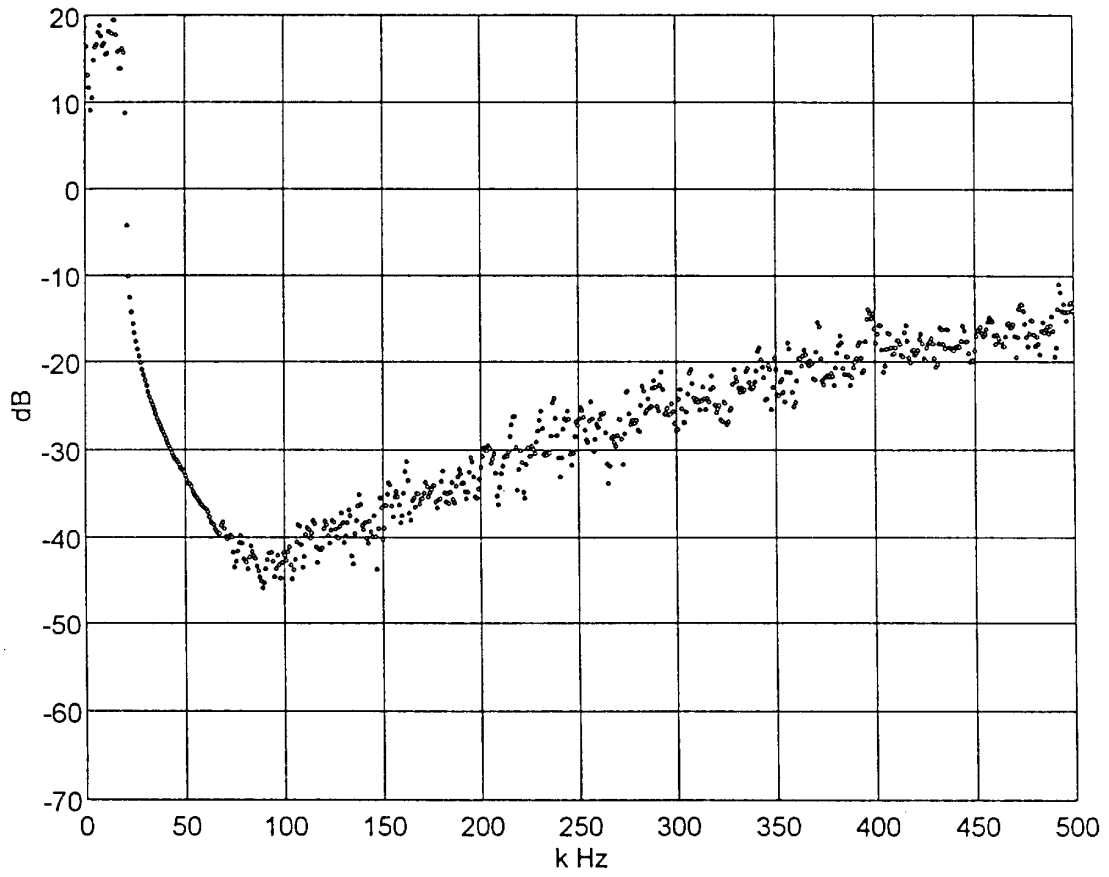


▲圖八：(a) $\Delta\Sigma$ 之輸入波形 (b) $\Delta\Sigma$ 之1-bit輸出

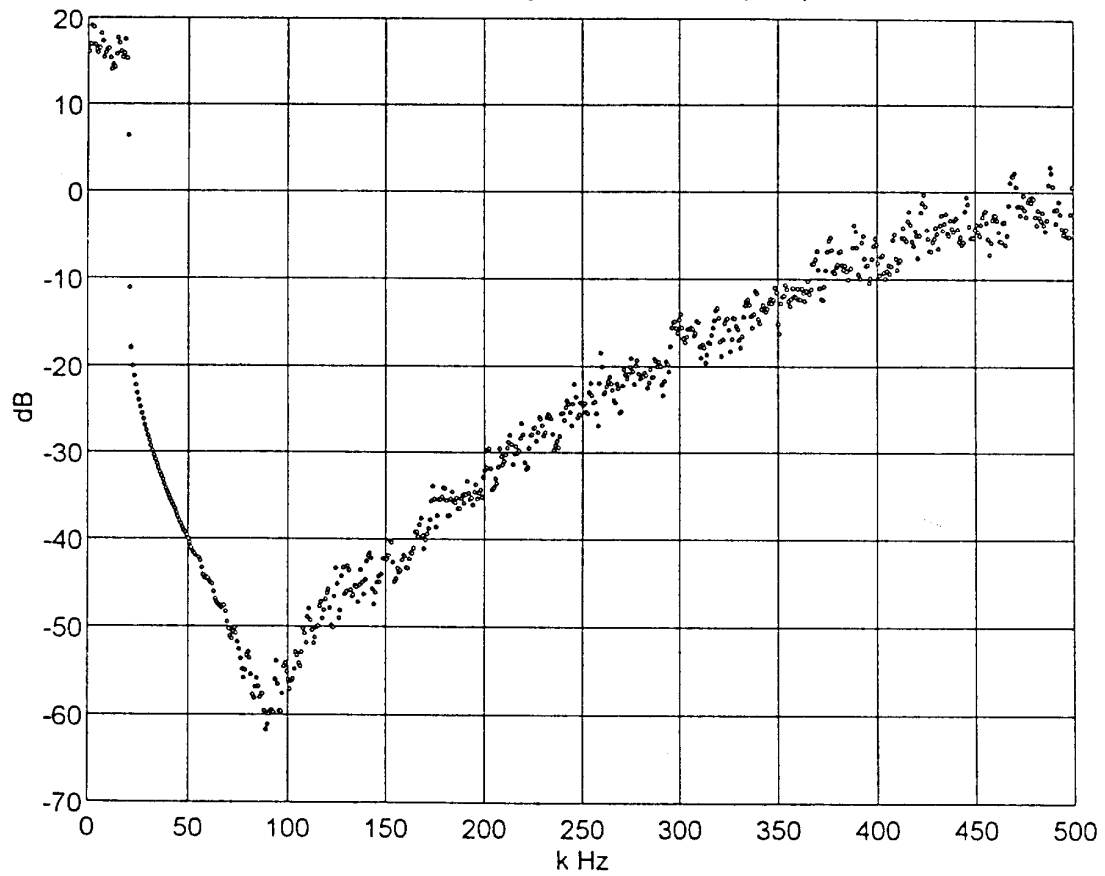
看這圖八，相信讀者對於 $\Delta\Sigma$ 一定有了一些較具體的感覺。現在我們解釋一下 CS4328 的五階 $\Delta\Sigma$ (圖七)優於基本型一階 $\Delta\Sigma$ (圖六)的道理何在。

總歸一句話， $\Delta\Sigma$ 就是要產生一串 1Bit 信號，這串信號和輸入波形(audio)在低頻部份(20KHz 以下)一模一樣，而其它量化誤差則儘量往高頻移過去，這些高頻誤差就可以用類比低通濾波器輕鬆地幹掉。圖九是一個一階 $\Delta\Sigma$ 調變輸出 Y_d 的頻譜，20KHz 以下低頻部份是我們所要的信號，50KHz 以上高頻部份就是其它誤差。圖十是二階 $\Delta\Sigma$ 調變輸出的頻譜。兩相比較，讀者可發現二階 $\Delta\Sigma$ 的量化誤差(頻譜高頻部份)比較多，且比較往高頻率擠。意思就是說，低頻信號部份比較精準，S/N 比較高。為什麼？道理很簡單， $\Delta\Sigma$ 調變中的比較器是在作信號量化的工作，如同一般的 16bit DAC 一樣，只是它比較極端，只有 1bit。我們自然希望這個比較器只針對低頻信號作量化，所以最好是不要讓比較器看到高頻部份。圖六的一階數位積分器和圖七的 n 階數位濾波器就是在扮演這種站在比較器前面阻擋高頻的角色。誰阻擋高頻越成功，比較器對低頻信號的量子化也就越精準，量化誤差也就越往高頻擠。講到這裡大家一定就明白為何二階 $\Delta\Sigma$ 比一階 $\Delta\Sigma$ 的 S/N 比高，因為二階數位低通濾波器比一階的更能阻擋高頻。依此類推，三階，四階，五階，階數越高越好。但是階數越高數位濾波器越複雜，成本越高。而且階數太高會引越整個 $\Delta\Sigma$ 調變器的穩定性的問題。基於這些考量，CS4328 採用五階。

First-order delta-sigma modulator output spectrum



Second-order delta-sigma modulator output spectrum



囉嗦了這麼一大段，相信大家只要有一些 Digital 的基本概念，就一定對 CS4328 的 $\Delta\Sigma$ 調變有了一些觀念上的認識。如果還不清楚，那麼讀者未免太對不起筆者犧牲這麼多的寶貴時間，半年！至於 CS4328 還有 Switched Capacitor Filter 的部份，讀者就把它想成是類比低通濾波器就好了，至於什麼是 Switched Capacitor，筆者就暫時不奉陪了。

數位，雖然我們常說那只不過是 0 與 1 的變化，然而它的學問卻是博大精深的，Delta-Sigma 這個名詞出現已久，卻無人能將它說明清楚。

我們非常感謝黃博士，竟以半年的時間，在不談理論、不寫公式的條件下，把 Delta-Sigma 說得這麼明白，並親繪本文之所有附圖，在此本人謹代表高傳真及讀者向黃博士致最深之謝忱。

蒲鴻慶