

國立中央大學

電機工程學系

碩士論文

電流控制模式直流降壓轉換器之自動化  
設計流程

Automatic Synthesis Flow of  
Current Mode Control DC-DC Buck  
Converter Circuits

研究生：陳宛君

指導教授：劉建男 博士

中華民國一百零二年一月

國立中央大學碩士班研究生

論文指導教授推薦書

電機工程 學系 陳宛君 研究生所提之論文  
電流控制模式直流降壓轉換器自動化設計流程  
Automatic Synthesis Flow of Current Mode Control  
DC-DC Buck Converter Circuits 係由本人指導撰述，同  
意提付審查。

指導教授  (簽章)

101 年 12 月 18 日

國立中央大學碩士班研究生  
論文口試委員審定書

電機工程學系 陳宛君 研究生所提之論文  
電流控制模式直流降壓轉換器之自動化設計流程  
Automatic Synthesis Flow of Current Mode Control  
DC-DC Buck Converter Circuits

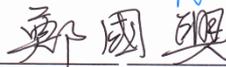
經本委員會審議，認定符合碩士資格標準。

學位考試委員會召集人

委

員







中華民國 一百零二年 一月 七日

# 摘要

在可攜式電子產品蓬勃發展的世代，電源管理 IC 的需求也日漸增加。為了延長使用時間，降低系統整體功率消耗，節能省電亦是電源管理 IC 的課題之一。針對此需求，本論文提出電流控制模式降壓轉換器的自動化設計流程，可快速設計出合適的電壓轉換器，不僅可達成適中的輸出漣波電壓與高轉換效率，也考慮到轉換器電路元件的等效阻抗特性，使結果能更符合實際的電路特性。

此自動化流程是以 Tcl/Tk 工具命令語言(Tool Command Language)為介面整合出一個可在 Linux 系統上執行的自動化工具。使用者於工具的圖形介面中輸入所需的電路規格後，工具會透過 C 語言程式進行穩態及小訊號分析來產生元件參數，並以 HSpice 進行模擬來驗證結果是否符合輸入之規格。本論文詳述電流控制模式降壓轉換器的自動化流程，最後並以設計範例來進行驗證，結果證明經由由此流程產生的電路皆可達到規格要求。

# Abstract

With rapid growth of electronic portable devices, the demand of power management ICs is also increasing. In order to extend battery life, reducing the overall system power consumption is one of the major concerns for power management ICs. For this demand, an automatic design flow for the current-mode control buck converter circuit is proposed in this thesis. This flow can design the required voltage converters in a short time with moderate output ripples and high converting efficiency. Since the equivalent resistance of each component is also considered, the circuit performance can better match the real behaviors.

Integrated with Tcl / Tk (Tool Command Language) shell scripts, this automatic design flow is implemented as an automation tool that can be executed on Linux platform. After users input the specifications of the required converter circuit in the GUI (graphical user interface), this tool will execute steady-state and small-signal analysis by the developed C program and generate the parameters of each component. HSpice simulation is then used to verify whether the results meet the given specifications. Besides the details of the proposed automatic design flow, several design examples of the current-mode control buck converter are also presented in this thesis to demonstrate that all the generated circuits can meet the requirements.

# 致謝

感謝指導教授—劉建男老師大力的支持使我能重拾課業，並給予我各方面的建議與指導，謝謝在專業領域知識教導協助的葉隆慶老師，使得本論文可以順利完成。

感謝口試委員陳宏明教授以及鄭國興教授，對論文的指導及改正，使本論文能更加的完善，並提供許多對未來研究方向的建議。

特別感謝博士班修文學長、彥龍哥，在研究以及各方面的協助指導。

謝謝我的同學們：炸芳、丁丁、五級、阿賢、阿朱，很高興認識你們，跟你們一起在課業上的奮鬥與研究上的努力，雖然只有一年半的相處時間，卻經歷過很多開心與歡樂的事。謝謝欣瑜學姊與阿賢在研究上給我的指引幫助，讓我能順利解決遇到的難題。謝謝金門、岱璋在專業領域上給我的指導使我的電路更臻完善。

謝謝好姊妹筠菁和于晴，有你們的支持才能讓我順利如期完成研究，和你們一起互相打鬧、玩樂、一起抱怨生活中的大小事是我最難忘的時光。謝謝同事們一直關心我與鼓勵我，讓我更有信心完成夢想。

最後要感謝我的爸媽、大姊、二姊、小外甥琦琦，有你們全力的支持，我才能順利的完成學業，你們是我精神上的支柱，讓我得以完成目標。謹以此論文獻給所有關心我的人，希望他們都能夠一起分享完成學位的這份喜悅和成就。

# 目錄

---

---

摘要.....	ii
Abstract.....	ii
致謝.....	iii
目錄.....	iv
圖目錄.....	vii
表目錄.....	x
<b>第一章、緒論.....</b>	<b>1</b>
1.1    研究動機.....	1
1.2    電壓轉換器的種類.....	3
1.2.1    線性電壓穩壓器.....	3
1.2.2    電容儲能型切換式轉換器.....	4
1.2.3    電感儲能型切換式轉換器.....	6
1.2.4    比較表.....	7
1.3    相關研究.....	7
1.4    論文組織.....	10
<b>第二章、電感儲能型切換式電壓轉換器.....</b>	<b>11</b>
2.1    切換式轉換器分類.....	11
2.1.1    降壓型轉換器.....	11
2.1.2    升壓型轉換器.....	13
2.1.3    升降壓型轉換器.....	14
2.2    導通模式分析.....	15
2.3    控制電路分類.....	17
2.3.1    電壓控制模式 (Voltage Mode Control).....	18

2.3.2	電流控制模式.....	19
2.4	斜率補償.....	21
<b>第三章、自動化設計流程.....</b>		<b>25</b>
3.1	設計流程.....	25
3.2	穩態分析.....	26
3.2.1	電感漣波電流與電感值計算.....	27
3.2.2	輸出電壓漣波與電容值計算.....	29
3.2.3	效率與功率電晶體尺寸計算.....	31
3.3	小訊號分析.....	33
3.3.1	回授控制系統.....	34
3.3.2	轉移函數及頻率響應分析.....	35
3.3.3	經補償之誤差放大器轉移函數.....	38
3.3.4	電流偵測電路 (Current Sensing Circuit).....	44
3.3.5	電壓轉電流轉換電路 (V-I Converter).....	45
3.3.6	時脈及斜坡產生電路 (Clock and Ramp Generator).....	48
3.3.7	非重疊電路與驅動電路 (Nonoverlap and Driver Circuit).....	49
<b>第四章、設計範例.....</b>		<b>51</b>
4.1	設計流程操作.....	51
4.2	數據比較.....	60
4.3	數據驗證.....	61
<b>第五章、自動化設計工具.....</b>		<b>65</b>
5.1	簡介.....	65
5.2	工具介面操作.....	66
<b>第六章、結論.....</b>		<b>70</b>
6.1	結論.....	70

6.2	未來展望.....	71
	參考文獻.....	72

# 圖目錄

---

---

圖 1-1 2006~2010 年全球電源管理 IC 市場[1] .....	1
圖 1-2 可攜式電子產品系統示意圖[3] .....	2
圖 1-3 直流對直流電壓轉換器分類圖 [4].....	3
圖 1-4 線性降壓穩壓器基本架構圖[5] .....	4
圖 1-5 電容儲能型切換式轉換器架構圖[6] .....	5
圖 1-6 電感儲能型切換式升壓轉換器架構[5] .....	6
圖 2-1 降壓類型(BUCK)切換式電壓轉換器 .....	12
圖 2-2 降壓轉換器開關導通與關閉時操作情形.....	12
圖 2-3 降壓型轉換器電感電壓波形圖 .....	13
圖 2-4 升壓類型(BOOST)切換式轉換器 .....	14
圖 2-5 升降壓類型(BUCK-BOOST)切換式轉換器 .....	15
圖 2-6 連續導通模式電感電流波形圖 .....	16
圖 2-7 非連續導通模式電感電流波形圖 .....	16
圖 2-8 輸出電壓關係圖 [16] .....	17
圖 2-9 切換式降壓轉換器電路圖 [5].....	18
圖 2-10 電流控制模式回授迴路.....	19
圖 2-11 電壓控制模式與電流控制模式的波德圖 (MATLAB) .....	20
圖 2-12 責任週期小於 0.5 電感電流穩定波形.....	22
圖 2-13 責任週期大於 0.5 受擾動的電感電流波形.....	23
圖 2-14 責任週期大於 0.5 時加入斜坡訊號補償波形.....	24
圖 3-1 切換式電流控制模式降壓轉換器設計流程.....	25
圖 3-2 切換式降壓轉換器電感電壓與電流波形圖.....	27

圖 3-3 電感漣波電流與輸出漣波電壓波形圖 .....	30
圖 3-4 切換式降壓轉換器元件內部阻抗等效電路圖 [5].....	32
圖 3-5 電流控制模式含補償電路控制圖 [18].....	34
圖 3-6 小訊號迴路區塊圖 .....	35
圖 3-7 電流模式脈波寬度調變增益示意圖 [24].....	37
圖 3-8 電流控制模式降壓轉換器波德圖 .....	38
圖 3-9 電流控制模式降壓轉換器位於交越頻率時之波德圖 .....	39
圖 3-10 誤差放大器補償方式 .....	41
圖 3-11 誤差放大器補償電路圖 .....	41
圖 3-12 電流偵測電路 [25].....	44
圖 3-13 電壓轉換電流示意圖 .....	45
圖 3-14 電壓轉換電流轉換器架構圖 [26].....	46
圖 3-15 時脈及斜坡訊號產生器電路圖 [11].....	48
圖 3-16 功率電晶體導通與關閉時間圖 .....	50
圖 3-17 非重疊電路與驅動電路圖 .....	50
圖 4-1 電路產生週期為 2MS 時脈訊號(CLK)，斜坡補償訊號(RAMP SIGNAL).....	55
圖 4-2 輸出電壓與電感電流漣波圖 .....	59
圖 4-3 當負載變化時輸出電壓之變化模擬圖 .....	59
圖 4-4 當負載變化時輸出電壓之變化模擬圖 (3.6V TO 2V).....	63
圖 4-5 當負載變化時輸出電壓之變化模擬圖 (3V TO 2V) .....	64
圖 5-1 自動化設計工具介面 .....	65
圖 5-2 規格輸入介面 .....	66
圖 5-3 非合理規格提醒視窗 .....	67
圖 5-4 規格輸入完成介面 .....	68
圖 5-5 切換式升壓轉換器設計流程結束介面 .....	68

圖 5-6 模擬檔顯示介面.....	69
圖 5-7 元件參數顯示介面.....	69
圖 5-8 電路特性顯示介面.....	69

# 表目錄

---

表 1-1 電壓轉換器分類與比較表[7] .....	7
表 1-2 相關研究比較表 .....	9
表 2-1 切換式電壓轉換器分類與特性表 [16].....	11
表 3-1 切換式升壓轉換器規格列表 .....	26
表 3-2 電流控制模式降壓轉換器模擬參數表 .....	37
表 4-1 設計範例規格表 .....	51
表 4-2 SMD 大電流線圈電感額定電流部分規格資料 [27] .....	52
表 4-3 SMD 大電流線圈電感直流阻抗部分規格資料 [27] .....	53
表 4-4 SMD 鋁質電解電容部分規格資料 [28] .....	54
表 4-5 元件參數表 .....	58
表 4-6 電路特性表 .....	60
表 4-7 論文[5]與本篇的規格數據比較表之一 .....	60
表 4-8 論文[5]與本篇的規格數據比較表之二 .....	61
表 4-9 模擬結果與[11]規格比對表 .....	62
表 4-10 模擬結果與[12]規格比對表 .....	63

# 第一章、緒論

## 1.1 研究動機

近年來消費性市場對於可攜式電子產品需求日益增加，產品由傳統的語音功能朝向多功能應用發展，除了圖片、影像傳輸之外，整合 PDA、數位相機、MP3 等功能模組已十分普及，加上網路應用互動即時瀏覽系統，在有限電力或電池容量下，電源管理晶片扮演著相當重要的角色。

圖 1-1[1]所示，全球電源管理 IC 市場的複合成長率逐年提升，佔全球類比 IC 產值已高於 70%，由於電子設備中使用的晶片量不斷增加，不同功能的晶片需要不同的電壓轉換器，也需要高效能的電源管理電路支援各項複雜的功能，顯示電源管理 IC 的重要性與發展潛力。

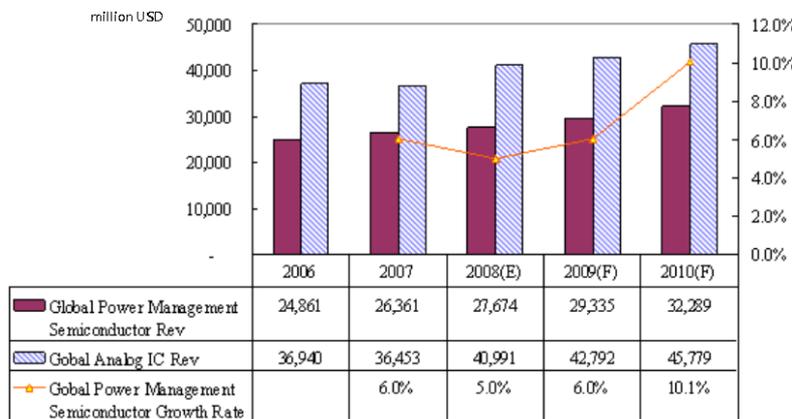


圖 1-1 2006~2010 年全球電源管理 IC 市場[1]

因應消費者需求這些可攜式電子產品也逐漸變的輕薄短小，為了達到體積小、重量輕、低成本與使用時間長的要求，必須將所有系統整合於同一晶片中，為了延長使用時間，降低系統整體功率消耗以及低耗電、節能省電亦是電源管理 IC 的課題之一[2]，我們可以利用電源管理晶片來提升電源的轉換效能。

圖 1-2[3]為可攜式電子產品系統方塊圖，根據不同功能的電路，利用電源管理晶片來提供不同需求的直流電壓位準，圖中類比轉數位轉換器(A/D)、數位轉類比轉換器(D/A)為對於雜訊較為敏感的類比電路，可利用線性降壓穩壓器(Low Dropout Voltage Regulator, LDO)來供應電源；而數位訊號處理晶片(DSP)對雜訊較不敏感但所需功率消耗較大，使用高轉換效能的切換式電壓轉換器(SW)來提供電源；主要供應的電壓位於較高準位，需經過降壓轉換後再提供給各個電路電壓使用，降壓轉換器的架構包括線性降壓穩壓器(Low Dropout Regulator)與切換式降壓轉換器(Switching Buck Converter)，本論文將針對切換式降壓轉換器作詳細的討論。

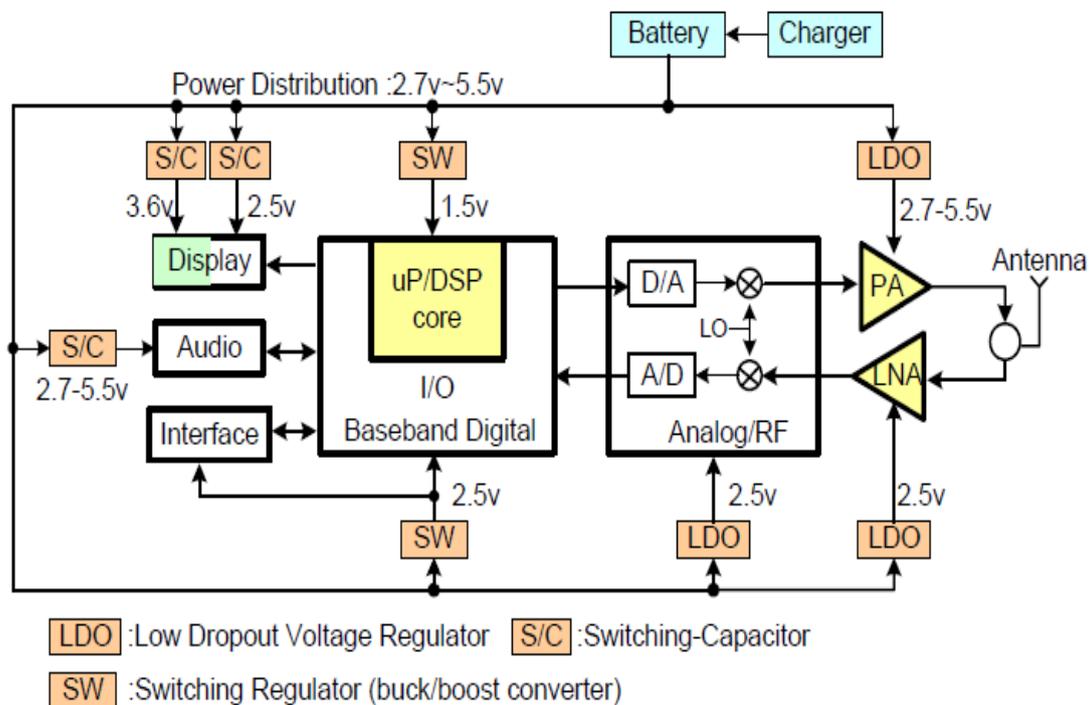


圖 1-2 可攜式電子產品系統示意圖[3]

## 1.2 電壓轉換器的種類

直流轉直流電壓轉換器可提供一個穩定且穩定的輸出電壓，可將直流電壓轉換為另一電壓位準的電路。轉換器依照轉換效能、可提供最大電流量可以分成線性穩壓器(Linear Regulator)與切換式穩壓器(Switching Regulator)，切換式穩壓器再進一步區分，依照儲能元件可分為兩類，如圖 1-3 所示，分為切換式電容轉換器以及切換式電壓轉換器。本論文將針對切換式轉換器中的降壓轉換器設計實現，接下來將對線性降壓穩壓器(Low Dropout Regulator, LDO)、切換式電容轉換器與切換式電壓轉換器作基本的描述與介紹。

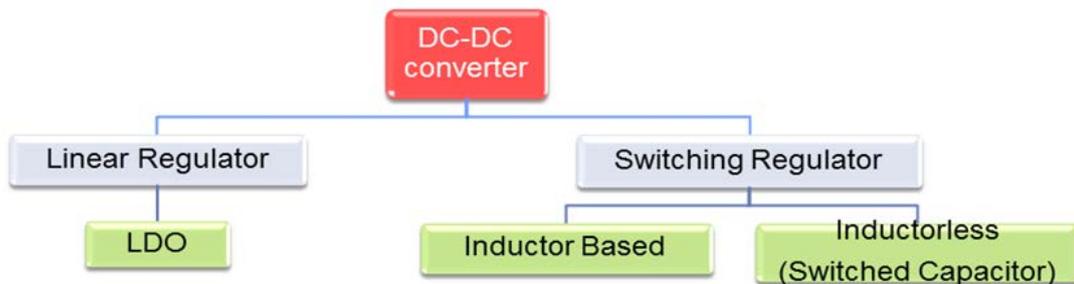


圖 1-3 直流對直流電壓轉換器分類圖 [4]

### 1.2.1 線性電壓穩壓器

圖 1-4 為線性電壓穩壓器(Linear Low Dropout Voltage Regulator, LDO)的基本架構[5]，又稱為低壓降線性穩壓器，由於輸入電壓  $V_i$  與輸出電壓  $V_o$  之間會有一段電壓差，大多應用於對雜訊較敏感的電路上，且輸入電壓與輸出電壓比較接近的情況下以提高其轉換效能。

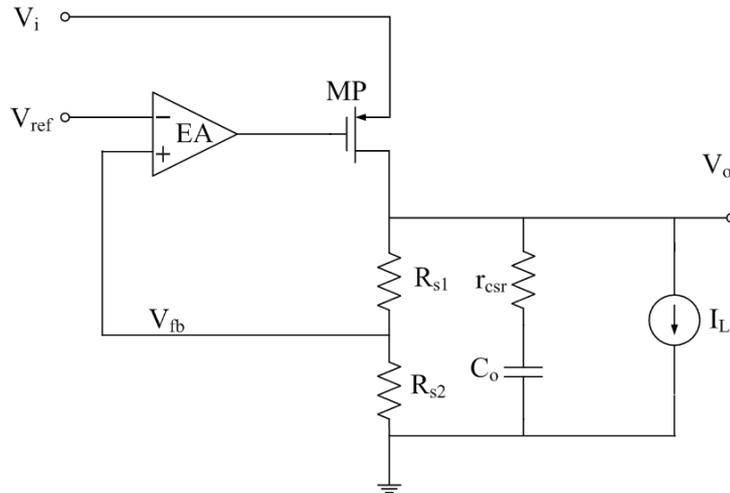


圖 1-4 線性降壓穩壓器基本架構圖[5]

低壓降線性穩壓器的基本架構包含誤差放大器(Error Amplifier)、參考電壓源( $V_{ref}$ )、輸出功率電晶體(MP)、串聯電阻( $R_{S1}$ 、 $R_{S2}$ )、以及電容( $C_0$ )所組成的回授電路。其工作原理主要是藉由誤差放大器調節回授電壓(Feedback Voltage)及參考電壓的差值，再用誤差放大器產生的電壓值來驅動功率電晶體並使其供應負載電流，而連接在輸出的電容則是有著穩定輸出變動的作用。

線性低壓降電壓穩壓器的輸出電壓值公式如式(1-1)所示。

$$V_O = V_{ref} \left( 1 + \frac{R_{S1}}{R_{S2}} \right) \quad (1-1)$$

由於此架構不需電感，面積較小不需複查的控制電路，較易整合至積體電路，但缺點是當輸入電壓與輸出電壓落差太大時，會在功率電晶體上有過多的功率消耗，並且低壓降線性穩壓器無法進行升壓的轉換。

## 1.2.2 電容儲能型切換式轉換器

圖 1-5 為電容儲能型切換式轉換器(Capacitor Based Switching Converter)的基本電路架構[6]，組成元件主要有四個開關( $S_1$ 、 $S_2$ 、 $S_3$  和  $S_4$ )及兩個電容( $C_1$  和

$C_2$ )。

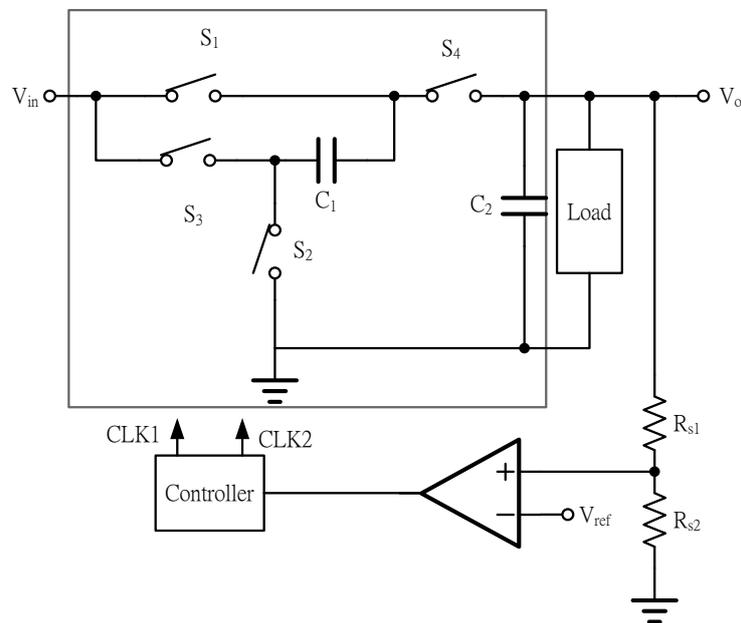


圖 1-5 電容儲能型切換式轉換器架構圖[6]

主要的工作原理為：將每個週期分為兩個區間，在第一個區間，開關  $S_1$  和  $S_2$  導通，開關  $S_3$  和  $S_4$  關閉，此時輸入電壓會對電容  $C_1$  充電；在第二個區間，開關  $S_1$  和  $S_2$  關閉，開關  $S_3$  和  $S_4$  導通，此時輸入與輸出端將會被電容  $C_1$  連接，但電容  $C_1$  上的壓降以穩態觀點來看是固定的，因此輸出電壓變成輸入電壓的兩倍大。

但由於使用切換類型的控制方式，需要快速的切換頻率來達成電壓的轉換功能，所以電容儲能型切換式轉換器有著較高雜訊以及輸出漣波的問題。此外，雖然此種電路的設計原理相對簡單，但若輸出電壓的調節倍率增加時，開關數量和控制的複雜度都會跟著上升。另外負載電流是從輸出電容  $C_2$  單獨提供，所以此種電路架構的負載承受能力較差。

### 1.2.3 電感儲能型切換式轉換器

電感儲能型切換式轉換器(Inductor Based Switching Converter)為最常被使用的電壓調節模組(Voltage Regulation Module)，使用電感儲能可以擁有這三種架構中最高的負載電流承受能力。

圖 1-6 為電感儲能型切換式轉換器的基本架構[5]，主要有兩個當作開關使用的功率電晶體(Power MOS,  $S_1, S_2$ )、用來儲存電荷的輸出電容和用來儲存能量的電感，至於回授控制迴路方面，包含了誤差放大器(Error Amplifier)、脈衝寬度調變器(Pulse Width Modulator, PWM)、非重疊時脈(Nonoverlap Clock)電路和驅動電路(Driver)。

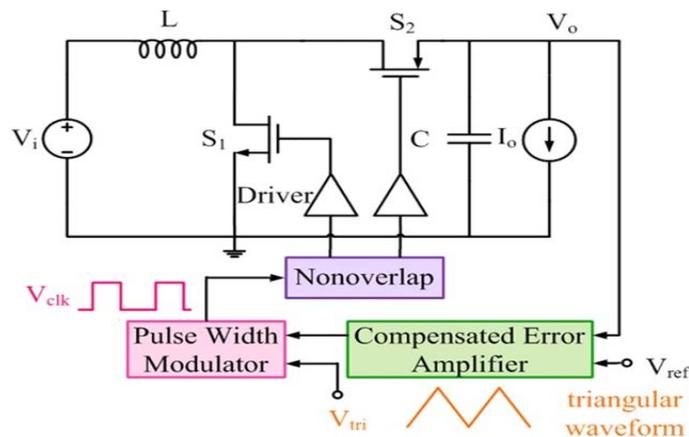


圖 1-6 電感儲能型切換式升壓轉換器架構[5]

其工作原理是利用電感於輸入( $V_i$ )與輸出( $V_o$ )之間作能量轉換，以固定的切換頻率來達到高電能的使用效率，應用於高功率與高轉換效能的電源供應器上。主要操作為輸出電壓經過分壓後，與參考電壓(Reference Voltage)分別輸入誤差放大器的兩個輸入端，並產生一個誤差訊號(Error Signal)，再將誤差訊號和三角波訊號輸入比較器，就會產生用來控制轉換器開關的切換訊號(Switching Signal)，最後會透過驅動電路的強化來控制開關的切換。

切換式電壓轉換器的優點在於能有較高的轉換效能，以及能提供升壓與降壓

的電壓轉換，但輸出電壓會有一漣波電壓加在直流的電壓位準上，在應用上電路需可耐受漣波電壓。而在重載的情況下，因為此時靜態功率(Quiescent Power)、切換功耗(Switching Loss)和電晶體的導通功耗都會變成不明顯，效率值可以達到90%到95%左右。

## 1.2.4 比較表

表 1-1[7] 為三種電壓轉換器簡單的總結及比較，可以看出線性低壓降電壓穩壓器(Linear Regulator)無法有升壓類型的轉換，可提供負載的電流也最小。而電感儲能型切換式轉換器(Switching Regulator)雖然設計的複雜度最高，但是在三者之中有著最高負載承受能力和最高效率值的優點，由表中可知道各類型轉換器的優缺點，設計者可由應用的電子產品類型不同來選擇最佳的轉換器。

表 1-1 電壓轉換器分類與比較表[7]

Characteristics	Linear Regulator	Switching Capacitance	Switching Regulator
Efficiency	Low	Medium	Highest
Complexity	Easy	Moderate	Difficult
Output Ripple	Very low	Moderate	Moderate
Load Ability	Moderate <u>Up to 150mA</u>	Moderate <u>Up to 250mA</u>	Best <u>Able to above 500mA</u>
Cost	Low	Moderate	Expensive
Transformation Type	Step down	Step up Step down Inverting	Step up Step down Inverting
Application	Analog&RF	Display	DSP

## 1.3 相關研究

過去類比電路自動化設計中，考慮對象以較基礎的電路架構為主，例如放大

器(Operational amplifier, OPA)的電路，而較複雜的電路架構，例如電源轉換電路，則是較少被當作自動化設計的目標。

而類比自動化合成大致可分成三種：知識導向 (Knowledge-based)、公式導向 (Equation-based) 以及模擬導向 (Simulation-based) [8]，知識導向是早期合成工具最常使用的方法，將電路所需的背景知識存在系統裡，設計者可由資料庫找出所需的電路相關訊息以完成類比電路設計，然而這種方式會受到需要廣泛的電路知識資料庫限制。公式導向[9]則是利用理論推導出的公式進行分析，並找到最佳工作點，優點是能夠快速的完成電路設計，但是簡化過的模型造成結果不夠精確；相較而言模擬導向[10]能夠得到較準確的結果，因為這種方式是直接利用模擬軟體做整體電路的模擬，但缺點是會花費許多時間。

在以往電壓轉換器的相關論文中，主要是以知識導向並利用公式來推得電路參數，在論文[11]中，對於電流控制模式中重點電路—電流偵測電路的發展背景做詳細介紹，一開始直接使用電阻來偵測流經電感的電流，但會有很大的功率消耗，改進為使用功率電晶體(power MOSFET)的導通阻抗來進行電流的偵測，卻仍然面臨了製程變異或溫度變化時，導通阻抗的變動導致偵測精確度受到影響的情形，為了要達到較小的功率損耗以及較精準的電流偵測，衍伸出可完全實作在晶片上電流偵測電路，並包含了電流回授控制電路，在轉換器的各部分電路也都有詳細描寫，亦有相對應的公式可供參考，惟其對於元件的等效阻抗較無考慮，以及未將電壓漣波以及電流漣波效應考慮進去，關於電路整體穩定度的計算與調整並無詳細描述。

而論文[12]則是探討加快電流偵測電路速度以及提升電流偵測的精準度，發展出動態偏壓分流回授的技術(dynamically biased shunt feedback)來將非主極點推到更高頻，這個方法可以使整體電路的可承受電流負載範圍變大，且可加快並穩定電流偵測電路。[12]中先是介紹傳統的以電流鏡為主的負回授電流偵測電路，分析系統的開迴路增益轉換函式、電路的單一頻率響應以及相位，從中得知輸出

電容與負載電阻形成的極點會降低電流偵測電路精準度並是偵測速度的阻礙，因此[12]提出的動態偏壓分流回授目的在於改善上述傳統電流偵測電路的不足，在電路整體的穩定度補償方面也有迴路轉換函式分析，並在回授路徑上使用電阻與電容來產生左半面極點(Left-hand-plane Pole)來做極零點補償，亦考慮了元件的寄生阻抗特性，但全文仍是以知識導向為主的設計方式，並無自動化流程或工具的實現。

本論文為論文[5]與論文[13]的核心精神的延續，論文[5]主要為實現切換式降壓轉換器及線性低壓降電壓穩壓器的自動化設計流程與自動化工具實現，論文[13]則是實現了切換式升壓轉換器的自動化設計流程與工具，設計範圍包括了完整的轉換器電路，並考慮了其元件的阻抗性，也針對效率做詳細的討論，並發表在國內外研討會上[14][15]。所以本論文將以實現電路架構較上述電路複雜的電流控制模式降壓轉換器為主要目標，包含完整的設計流程，以及自動化工具的實現。表 1-2 為上述論文與本論文之比較表格，當有達到左邊項目的目標時會以打勾來表示，打叉則是代表沒有對左邊的目標做完整的探討。

表 1-2 相關研究比較表

	[5]	[13]	[11]	[12]	本論文
轉換模式	降壓	升壓	降壓	降壓	降壓
控制模式	電壓控制模式	電壓控制模式	電流控制模式	電流控制模式	電流控制模式
轉換電路	✓	✓	✓	✓	✓
控制電路	✓	✓	✓	✓	✓
轉換效率	✓	✓	✓	✓	✓
自動化工具	✓	✓	✗	✗	✓

## 1.4 論文組織

本篇論文主要提出電流控制模式降壓轉換器（Current Mode Control Buck Converter）之自動化設計流程，全篇共有六個章節，第一章說明了研究動機，並對電壓轉換器作基本簡介，與一些相關的研究；第二章中，將簡介切換式轉換器的基本電路架構，主要著重於降壓轉換器，包含電壓控制模式降壓轉換器以及電流控制模式降壓轉換器，並討論電路的操作概念與工作原理；第三章將介紹電流控制模式降壓轉換器自動化設計的流程，包括電路設計步驟以及規格；第四章將會以範例來說明自動化設計流程的操作；第五章則為對自動化設計工具基本操作界面介紹；第六章為結論。

## 第二章、電感儲能型切換式電壓轉換器

### 2.1 切換式轉換器分類

此節將介紹由電感儲能的切換式轉換器 (Inductor Based Switching Converter)，這種轉換器會將能量存於外部電感中並遵守能量守恆，且具有週期性，通常會將其切換訊號操作在穩態的連續導通模式 (Continuous Conduction Mode, CCM)，這時依照開關的導通關閉時間可分成兩個工作區間，而責任週期 (Duty Cycle, D) 則是指開關導通時間對一個週期的比例，經由電感直流電壓為零特性可得到電壓轉換比例式，藉此得知各個轉換器架構的輸出電壓與輸入電壓之間的關係；表 2-1 為常見的三種直流轉直流切換式轉換器與相對應的電壓轉換比例式，這三種組態包括降壓型轉換器 (Buck Converter)、升壓型轉換器 (Boost Converter)、升降壓型轉換器 (Buck-Boost Converter)；以下將對這三種電路做概略的介紹。

表 2-1 切換式電壓轉換器分類與特性表 [16]

Converter topology	Duty ratio	Conversion type
Buck	D (for CCM)	Step down
Boost	$\frac{1}{1-D}$ (for CCM)	Step up
Buck-Boost	$\frac{-D}{1-D}$ (for CCM)	Step up / down

#### 2.1.1 降壓型轉換器

降壓型轉換器應用在輸入電壓高於輸出電壓，此處使用功率電晶體 (Power MOSFETs) 來做為開關，利用電感及電容儲存與傳送能量，並濾除電壓的交流雜訊

波，圖 2-1 為切換式降壓轉換器(Buck Converter)的架構。

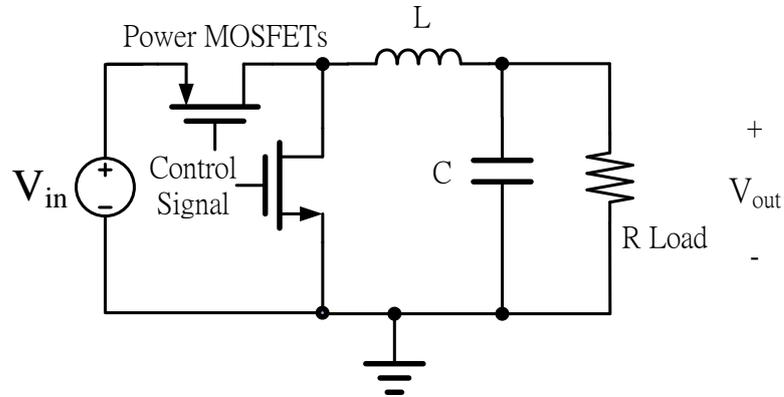


圖 2-1 降壓類型(Buck)切換式電壓轉換器

而圖 2-2 中開關 $S_1$ 以及 $S_2$ ，用來控制能量的儲存與傳送的方向。當 $S_1$ 開關導通時，輸入電壓源接至電感，此時電感兩端有一數值為正的電位差使得電感電流上升，電感電流 $i_L$ 流經負載與電容並對電容充電，此時輸出電壓上升。當開關閉時，電感上有一數值為負的壓降，電感電流持續流經負載形成迴路，電感上儲存的能量釋放到負載，由能量守恆定律，平均電感電壓為零，可以得到電壓轉換的比例如(2-1)式所示：

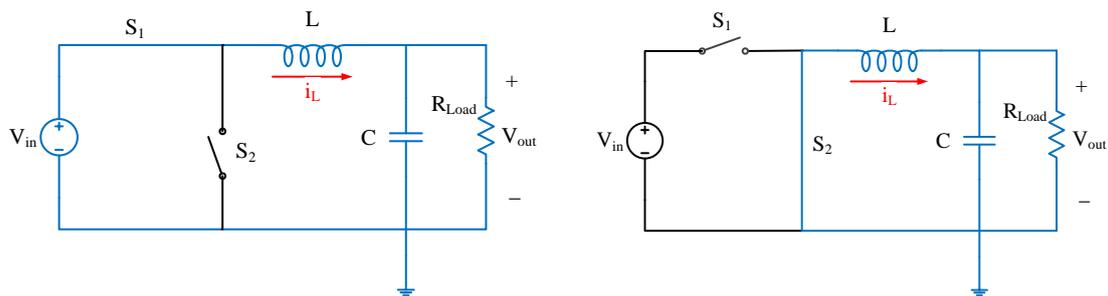


圖 2-2 降壓轉換器開關導通與關閉時操作情形

$$\langle v_L \rangle_{T_s} = D(V_{in} - V_{out})T_s + (1 - D)(-V_{out})T_s = 0 \quad (2-1)$$

其中 $\langle v_L \rangle_{T_s}$ 為電感上一個週期內的平均電壓，D為責任週期(Duty Cycle, D)，是開關導通時間與一個操作週期的比例，可寫為(2-2)式。

$$D = \frac{T_{ON}}{T_{ON} + T_{OFF}} = \frac{T_{ON}}{T_s} \quad (2-2)$$

而由(2-1)式可以得到電壓轉換比值，也就是責任週期與輸入電壓及輸出電壓的關係式如下：

$$\frac{V_{out}}{V_{in}} = D \quad (2-3)$$

在連續導通且系統穩定情況下，電容電壓以及電感電流維持一週期性。而圖 2-3 為電感電壓在週期內之變化圖。

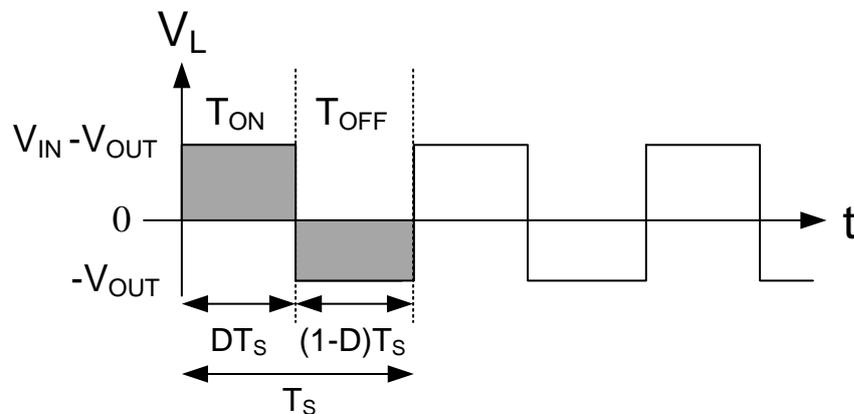


圖 2-3 降壓型轉換器電感電壓波形圖

## 2.1.2 升壓型轉換器

除了降壓型電壓轉換器之外，常用的電壓轉換器還有升壓型轉換器(Boost Converter)如圖 2-4，升壓轉換器可轉換出高於輸入電壓的壓降，操作原理為在第一個切換區間時，N型功率電晶體導通，輸入端對電感進行充電，此時電感上

會有一個數值為正的壓降，電感電流將以線性斜率的特性上升；當位於第二個切換區間時，P型功率電晶體導通，N型功率電晶體關閉，能量經由電感傳遞至輸出端，此時在電感上會有一數值為負的壓降，而電感電流將以線性斜率的特性下降。

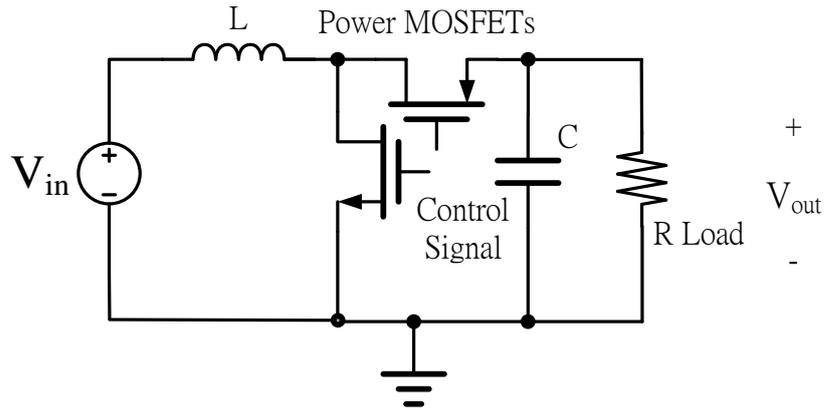


圖 2-4 升壓類型(Boost)切換式轉換器

在穩定狀態且連續導通下遵守電感電流與電容電壓維持週期性，以及平均電感電壓與平均電容電流為零。由能量守恆定律可以推得，升壓轉換器的電壓轉換比例式為：

$$D(V_{in}) + (1 - D)(V_{in} - V_{out}) = 0 \quad (2-4)$$

$$\frac{V_{out}}{V_{in}} = \frac{1}{1 - D} \quad (2-5)$$

### 2.1.3 升降壓型轉換器

升降壓型電壓轉換器(Buck-Boost Converter)如圖 2-5，為第三種常見的電壓轉換器，此電路可轉出高於以及低於輸入電壓的壓降。

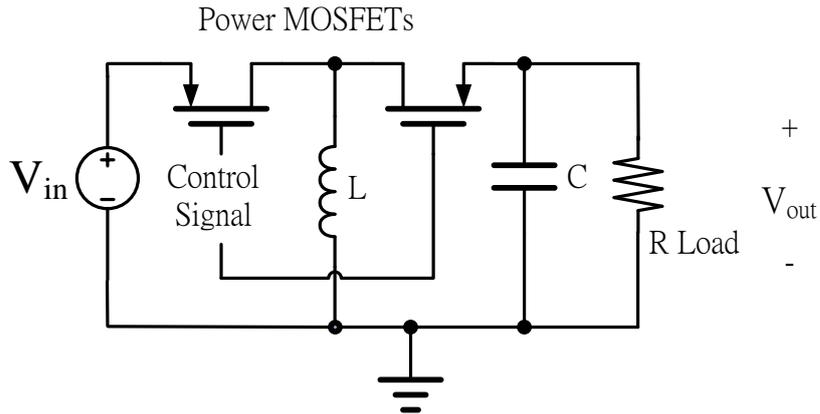


圖 2-5 升降壓類型(Buck-Boost)切換式轉換器

其操作原理為，於第一切換區間時，輸入端的 P 型功率電晶體導通，輸出端的 P 型功率電晶體關閉，輸入端對電感充電，此時電感上有一數值為正的電壓降，電感電流以線性斜率特性上升；在第二切換區間時，換輸出端的 P 型功率電晶體導通，電感上的能量傳遞至輸出端，此時電感上的壓降為負值，電感電流的變化會以線性斜率下降，升降壓轉換器的電壓轉換比例式為：

$$D(V_{in}) + (1 - D)(-V_{out}) = 0 \quad (2-6)$$

$$\frac{V_{out}}{V_{in}} = -\frac{D}{1 - D} \quad (2-7)$$

由式(2-7)可知升降壓轉換器的輸出電壓極性與輸入電壓相反，輸出電壓的大小依責任週期不同而改變，當  $D > 0.5$  時，輸出電壓大於輸入電壓，當  $D < 0.5$  時，轉出的輸出電壓小於輸入電壓，依照使用者的應用來調整。

## 2.2 導通模式分析

切換式電壓轉換器依照電感電流是否連續，分為連續導通模式(Continuous Conduction Mode, CCM)與非連續導通模式(Discontinuous Conduction Mode, DCM) [17]。圖 2-6 為連續導通模式時的電感電流圖，電感電流  $i_L(t)$  在週期  $T_s$  內，

最低值為 $i_L(0)$ ，而 $i_L(t)$ 其他值都大於零，電感電流為連續的狀態，而電壓轉換比例式可於前一節的(2-1)式與(2-3)式得知。

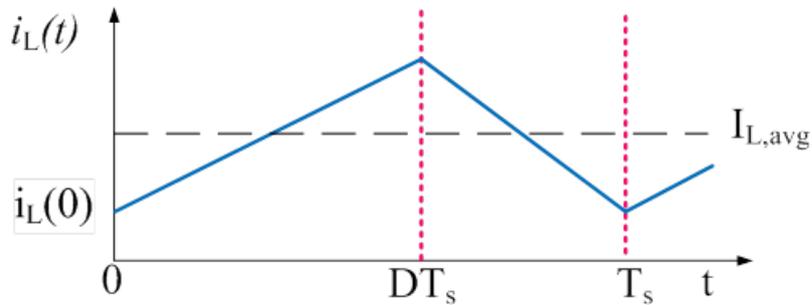


圖 2-6 連續導通模式電感電流波形圖

圖 2-7 為非連續導通模式的電感電流圖，此模式比連續導通模式多了 $D_3$ 區間，此段時間電感電流 $i_L(t)$ 為零，電感電流並不連續，同樣利用能量守恆定律、電感的平均電壓為零，可得到電壓轉換式：

$$D_1 V_{in} + D_2 (V_{in} - V_{out}) + D_3 \times 0 = 0 \quad (2-8)$$

$$V_{out} = \frac{D_1 + D_2}{D_2} V_{in} \quad (2-9)$$

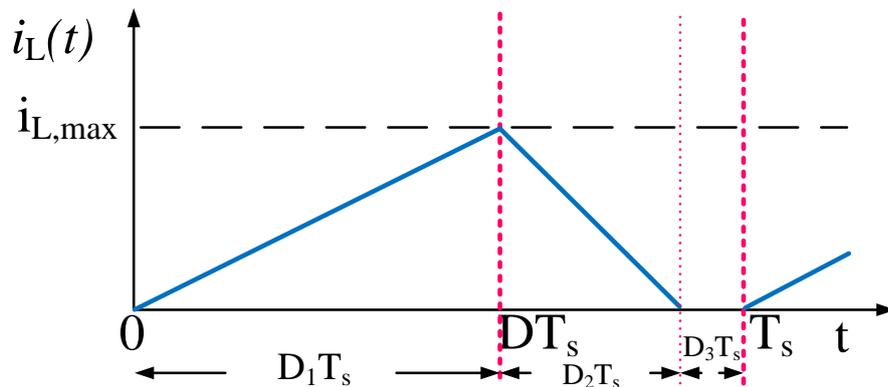


圖 2-7 非連續導通模式電感電流波形圖

非連續導通模式由於電感電流不連續，可應用在消耗功率較小之時，例如待

機狀態。而應用在可持式電子裝置的電源轉換器供應後端電路運作需較大的功率，因此本篇論文採用操作在連續導通模式的電流控制模式降壓轉換器為研究主題。

## 2.3 控制電路分類

切換式穩壓器的主要功能，就是在輸入電壓、負載電流與責任週期有一些擾動的時候，輸出電壓仍須保持穩定的電壓位準，所以加入負回授迴路，使得責任週期可以隨輸出電壓變化作調整來維持系統穩定，藉此可擴展穩壓器的輸出電壓應用範圍，而回授迴路控制方式可分為電壓控制模式(Voltage Mode)和電流控制模式(Current Mode)，以下將針對兩種控制模式做簡單的介紹。

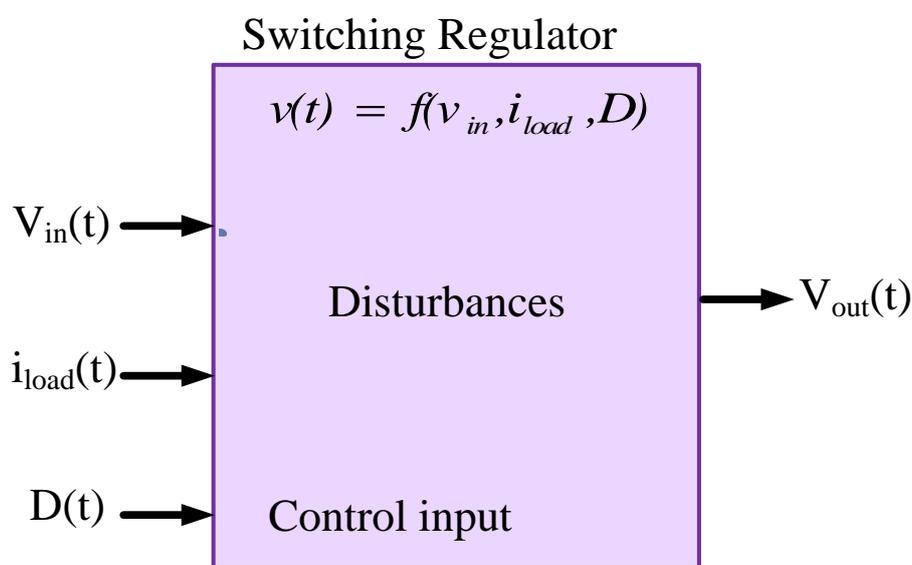


圖 2-8 輸出電壓關係圖 [16]

### 2.3.1 電壓控制模式 (Voltage Mode Control)

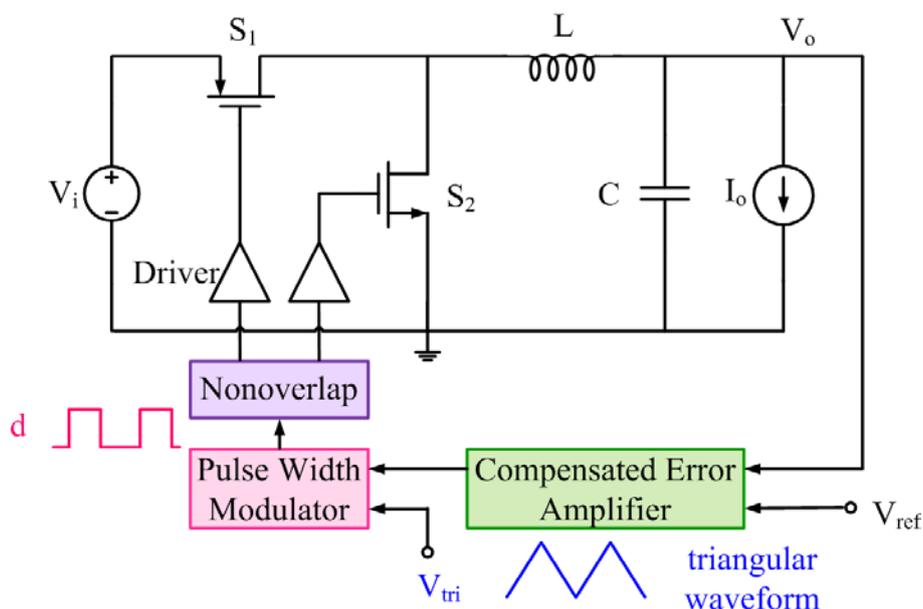


圖 2-9 切換式降壓轉換器電路圖 [5]

圖 2-9 為電壓控制模式切換式降壓轉換器的電路圖，可分成兩個電路方塊，其中直流輸入電壓 $V_{in}$ 經由轉換電路，以輸出電流 $I_o$ 的方式提供功率至下一級，並輸出低於 $V_{in}$ 的直流電壓 $V_{out}$ ，而輸出電壓由控制開關 $S_1$ 、 $S_2$ 改變，回授控制電路用來偵測輸出電壓準位，以控制訊號 $D$ 來控制開關打開或關閉，使輸出穩定。

控制電路將回授的 $V_{out}$ 與參考電壓 $V_{ref}$ 輸入至誤差放大器(Error Amplifier, EA)，EA 以被動元件電阻與電容來補償電路的穩定度，以 Compensated Error Amplifier 方塊表示。EA 會檢測 $V_{out}$ 與 $V_{ref}$ 之間的誤差，輸出一個控制電壓( $V_C$ )至脈波寬度調變器(Pulse Width Modulator, PWM)，與一固定頻率三角波(Triangular Waveform,  $V_{tri}$ )比較後，輸出一個控制開關的數位訊號 $D$ 來控制開關 $S_1$ 、 $S_2$ ，使得輸出的電壓穩定。

當輸入電壓變化的情況下，電壓控制模式需藉由開關導通，對輸出電容充電後，經過回授電路的誤差放大器，再經由此負回授系統，對功率電晶體做調整，以穩定輸入電壓的變化，但輸入電壓的變化量必須要大於誤差放大器兩端本身的

偏差(Offset)，才可維持輸出電壓精確度的調整，所以電壓控制模式的線性調節度(Line Regulation)會較電流控制模式差；但電壓控制模式在電流路徑上並無多餘的感測電阻，功率消耗較電流控制模式小。

### 2.3.2 電流控制模式

圖 2-10 為電流控制模式切換式降壓轉換器的回授控制迴路區塊圖[18]，而電流控制模式多了偵測電感電流變化的電路(Current-Sensing Circuit)，將電流變化轉為電壓變化，再與誤差放大器的輸出做比較用來控制開關。

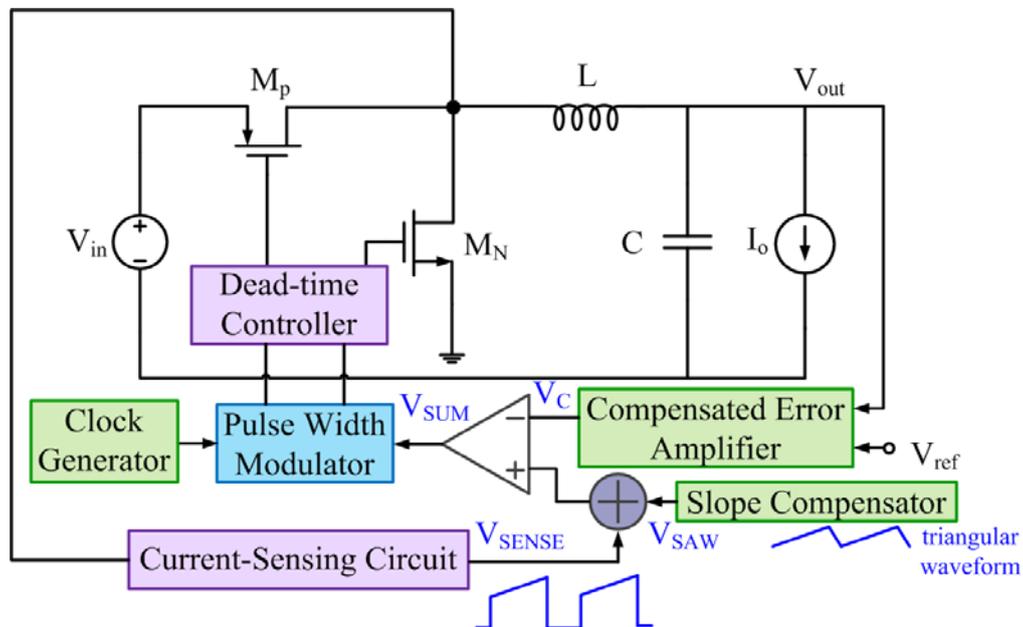


圖 2-10 電流控制模式回授迴路

電流控制模式的基本操作如下，當電路開始啟動時，P 型功率電晶體( $M_p$ )導通，輸入電壓( $V_{in}$ )供應電流至輸出端( $V_{out}$ )，同時電流偵測電路(Current Sensing Circuit)開始偵測流經電感上的電流，把偵測到的電壓值( $V_{sense}$ )與斜率補償器產生的斜坡補償訊號( $V_{SAW}$ )相加，得到一相加後的訊號( $V_{SUM}$ )；另外，輸出訊號經過補償過的誤差放大器(Compensated Error Amplifier)後產生的控制訊號( $V_C$ )再與 $V_{SUM}$ 做比較，當 $V_{SUM} > V_C$ 時，脈波寬度調變電路(Pulse Width Modulator)輸出端為高準位(High)，使 P 型功率電晶體( $M_p$ )關閉、N 型功率電晶

體( $M_N$ )導通，此時電感放電、能量向輸出端傳遞，經由上述週期性的動作，使輸出端達到穩壓的效果。

電壓控制模式與電流控制模式不同之處在於電流控制模式多了一條偵測電感電流的迴路，當電流到了某一定值時，系統會適時地將功率電晶體導通或關閉，可以對輸入訊號的變化快速反應，因此電流控制模式與電壓控制模式相較之下擁有較佳的線性調節度(Line Regulation)。另外在穩定度分析方面，電流控制模式的補償方式和電壓控制模式也有所不同，如圖 2-11 使用 MATLAB 模擬軟體模擬的波德圖，圖 2-11(a)為電壓控制模式與電流控制模式的頻率響應增益圖，橫軸為 1Hz~100kHz 的頻率，縱軸則是相對應的增益；而於圖 2-11(b)中可以觀察到電壓控制模式在轉換器的電感與電容組成的濾波器共振頻率之後有一個急速的相位掉落，需在誤差放大器輸出端接上電阻與電容做極零點補償，而電流控制模式在低頻部分可近似於一個單極點系統，且電流迴路控制電感電流的穩定性並適時反應給系統來做回饋調整，不僅可改善相位，也使整個轉換器的極零點補償較容易達成[19]。因此本論文採用電流控制模式降壓轉換器為研究主題來做討論。

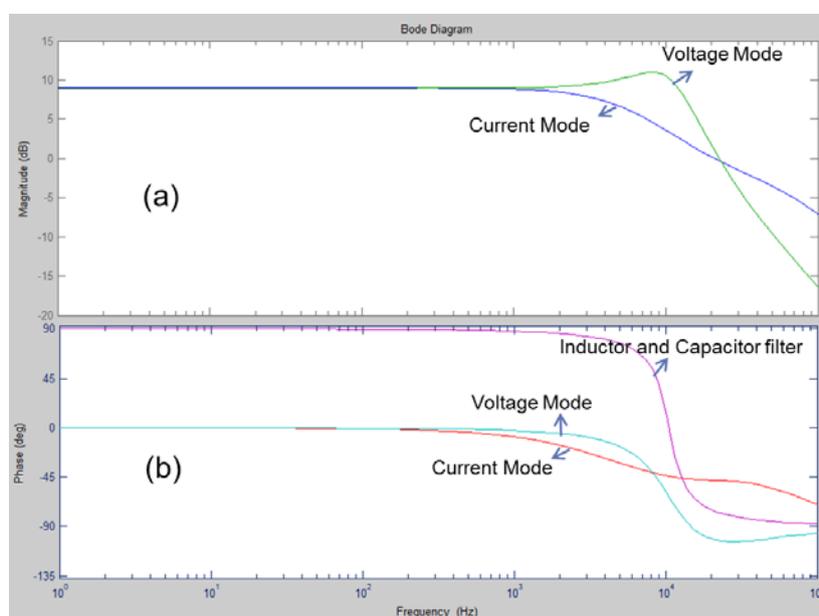


圖 2-11 電壓控制模式與電流控制模式的波德圖 (MATLAB)

(a) 為電壓控制模式(Voltage Mode)與電流控制模式(Current Mode)之增益圖

(b) 為電壓控制模式(Voltage Mode)、電流控制模式(Current Mode)與電感電容組成的二階低通濾波器(Inductor and Capacitor filter)之相位圖

## 2.4 斜率補償

電流控制模式穩定度補償雖然優於電壓控制模式，在責任週期(Duty Cycle)大於 0.5 時會有不穩定的情況，產生次諧波振盪 (Sub-Harmonic Oscillation)[16][20]。

電流控制模式操作於連續導通模式下，電感電流將不為零，且為穩定狀態，如圖 2-1 所示，此時隨著輸入電壓對電感充電，電感電流以一穩定斜率 $m_1$ 上升，當偵測到的電感電流( $i_L$ )與控制訊號( $i_C$ )相等時，會使降壓轉換器的 P 型功率電晶體( $M_P$ )關閉、N 型功率電晶體( $M_N$ )導通，電感能量釋放到輸出端，電感電流以斜率 $m_2$ 下降，其電感斜率 $m_1$ 及 $m_2$ 可用式子表示：

$$V_L = L \times \frac{di_L(t)}{dt} \quad \Rightarrow \quad m_1 = \frac{V_{in} - V_{out}}{L} \quad (2-10)$$

$$V_L = L \times \frac{di_L(t)}{dt} \quad \Rightarrow \quad m_2 = \frac{-V_{out}}{L} \quad (2-11)$$

圖 2-12 顯示在電流控制模式責任週期小於 0.5 時，若原本在穩定狀態的電感電流波形(Steady-state waveform)受到一個不穩定 $\Delta i_L$ 擾動，電感電流會是被擾動的波形(Perturbed waveform)，但在經過一個週期 $T_S$ 之後，會回復為一開始穩定的電流值。

$$i_L(0) = i_L(T_S) = I_{L0} \quad (2-12)$$

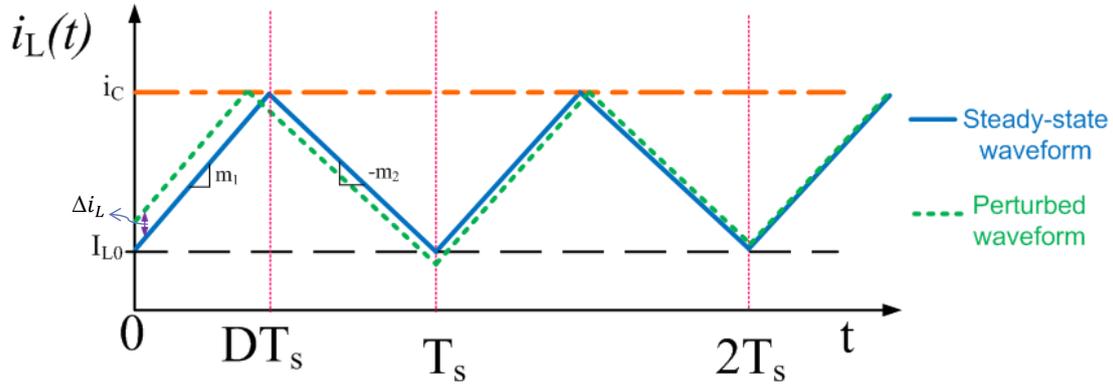


圖 2-12 責任週期小於 0.5 電感電流穩定波形

當電感電流在一開始( $t=0$ )受到擾動形成的波形(Perturbed waveform)，可用式子表示：

$$i_L(0) = I_{L0} + \hat{i}_L(0) \quad (2-13)$$

經過一個週期 $T_s$ 後，擾動訊號 $\hat{i}_L(T_s)$ 將會影響原本的穩態波形，使得系統不穩定，而藉由相似三角形，可計算此擾動訊號的變化：

$$\hat{i}_L(0) = m_1 \times \hat{d}T_s \quad (2-14)$$

$$\hat{i}_L(T_s) = -m_2 \times \hat{d}T_s \quad (2-15)$$

將式(2-14)與(2-15)相除消去變數後，可得：

$$\hat{i}_L(T_s) = \left(-\frac{m_2}{m_1}\right) \times \hat{i}_L(0) = \alpha \times \hat{i}_L(0) \quad \alpha = \left(-\frac{m_2}{m_1}\right) \quad (2-16)$$

由此可知，在電感電流受到擾動後，經過一個週期 $T_s$ 後，擾動訊號會乘上一個 $\alpha$ 數值。而降壓轉換器的 $D = \frac{V_{out}}{V_{in}}$ 代入式(2-10)與(2-11)，再配合(2-16)式做運

算，可得到電感電流擾動量與責任週期關係式：

$$\hat{i}_L(T_s) = \left(-\frac{D}{1-D}\right) \times \hat{i}_L(0) = \alpha \times \hat{i}_L(0) \quad (2-17)$$

每經過一個週期，擾動訊號會乘上一個  $\alpha$  數值，若責任週期(Duty Cycle, D) 為小於 0.5 時，即使有擾動訊號，在經過幾個週期以後，擾動訊號會趨近於零，系統維持在穩定狀態。若 D 大於 0.5， $\alpha$  數值會大於 1，表示經過幾個週期之後，擾動訊號會被放大，造成系統不穩定，如圖 2-13 責任週期大於 0.5 受擾動的電感電流波形，即為次諧波振盪(Sub-harmonic Oscillation)。

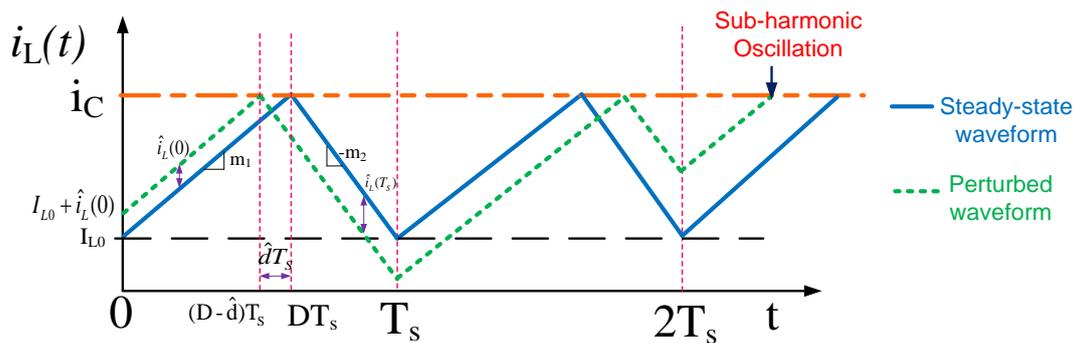


圖 2-13 責任週期大於 0.5 受擾動的電感電流波形

為了解決電流控制模式在責任週期大於 0.5 時，系統不穩定的次諧波振盪情形，在電感電流加入斜率補償(Slope Compensation)來改善。此方法即為，在原本偵測到的電感電流訊號，加入一個斜率為  $-m_{com}$  的斜坡訊號(Artificial Ramp)，再與控制訊號做比較，使電流控制模式降壓轉換器在責任週期大於 0.5 仍可穩定運作。

如圖 2-14 加入與控制電路相同頻率、斜率為  $-m_{com}$  的斜坡訊號，補償受到擾動的電感電流波形。而電感電流一開始( $t=0$ )受到擾動可表示為：

$$\hat{i}_L(0) = (m_1 + m_{com}) \times \hat{d}T_s \quad (2-18)$$

在經過一個週期( $T_s$ )後，電感電流擾動量的式子為：

$$\hat{i}_L(T_s) = (-m_{com} - m_2) \times \hat{d}T_s \quad (2-19)$$

$$\hat{i}_L(T_s) = \left( -\frac{m_2 - m_{com}}{m_1 + m_{com}} \right) \times \hat{i}_L(0) = \alpha \times \hat{i}_L(0), \quad \alpha = \left( -\frac{m_2 - m_{com}}{m_1 + m_{com}} \right) \quad (2-20)$$

選擇適當斜率( $m_{com}$ )的補償訊號使得 $\alpha < 1$ ，系統就可達到穩定狀態。

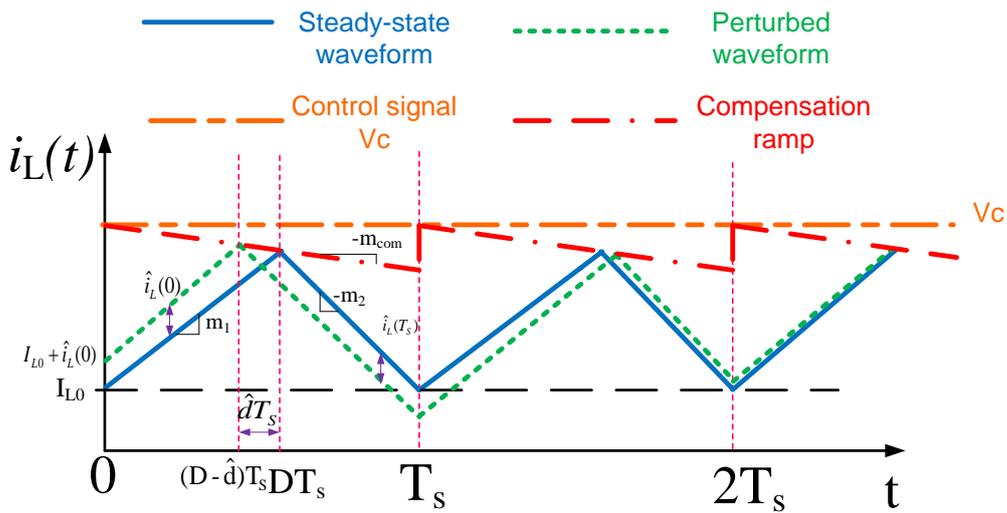


圖 2-14 責任週期大於 0.5 時加入斜坡訊號補償波形

# 第三章、自動化設計流程

## 3.1 設計流程

圖 3-1 為本論文提出的切換式電流控制模式降壓轉換器(Current Mode Buck Converter)之自動化設計流程，一開始會讀入製程檔案(Technology File)，並由使用者輸入所要求的規格(Specification)，降壓轉換器的電感及電容為晶片外部元件，將選自廠商提供的規格表，其他的電路設計皆屬於晶片上之設計。

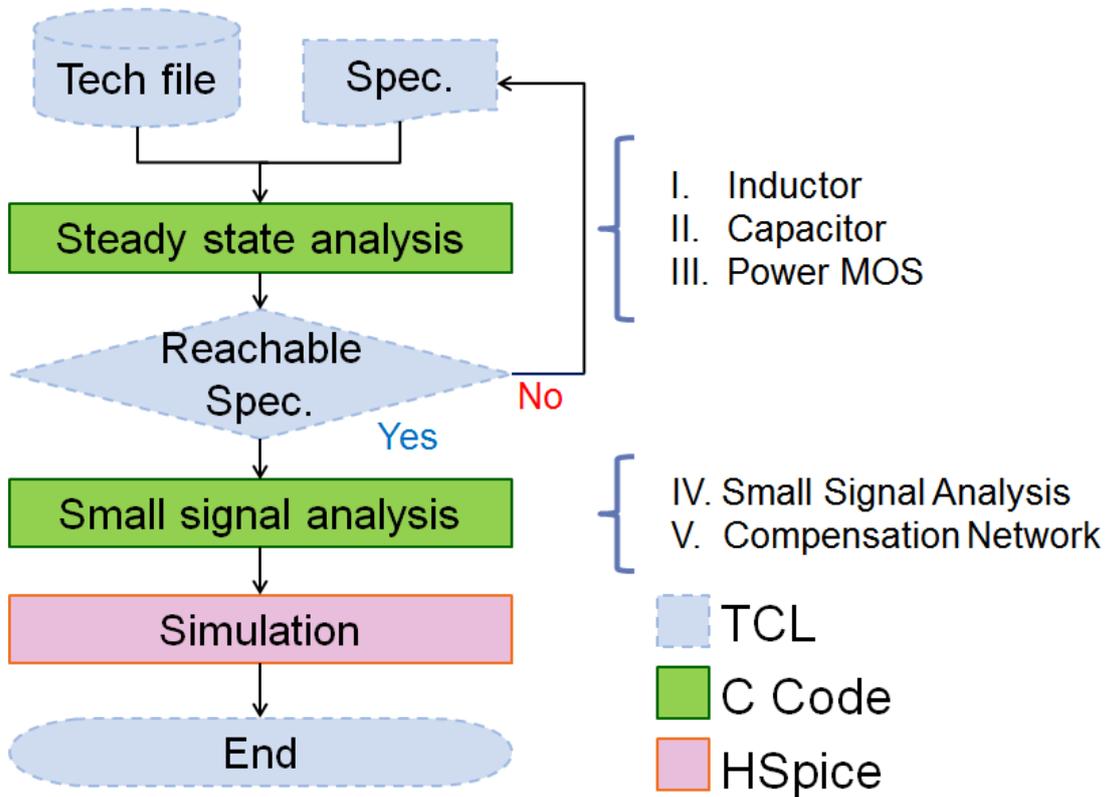


圖 3-1 切換式電流控制模式降壓轉換器設計流程

使用者需要輸入的規格總共有 9 項，如表 3-1 所列，分別有：輸入電壓  $V_{in}$ 、輸出電壓  $V_{out}$ 、最大輸出電流  $I_o$ 、電感漣波電流  $I_{L,pp}$ 、輸出漣波電壓  $V_{o,pp}$ 、切換頻率  $f_s$ 、效率  $\eta$ 、相位邊限 PM 以及電阻的佈局參數，包括片電阻(Sheet

Resistance)Rsh 與寬度。

表 3-1 切換式升壓轉換器規格列表

Item	Specification	Symbol	Unit
1	Input voltage	$V_{in}$	V
2	Output voltage	$V_{out}$	V
3	Maximum load current	$I_o$	mA
4	Current ripple	$I_{L,pp}$	mA
5	Voltage ripple	$V_{o,pp}$	mV
6	Switching frequency	$f_s$	MHz
7	Efficiency	H	%
8	Phase Margin	PM	deg
9	Resistor layout model	---	---

在所有規格輸入之後，開始對電路進行穩態分析(Steady State Analysis)，由分析結果判斷是否可達到輸入之規格效率(Efficiency)，並檢查能否從電感及電容的規格資料中找到適合的元件，無法達到要求或沒有適合的元件時，會重新要求輸入規格。接著進行小訊號分析(Small Signal Analysis)，設計補償電路的元件參數。在流程實現方面，穩態分析以及小訊號分析皆以 C 語言實現，小訊號分析完之後會產生包含各元件尺寸與參數的電路模擬檔(Spice Netlist)，再以 HSpice 進行模擬，即完成整個自動化設計流程；而整個流程是以工具命令語言(Tool Command Language, Tcl)串連。

## 3.2 穩態分析

穩態分析(Steady State Analysis)主要是針對轉換器電路的特性作分析，例如工作週期(Duty Cycle)、輸出漣波電壓(Output Ripple Voltage)、電感漣波電流(Inducotr Ripple Current)等，並依照已知的規格參數推算出所需的元件大小，後面幾小節將會此做詳細的介紹。

### 3.2.1 電感漣波電流與電感值計算

穩態分析首先分析的元件是電感(Inductor,L)，由於切換式降壓轉換器的責任週期(Duty cycle, D)與輸入電壓(Input voltage ,  $V_{in}$ )、輸出電壓(Output voltage ,  $V_{out}$ )存在著關係式：

$$D = \frac{V_{out}}{V_{in}} \quad (3-1)$$

降壓型轉換器的週期是以切換頻率(Switching Frequency)決定，工作責任週期從公式(3-1)得知是由輸入電壓  $V_{in}$  及輸出電壓  $V_o$  決定，再進一步分析電感電流的變化，如圖 3-2 得知電感電壓與電流的公式可表示為：

$$v_L(t) = L \times \frac{di_L(t)}{dt} \quad (3-2)$$

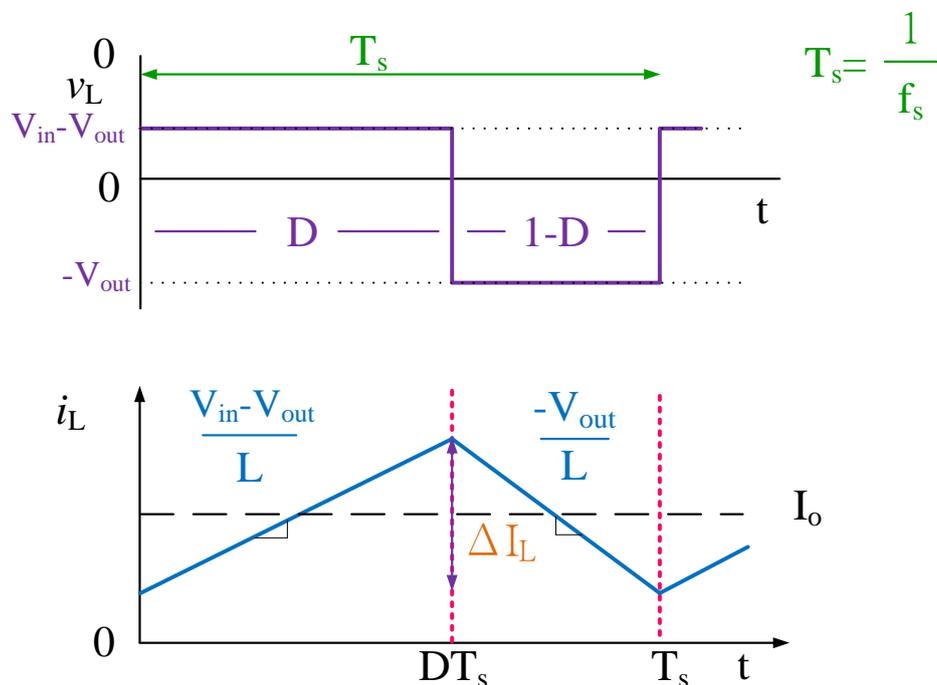


圖 3-2 切換式降壓轉換器電感電壓與電流波形圖

當 P 型功率電晶體導通、N 型功率電晶體關閉時，電感上的電流變化斜率

為：

$$\frac{di_L(DT_S)}{dt} = \frac{v_L(DT_S)}{L} = \frac{V_{in} - V_{out}}{L} \quad (3-3)$$

而當 P 型功率電晶體關閉、N 型功率電晶體導通時，電感上的電流變化斜率為：

$$\frac{di_L((1-D)T_S)}{dt} = \frac{v_L((1-D)T_S)}{L} = \frac{-V_{out}}{L} \quad (3-4)$$

降壓型轉換器操作在連續導通模式且穩定的狀態下，電感電流在一個週期內的切換會相同，而規格中的 current ripple 是流過電感的漣波電流( $\Delta I_{L,rip}$ )，電感 L 越大越能抑制漣波的產生，因此可以由 $\Delta I_{L,rip}$ 決定電感最小所需值，由式(3-3)移項可得電感上的電流變化量為：

$$\frac{\Delta i_L}{DT_S} = \frac{di_L(DT_S)}{dt} \Rightarrow \Delta i_L = \frac{(V_{in} - V_{out})DT_S}{L} \quad (3-5)$$

藉由(3-5)式可以算出電感最小值 $L_{min}$ 的表示式：

$$L_{min} = \frac{(V_{in} - V_{out})DT_S}{\Delta I_{L,rip}} = \frac{V_{out}(1-D)}{\Delta I_{L,rip}f_S} \quad (3-6)$$

離散元件的電感會有一額定電流(Current Rating)的限制，若流經電感的電流超過此限制元件有損壞的可能，而電感最大額定電壓與電感平均電流( $I_O$ )有關[21]，要找出最大電流值，可在式(3-7)中電感的平均電流帶入最大值( $I_{O,MAX}$ )。

$$L_{L,rating} = \frac{\sqrt{3}}{2} I_{O,MAX} \quad (3-7)$$

選擇電感時必須同時滿足電感最小值且符合額定電流限制，而電感元件本身有阻抗性，稱為電感直流阻抗(DC Resistance, DCR)，電感值越大其直流阻抗也會隨之增大，為了不增加多餘的功率消耗，在適合條件的電感中選取值最小的電感來使用。

### 3.2.2 輸出電壓漣波與電容值計算

根據能量守恆定律，電容在一個切換週期( $T_S$ )內，充電電荷會等於放電電荷，而根據此定律再利用漣波電壓(Voltage Ripple)規格可推導出降壓轉換器需要的電容值。

切換式降壓轉換器中的電感電流會對電容做充放電的動作，由於電感電流包含平均電感電流( $I_O$ )再加上漣波電感電流( $\Delta I_{L,rip}$ )，輸出到負載的電壓也為穩定的直流平均電壓 $V_{out}$ 再加上漣波電壓( $\Delta V_{o,rip}$ )，此漣波電壓即為規格中的輸出漣波電壓(Voltage Ripple)。當電感電流大於平均電流 $I_O$ 時，對電容會有一電量 $\Delta Q$ 的增加[22]，使得電壓上升，則電容上的電位差造成的電荷為：

$$\Delta Q = \frac{1}{2} \frac{T_S}{2} \frac{\Delta i_L}{2} = \frac{\Delta i_L}{8f_S} \quad (3-8)$$

根據電容公式  $Q=CV$  可得輸出電壓峰對峰值，如(3-9)式，但必須小於規格中輸出漣波電壓( $\Delta V_{o,rip}$ )：

$$\Delta V = \frac{\Delta Q}{C} = \frac{\Delta i_L}{8Cf_S} \quad (3-9)$$

(3-9)式中的電感漣波電流 $\Delta i_L$ 在決定電感時即確定，頻率 $f_s$ 與輸出漣波電壓 $\Delta V_{o,rip}$ 為規格中輸入之值。此外，與電感相同電容元件亦有等效串接阻抗(Equivalent Series Resistance, ESR)，加上此 ESR 影響式子將變為：

$$\Delta V = i_C(t) \times ESR + \frac{\Delta i_L}{8Cf_s} = \frac{\Delta i_L}{f_s} \times \left( ESR + \frac{1}{8C} \right) \leq \Delta V_{o,rip} \quad (3-10)$$

由於輸出的電壓擺幅需小於規格中的輸出漣波電壓，因此可找出符合條件的最小電容值 $C_{min}$ ，另外 ESR 為電容元件廠商規格資料(Capacitor Datasheet)中會標示，而系統的開關切換頻率在相同的輸出漣波限制下，較快的切換頻率可選用較小的電感與電容器，但高切換頻率會增加開關的切換功率耗損(Switching Loss)，此外，若選用的電容越大則越能抑制輸出漣波電壓，但成本也較高，以至於選用時兩者之間就必須有所取捨。

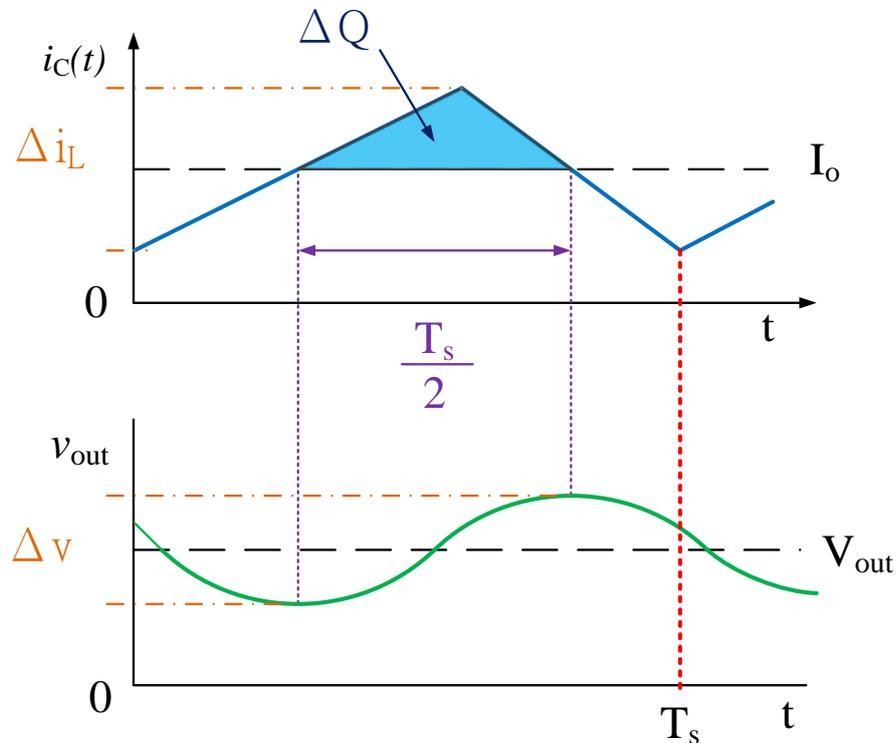


圖 3-3 電感漣波電流與輸出漣波電壓波形圖

### 3.2.3 效率與功率電晶體尺寸計算

切換式降壓轉換器的效率(Efficiency,  $\eta$ )定義為輸出功率 $P_{out}$ 與輸入功率 $P_{in}$ 的比值，而在理想無耗損狀態下，效率可定義如下：

$$\eta = \frac{P_{out}}{P_{in}} = \frac{V_{out}I_{out}}{V_{in}I_{in}} \quad (3-11)$$

雖然切換式降壓轉換器有轉換效能高的優點，但不可避免仍有部分功率的浪費(Power Loss,  $P_{loss}$ )，若再加入功率損耗的考量則效率式子為：

$$\eta = \frac{P_{out}}{P_{out} + P_{loss}} \quad (3-12)$$

其中輸出電壓與輸出電流都是規格中輸入的項目，效率於規格中訂好後，則可由功率耗損計算出功率電晶體(Power MOSFET)的尺寸。電路中的功率消耗在電流較大時的情況下主要為傳導耗損(Conduction Loss)，是電流通過阻抗產生，而降壓轉換器中以功率電晶體實現的開關S1、S2，如圖 3-4，在導通時汲極(Drain)與源極(Source)之間會有導通電阻(On-resistance)，S1 為 P 型功率電晶體，導通阻抗以 $r_p$ 表示，S2 為 N 型功率電晶體，導通阻抗以 $r_n$ 表示；被動元件電感 L 本身的阻抗為直流阻抗(DC Resistance, DCR)，以 $r_{dcr}$ 表示；電容 C 的阻抗為等效串接阻抗(Equivalent Series Resistance, ESR)，以 $r_{esr}$ 表示。

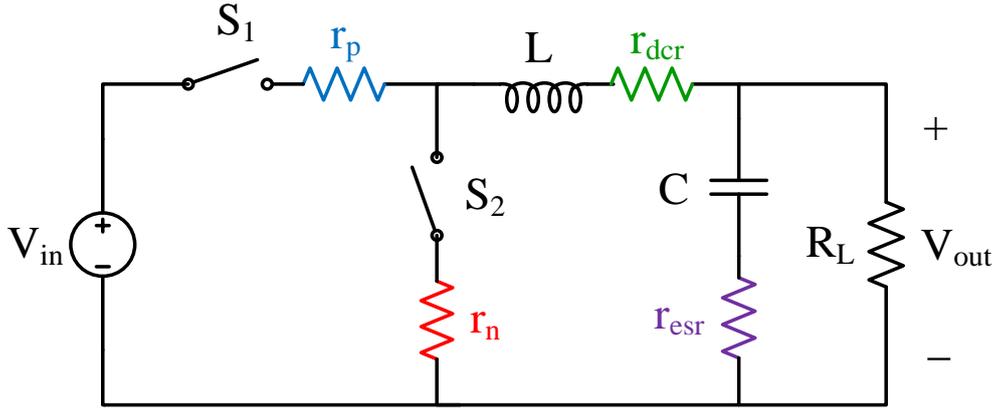


圖 3-4 切換式降壓轉換器元件內部阻抗等效電路圖 [5]

再考慮維持控制電路所需的直流偏壓點消耗的靜態功率耗損( $P_{control}$ )，其他部分則運用電流通過電阻產生功率的關係來計算降壓轉換器的功率損耗，由於電流為週期性的時變函數，平均時間的有效值為 $I_{rms}$ ，利用 $P = I_{rms}^2 R$ 公式可知系統的功率耗損(Power Loss)為：

$$P_{loss} = DI_{s,rms}^2 r_p + (1 - D)I_{s,rms}^2 r_n + I_{L,rms}^2 r_{dcr} + \frac{\Delta i_L^2}{12} r_{esr} + P_{control} \quad (3-13)$$

其中，流經電感的電流有效值 $I_{L,rms}$ 與流經開關電流有效值 $I_{s,rms}$ 相同，與平均輸出電流( $I_O$ )與漣波電流( $\Delta i_L$ )有關，而流經電容的電流有效值 $I_{C,rms}$ 則與漣波電流 $\Delta i_L$ 有關，表示式分別為：

$$I_{L,rms}^2 = I_{s,rms}^2 = I_O^2 + \frac{1}{3} \left( \frac{\Delta i_L}{2} \right)^2 \quad (3-14)$$

$$I_{C,rms}^2 = \frac{\Delta i_L^2}{12} \quad (3-15)$$

在(3-13)式中，未知項次為功率電晶體的導通阻抗 $r_p$ 與 $r_n$ ，可利用電晶體導通電阻(On-resistance)公式[23]計算：

$$r_{on} = \frac{1}{\mu_{eff} C_{ox} \frac{W}{L} (V_{GS} - V_{th})} \quad (3-16)$$

其中， $\mu_{eff}$ 為載子有效遷移率(Carrier Mobility)、 $C_{ox}$ 為閘極氧化層(Gate Oxide)單位電容、 $V_{th}$ 為電晶體臨界電壓(Threshold Voltage)，三者皆可由製程技術檔案(Technology File)取得，由於電晶體當開關使用，因此 $V_{GS}$ 閘極(Gate, G)至源極(Source, S)的電壓為最高電位，而通道長度L使用最小值 $0.35\mu\text{m}$ ，只剩通道寬度W為未知，將W求出即可知道電晶體尺寸。但在切換式降壓轉換器中，功率電晶體有用到N型及P型的，由於P型電晶體遷移率(Mobility)較N型小，所以P型功率電晶體通道寬度 $W_p$ 為N型功率電晶體通道寬度 $W_n$ 的兩倍，如公式(3-17)所示。

$$W_p = 2W_n \quad (3-17)$$

而在輸出沒有任何負載的情況下，內部控制電路仍需要一定的工作電流，來維持控制電路所需的直流偏壓點，此處表示為(3-13)式中的 $P_{control}$ ，由於這部分的電路都已事先設計完成，可經由HSPICE的模擬來估算出電路的靜態消耗功率。

在計算完功率耗損之後，穩態分析共得到了電感、電容、以及功率電晶體大小的尺寸，此時降壓轉換器元件參數已可得知，下一步將進行小訊號分析，來計算控制電路的誤差放大器補償參數。

### 3.3 小訊號分析

切換式降壓轉換器需要控制電路(Control Circuit)來控制開關的切換，以及維持電路的穩定度，接下來將進行小訊號分析(Small Signal Analysis)找出系統穩定的條件。

### 3.3.1 回授控制系統

當系統的輸入電壓變化或是負載改變時會影響輸出電壓穩定性，此時利用負回授控制系統(Negative-feedback Control System)可穩定輸出電壓。

圖 3-5 為表示切換式電流控制模式降壓轉換器含補償電路架構圖，電流控制模式降壓轉換器分為基本的電壓回授迴路與電流回授迴路，電壓回授路徑與電壓控制模式降壓轉換器相同，而電流控制模式則透過電流偵測電路(Current Sensing Circuit)將電感電流轉變為偵測電壓( $V_{SENSE}$ )與控制電壓( $V_C$ )做比較，當偵測電壓等於控制電壓時，脈波寬度調變器(Pulse Width Modulator, PWM)送出將 P 型功率電晶體關閉的訊號，其電流控制模式等效小訊號迴路區塊繪製如圖 3-6 所示，信號上方的「~」代表為 ac 小訊號的擾動，輸出電壓  $\tilde{v}_o(s)$  回授後與參考電壓  $\tilde{v}_{ref}(s)$ ，輸入至補償過的誤差放大器 (Compensated Error Amplifier)  $G_{ea}(s)$ ， $G_{ea}(s)$  為誤差放大器的補償增益， $G_d(s)$  為電流控制模式加入斜率補償後的控制訊號( $V_C$ )對輸出電壓( $V_{out}$ )的增益。

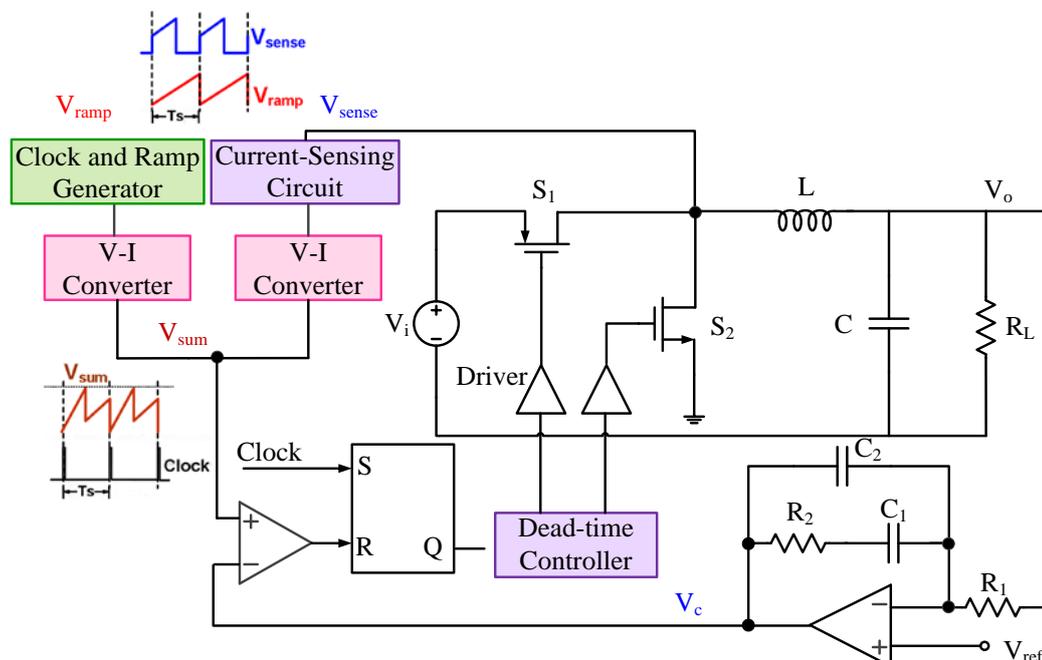


圖 3-5 電流控制模式含補償電路控制圖 [18]

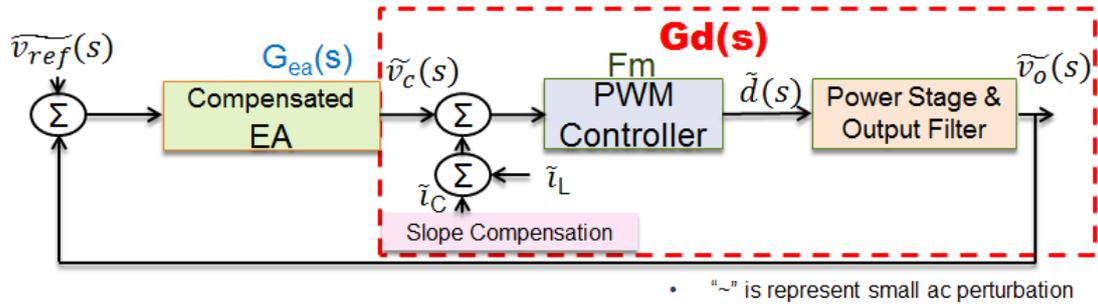


圖 3-6 小訊號迴路區塊圖

系統整體的開迴路轉移函數 $G_{total}(s)$ 為電流控制模式考慮斜率補償的控制訊號經脈波寬度調變器的增益 $G_d(s)$ ，與已補償的誤差放大器 $G_{ea}(s)$ 相乘，如下式：

$$G_{total}(s) = G_d(s) \times G_{ea}(s) \quad (3-18)$$

### 3.3.2 轉移函數及頻率響應分析

藉由圖 3-6 小訊號迴路區塊圖，可寫出加入斜率補償考慮後，從控制到輸出端的轉移函數 $G_d(s)$ 的式子(3-19)：

$$G_d(s) = \frac{V_o(s)}{V_c(s)} = K_i \times F_p(s) \times F_h(s) \quad (3-19)$$

(3-19)式中的 $K_i$ 為常數項表示如下：

$$K_i = \frac{R_L}{R_s} \times \frac{1}{1 + \frac{R_L}{L \times f_s} (m_c D' - 0.5)} \quad (3-20)$$

$R_L$ 為輸出端的負載阻抗， $R_s$ 為電流偵測電路的線性增益， $D'$ 為功率電晶體關

閉責任週期( $D' = 1 - D$ )。

而 $F_p(s)$ 為電流控制模式降壓轉換器的低頻成分，是一個極點的系統如(3-21)式；另一部分 $F_h(s)$ 是電流模式的高頻成分，為一個二階系統，如(3-22)式子所示，在一半的操作頻率時有二重根極點，系統不穩定時會有次諧波振盪發生。

$$F_p(s) = \frac{1 + \frac{s}{\omega_z}}{1 + \frac{s}{\omega_p}} ; \quad (3-21)$$

$$\omega_z = \frac{1}{r_{esr}C} , \omega_p = \frac{1}{R_L C} + \frac{1}{LC f_s} (m_c D' - 0.5)$$

$$F_h(s) = \frac{1}{1 + \frac{s}{\omega_n Q_p} + \left(\frac{s}{\omega_n}\right)^2} ; \quad (3-22)$$

$$\omega_n = \pi \times f_s , Q_p = \frac{1}{\pi(m_c D' - 0.5)}$$

圖 3-7 為電流控制模式下的脈波調變示意圖[25]，切換週期為 $T_s$ 的系統在偵測電感電流開關開啟時，電感電流的波形有斜率 $S_n$ ，當電流控制模式操作在責任週期大於 0.5 時會有次諧波振盪產生，加入一個斜率為 $S_e$ 之斜率補償訊號來抑制，而經脈波寬度調變器後脈波寬度調變增益為 $F_m$ 。其中 $m_c$ 為斜率補償係數，當 $m_c$ 為 1 時表示沒有加入斜率補償訊號。

$$F_m = \frac{1}{(S_n + S_e)T_s} = \frac{1}{m_c S_n T_s} , m_c = 1 + \frac{S_e}{S_n} \quad (3-23)$$

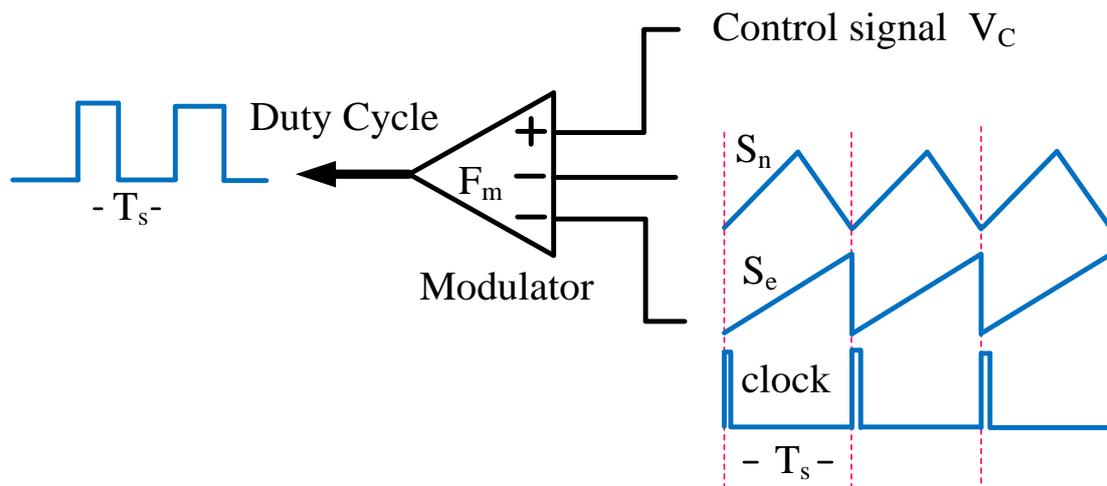


圖 3-7 電流模式脈波寬度調變增益示意圖 [24]

為了觀察轉移函數的效果，我們挑選一組轉換器的設計參數，如表 3-2 中所示，將參數代入模擬軟體(MATLAB)後可得 $G_d(s)$ 的波德圖(Bode Plot)如圖 3-8 所示。

表 3-2 電流控制模式降壓轉換器模擬參數表

Parameter	Value
Input Voltage (V)	2.8
Output Voltage (V)	1.2
Duty cycle	0.4286
Load resistance ( $\Omega$ )	4
Inductor ( $\mu\text{H}$ ) / DC resistance ( $\Omega$ )	27 / 0.1
Capacitor ( $\mu\text{F}$ ) / Series resistance ( $\Omega$ )	10 / 0.76
Current sensing gain	1
Slope compensating coefficient	4

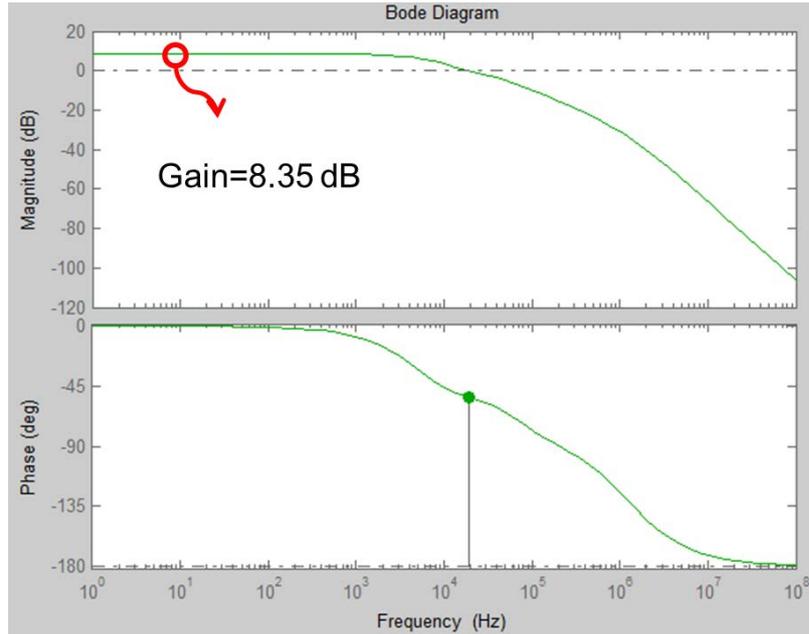


圖 3-8 電流控制模式降壓轉換器波德圖

由圖 3-8 可知，系統尚未加入補償電路時，低頻增益較差，可能會令穩壓器電壓調節能力不足，加入 $G_{ea}(s)$ 可提升穩壓器對電壓的調節能力，增強系統的低頻增益，接下來將介紹於誤差放大器上加上電阻與電容，藉此改善系統的低頻增益以及相位邊際(Phase Margin)。

### 3.3.3 經補償之誤差放大器轉移函數

在得到轉換器的轉移函數 $G_d(s)$ 之後，就可對其進行補償設計，使得電流控制模式降壓轉換器整體符合設計需求，依照前一節的模擬結果，為了減小輸出電壓的穩態誤差，使得降壓轉換器可保持較佳的電壓調節特性，補償電路須提升降壓轉換器的低頻增益。此外，系統的整體轉移函數 $G_{total}(s)$ 在交越頻率(Crossover Frequency,  $f_c$ )處，也就是 0dB 時，必須越大越好，如此一來就算負載突然變化，輸出電壓也能快速的反應，但也並非沒有限制，須注意 $f_c$ 要小於 10%的切換頻率(Switching Frequency,  $f_s$ )，由於轉換器在 $f_s$ 時增益過大，導致 $f_s$ 諧波(Harmonics)放大，影響輸出穩定。除了注意轉換器頻率響應外，相位邊限(Phase Margin, PM)

亦是設計時需考慮的重要因素，相位邊限此處定義為：

$$PM = \varphi_{total} - 180^\circ \quad (3-24)$$

(3-24)式中 $\varphi_{total}$ 為電流控制模式降壓轉換器在交越頻率時的相位，這個值會影響當負載變化時輸出電壓的變動，或是當輸入電壓變動時輸出電壓相對應的變化，此處設置其理想範圍為 $45^\circ$ 至 $60^\circ$ 之間。

承續上一小節使用 MATLAB 模擬的結果，再加上標示的未加入補償時轉換器於交越頻率時的增益( $M_d$ )與相位( $\varphi_d$ )，如圖 3-9 所示。

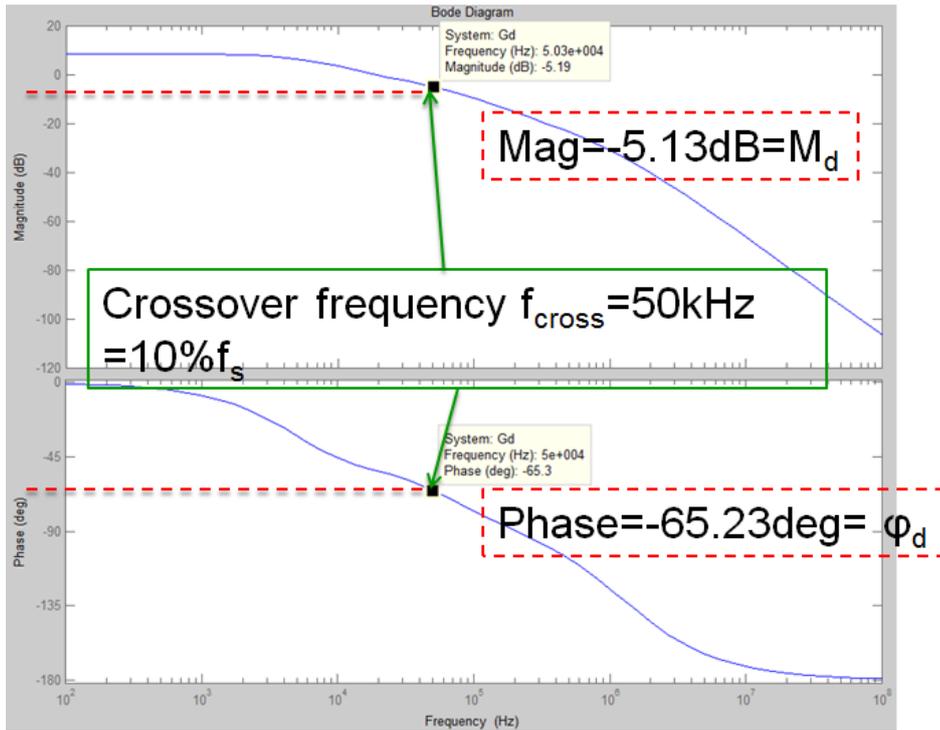


圖 3-9 電流控制模式降壓轉換器位於交越頻率時之波德圖

使用方程式計算未受補償前之增益，將(3-19)式中 $G_d(s)$ 之 $s$ 以 $j\omega_c$ 代入，可得轉移函數增益大小 $M_d$ ：

$$M_d = \|G_d(j\omega_c)\|$$

$$= K_i \times \frac{\sqrt{1 + \left(\frac{\omega_c}{\omega_z}\right)^2}}{\sqrt{1 + \left(\frac{\omega_c}{\omega_p}\right)^2}} \quad (3-25)$$

$$\times \frac{1}{\sqrt{\left(1 - \left(\frac{\omega_c}{\omega_z}\right)^2\right)^2 + \frac{\omega_c^2}{Q_p^2 \times \omega_h^2}}}$$

另外未受補償的相位值也可由下列算式得到：

$$\phi_d = \tan^{-1}\left(\frac{\omega_c}{\omega_z}\right) - \tan^{-1}\left(\frac{\omega_c}{\omega_p}\right) - \tan^{-1}\left(\frac{\frac{\omega_c}{\omega_h \times Q_p}}{1 - \frac{\omega_c^2}{\omega_h^2}}\right) \quad (3-26)$$

用來進行補償之誤差放大器的實現使用二級式運算放大器 (Two-stage Operational Amplifier)，為了使其不影響相位補償，將單頻增益設置於 10 倍的切換頻率處。圖 3-10 為誤差放大器所造成的補償增益與相位變化，橫軸頻率以角頻率  $\omega$  表示，設誤差放大器於交越頻率時增益為  $M_{ea}$ ，改變此增益即可決定交越頻率的位置。另外在相位部分，誤差放大器在低頻時，有一個極點使相位下降 90 度，在較高頻處有一零點使相位上升，但加上轉換電路本身的 LC 濾波器產生的兩個極點，在交越頻率之前相位仍然偏低，需製造出  $\omega_z$  零點來使相位提升；此外考慮到若交越頻率靠近切換頻率會受其影響產生不穩定的情形，誤差放大器在高頻處須有一極點  $\omega_p$  將增益下拉 20dB/decade，使相位邊限穩定且符合要求。

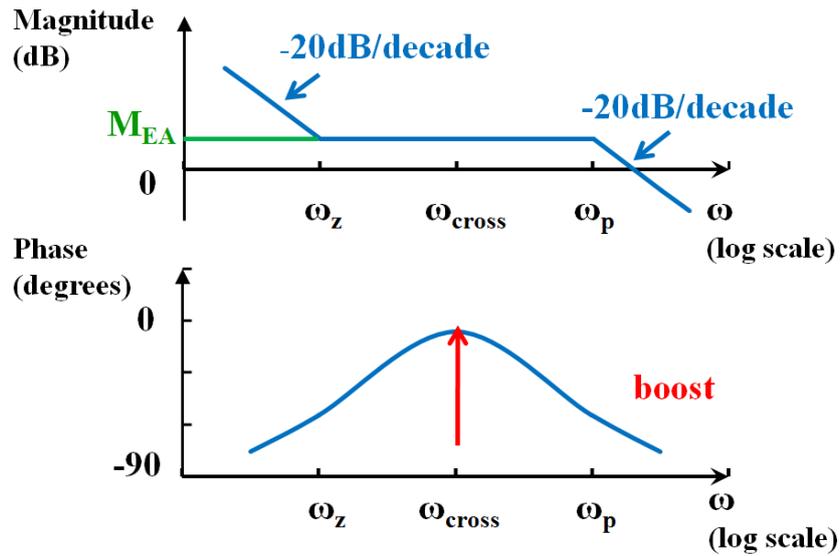


圖 3-10 誤差放大器補償方式

上述的誤差放大器零點與極點的變化，會使補償的相位在交越頻率時向上拉抬一個角度，稱為相位提升(boost)，而可達成此補償的誤差放大器電路，由兩個電阻 $R_1$ 、 $R_2$ 與兩個電容 $C_1$ 、 $C_2$ 組成[5]，如圖 3-11 所示。

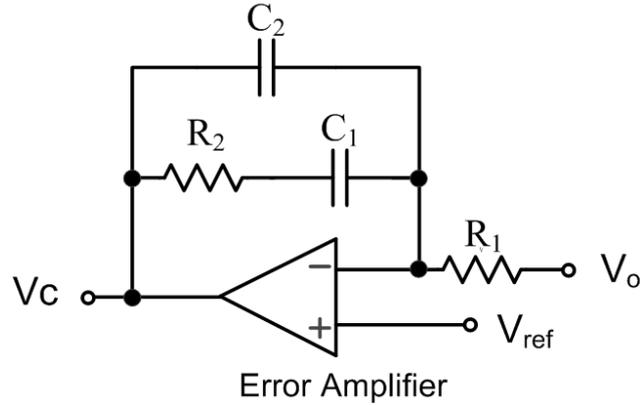


圖 3-11 誤差放大器補償電路圖

將誤差放大器的轉移函式表示出來如(3-27)式，其中 A 為常數項，而 $\omega_z$ 小於 $\omega_p$ ：

$$G_{EA}(s) = \frac{A(s + \omega_z)}{s(s + \omega_p)} \quad (3-27)$$

$$\begin{aligned}
A &= \frac{1}{R_1 C_2} \\
\omega_z &= \frac{1}{R_2 C_1} \\
\omega_p &= \frac{C_1 + C_2}{R_2 C_1 C_2}
\end{aligned} \tag{3-28}$$

一開始先根據電路的相位邊限(Phase Margin, PM)推導出誤差放大器所需提升的相位(boost)為何，由(3-26)式可知 $G_d(s)$ 在交越頻率( $\omega_c$ )時的相位 $\phi_d$ ，整體電路 PM 定義為 $\phi_d$ 加上誤差放大器的相位 $\phi_{ea}$ 再加上  $180^\circ$ ，由於誤差放大器低頻極點會有  $90^\circ$  的下降，可將 boost 算式列出如下：

$$\text{boost} = \text{PM} - \phi_d - 90^\circ \tag{3-29}$$

接著欲得到補償的 RC 值，須找出零點 $\omega_z$ 、極點 $\omega_p$ 與交越頻率 $\omega_c$ 的關係，利用 K-factor 方法可表示出零點與極點的與交越頻率的相互關係式：

$$\omega_z = \frac{\omega_{\text{cross}}}{K} \tag{3-30}$$

$$\omega_p = K\omega_{\text{cross}} \tag{3-31}$$

由於交越頻率( $\omega_c$ )小於切換頻率(Switching Frequency)一級，所以於規格中切換頻率決定時即可得知 $\omega_c$ ，而 K-factor 則是根據誤差放大器所補償的相位提升(boost)所決定。

$$K = \tan\left(45^\circ + \frac{\text{boost}}{2}\right) \tag{3-32}$$

將(3-29)式代入(3-32)式中即可得到 K-factor，並且可得到零點 $\omega_z$ 與極點 $\omega_p$ 之值，此時尚缺的因素剩下誤差放大器補償位於交越頻率時的增益 $M_{ea}$ 。根據整個回授系統，位於交越頻率須為 0dB，因此 $G_{ea}(\text{at } \omega_c)$ 與 $G_d(\text{at } \omega_c)$ 相乘為 1，可由此計算出誤差放大器位於交越頻率時之增益值。

$$M_{ea} = \frac{1}{KC_2R_1\omega_c} = \frac{1}{M_d} \quad (3-33)$$

而根據 K-factor 方法，補償的兩個電阻以及兩個電容具備以下的關係式：

$$\begin{aligned} C_2 &= \frac{M_d}{KR_1\omega_c} \\ C_1 &= C_2(K^2-1) \\ R_2 &= \frac{K}{C_1\omega_c} \end{aligned} \quad (3-34)$$

其中 $M_d$ 可由(3-25)式得到，而 $R_1$ 為一個介於 0.1k $\Omega$  到 1000k $\Omega$  之間的數值，根據所使用的製程資料，可得補償參數電阻 R 與電容 C 佈局面積，而電容面積的變動影響整體面積甚巨，因此這邊採取選擇符合條件且電容面積為最小的電阻電容值組合，此時總面積和為最小，選取符合此條件的 $R_1$ 後代入(3-34)中，可以得到其相對應的補償參數 RC 值，而電阻與電容的權重可依使用者的需求來調整，小訊號分析的步驟完成。



設置電晶體 $M_{P,sense}$ 尺寸為 P 型功率電晶體 $M_P$ 的 $\frac{1}{N}$ 倍，則流經電晶體 $M_{P,sense}$ 電流式子可表示為：

$$I_{MP,sense} = I_{MS4} + \frac{I_{MS3} + I_L}{N} = I_{MS4} + I_{sense} \quad (3-36)$$

$$I_{snese} = \frac{I_{MS3} + I_L}{N}$$

透過 N 值的設計可以使偵測電路消耗的功率下降，而電流偵測電路可反應電感電流的變化量，調整使系統調整功率電晶體的開關時間，進而提升系統的負載調節度。

### 3.3.5 電壓轉電流轉換電路 (V-I Converter)

在電流控制模式降壓轉換器中，為了防止次諧波振盪，需加入斜坡補償訊號 (External Ramp Signal)，與偵測到的電感電流訊號相加，但電壓訊號並不能精準的相加，所以此處利用電壓轉電流轉換電路(V-I Converter)轉換成電流訊號後再相加，圖 3-13 為電壓轉電流轉換器訊號相加示意圖。

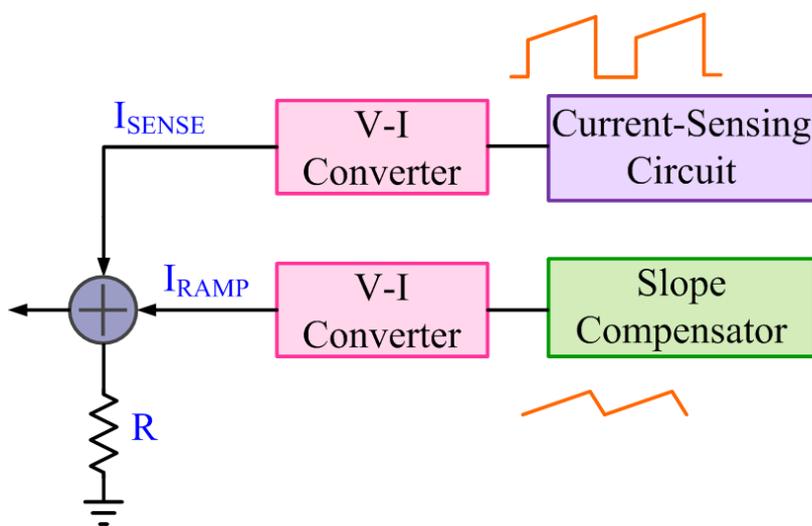


圖 3-13 電壓轉換電流示意圖

電壓轉電流轉換器基本架構是由源極隨耦器(Source Follower)與源極退化之共源極組態 (Common-Source Stage with Source Degeneration)所組成，如圖 3-14 所示。而在電流偵測電路的實作上，為了減少電流偵測電路的功率消耗，所偵測到的電感電流訊號以及斜坡補償訊號不大，所以需第一級的源極隨耦器做為電壓位移，而第二級是用來去除電壓轉電流電路的非理想特性。

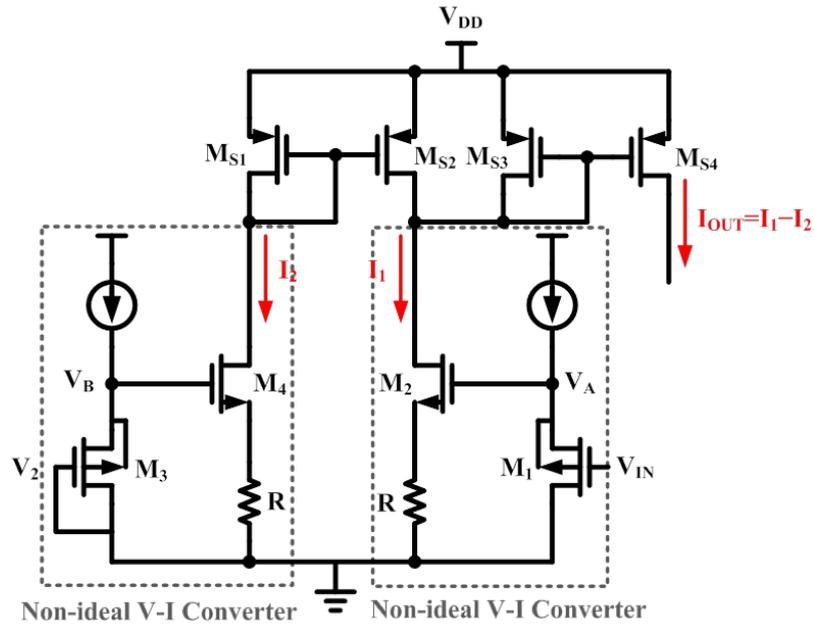


圖 3-14 電壓轉換電流轉換器架構圖 [26]

圖 3-14 右方的第一級源極隨耦器輸出電壓 $V_A$ 為：

$$V_A = V_{IN} + V_{SG,M1} \quad (3-37)$$

第二級電壓轉電流其轉導 $G_{M2}$ 為：

$$G_{M2} = \frac{I_1}{V_A} = \frac{g_{M2}}{1 + g_{M2}R} \approx \frac{1}{R}, \text{ when } g_{M2}R \gg 1 \quad (3-38)$$

此時輸出電流 $I_1$ 可由下式表示。

$$I_1 = \frac{V_A}{R} = \frac{V_{IN} + V_{SG,M1}}{R} = \frac{V_{IN}}{R} + \frac{V_{SG,M1}}{R} \quad (3-39)$$

我們希望消除 $\frac{V_{SG,M1}}{R}$ 此項非理想的因素，因此加入左方的另一個電壓轉電流轉換器。其輸出電壓 $V_B$ 為：

$$V_B = V_2 + V_{SG,M3} \quad (3-40)$$

此時轉導 $G_{M4}$ 為：

$$G_{M4} = \frac{I_2}{V_B} = \frac{g_{M4}}{1 + g_{M4}R} \approx \frac{1}{R}, \text{ when } g_{M4}R \gg 1 \quad (3-41)$$

輸出電流 $I_2$ 為：

$$I_2 = \frac{V_B}{R} = \frac{V_2 + V_{SG,M3}}{R} = \frac{V_2}{R} + \frac{V_{SG,M3}}{R} \quad (3-42)$$

為了消除上述的非理想因素，將 $V_2$ 接地， $I_2$ 則可表示為：

$$I_2 = \frac{0}{R} + \frac{V_{SG,M3}}{R} = \frac{V_{SG,M3}}{R} \quad (3-43)$$

所以輸出電流 $I_{OUT}$ 則為：

$$I_{OUT} = I_1 - I_2 = \frac{V_{IN}}{R} + \frac{V_{SG,M1}}{R} - \frac{V_{SG,M3}}{R} = \frac{V_{IN}}{R} \quad (3-44)$$

由上式可知，最後輸出電流 $I_{OUT}$ 會與輸入電壓 $V_{IN}$ 成正比，利用此特性來做電壓轉電流的轉換。

### 3.3.6 時脈及斜坡產生電路 (Clock and Ramp Generator)

電流控制模式中所需抑制次諧波振盪的補償斜坡訊號(External Ramp Signal)，以及產生脈波調變寬度電路所需要的震盪頻率，皆是利用時脈及斜坡產生電路來製造出相對應的訊號，如圖 3-15。

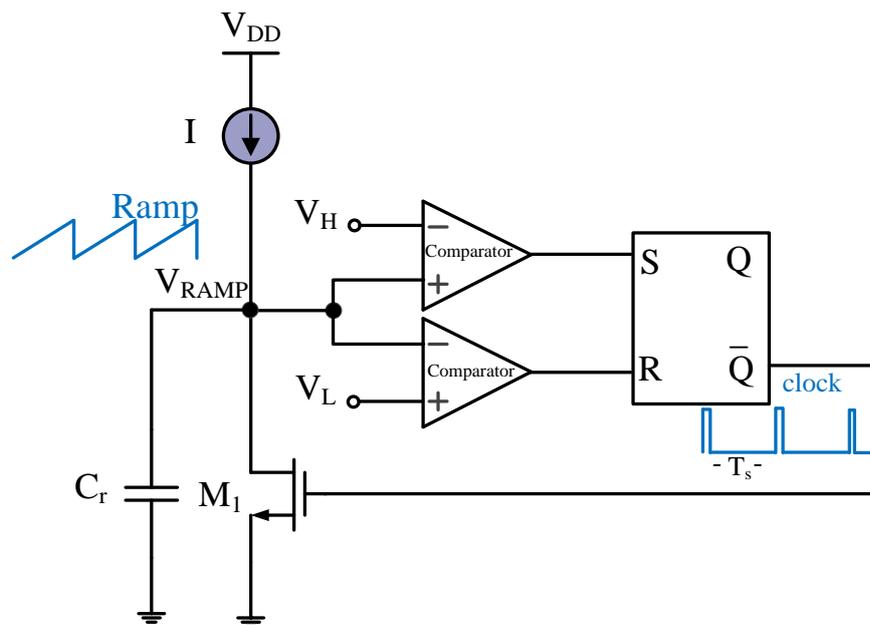


圖 3-15 時脈及斜坡訊號產生器電路圖 [11]

此電路中電流  $I$  對電容( $C_r$ )充電，斜坡訊號(Ramp Signal)上升到上截止電壓( $V_H$ )，此時比較器轉態，作為開關之電晶體( $M_1$ )導通，電容( $C_r$ )將斜坡訊號放電到地(Ground)，斜坡訊號轉態為下降，當斜坡訊號下降至截止電壓( $V_L$ )時，即停止下降並再次轉態，電容( $C_r$ )重新為充電狀態，如此頻率與補償用的斜坡訊號同步，週期性的充放電動作可產生固定頻率的時脈訊號。

$$f_{RAMP} = \frac{I}{C_r \times (V_H - V_L)} \quad (3-45)$$

當輸入規格中頻率有所變動時，可改變電容 $C_r$ 之值來對應。例如當規格輸入500kHz 時，電容可依下式改變，此時 $V_H$ 代入 0.7V， $V_L$ 代入 0.5V，可得電容為400pF。

$$C_r = \frac{4 \times 10^{-5}}{500k \times (V_H - V_L)} \quad (3-46)$$

### 3.3.7 非重疊電路與驅動電路 (Nonoverlap and Driver Circuit)

當比較器產生責任週期(Duty)的訊號時，要去控制後級的電晶體，但因為對於功率電晶體級別的開關而言，電晶體的面積很大，因此閘極有很大的寄生電容，單靠 SR-Latch 的話，訊號的強度跟推力不足，會造成過長的延遲而影響系統的正確運作。因此這裡需要使用驅動電路來推動功率電晶體，而驅動電路為一連串的反相器鍊(Inverter Chain)，必須考量到面積與功率消耗，以及輸出的信號強度是否足夠來衡量。

為了防止兩顆功率電晶體同時導通的情況，造成不必要的功率消耗，需要一個非重疊電路，確保一個電晶體關閉之後，另一個電晶體才會打開。以圖 3-16 來看，上方的 QP 為功率電晶體級 MP 的訊號，下方的 QN 為功率電晶體級 MN 的訊號。由圖可知，當 MN 需要導通時，必須等 MP 先關閉(意即 QP 為高準位)，此稱為關閉的死區時間(Turn-off Deadtime)；另外當 MP 需要導通時，必須等 MN 先關閉(意即 QN 為低準位)，稱為導通的死區時間(Turn-on Deadtime)。

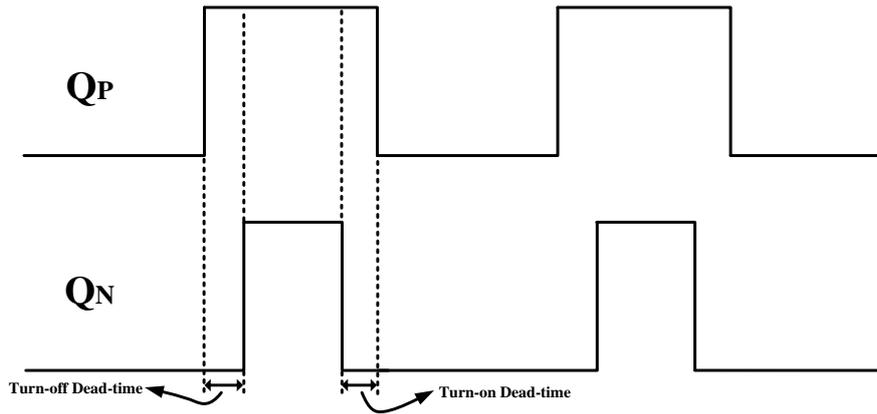


圖 3-16 功率電晶體導通與關閉時間圖

此次所使用的整體電路如圖 3-17 所示，藉由一些數位邏輯電路可以確保當 QN 為低準位後，QP 才會為低準位，以及 QP 為高準位之後，QN 才為高準位。

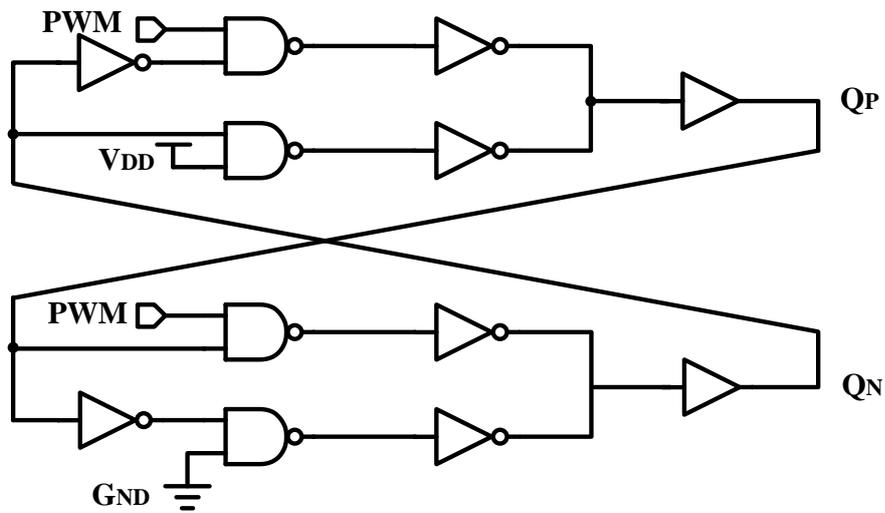


圖 3-17 非重疊電路與驅動電路圖

## 第四章、設計範例

### 4.1 設計流程操作

在經過第三章的分析與推算，可以得到電路所需的參數分別為電感值、電容值、功率電晶體尺寸、以及誤差放大器所需的補償電阻電容值。在本章節中，將以一個範例實際展示一下電流控制模式降壓轉換器的設計流程。

表 4-1 為此範例的設計規格，由合成流程的穩態分析中可得知，輸入效率受到漣波電流與漣波電壓兩項規格的影響，且選擇的電感與電流亦並非理想元件，會有阻抗造成多餘的功率耗損，所以規格最高功率受到上述條件的限制。接下來將進行流程演算與結果的驗證，使用的製程為 TSMC 0.18 $\mu\text{m}$  CMOS 1P6M 1.8V/3.3V。

表 4-1 設計範例規格表

Item	Specification	Constraint
Input voltage (V)	2.8	2.2~4
Output voltage (V)	1.2	1~3.3
Maximum load current (mA)	300	50~1000
Current ripple (mA)	60	< Output current
Voltage ripple (mV)	60	< Output voltage
Switching frequency (MHz)	0.5	0.1~3
Efficiency (%)	91.5	> 85
Phase Margin (deg)	45	45~60
Rsh ( $\Omega/\text{square}$ ) / RW ( $\mu\text{m}$ )	7.9 / 1	From PDK

電感值：由公式(3-1)式可以算出責任週期(Duty Cycle, D)為 0.43。

$$D = \frac{V_{out}}{V_{in}} = \frac{1.2V}{2.8V} = 0.43$$

再分別由式(3-6) $L_{min}$ 算出電感最小值，式(3-7)算出電感的額定電流 $L_{L,rating}$ 。

$$L_{min} = \frac{V_{out}(1-D)}{\Delta I_{L,rip}f_s} = \frac{1.2V(1-0.43)}{60mA \times 0.5MHz} = 22.8\mu H$$

$$I_{L,rating} = \frac{2}{\sqrt{3}}I_{o,max} = \frac{2}{\sqrt{3}}300mA = 0.35A$$

電感的規格資料取自奇力新公司的電源用電感[27]，此為 SMD 大電流線圈電感，在滿足符合的最小電感值與可以負荷的額定電流條件下，選擇電感為 27 $\mu H$ ，且額定電流可大於 0.69A，直流阻抗 $r_{dcr}$ 為 0.12 $\Omega$ 。

表 4-2 SMD 大電流線圈電感額定電流部分規格資料 [27]

Inductance ( $\mu H$ )	Rating Current (A) Max.							
	SCD 0501	SCD 0502	SCD 0503	SCD 0504	SCD 0703	SCD 0705	SCD 1004	SCD 1005
4.7	1.80	2.00	2.50	---	---	3.70	---	2.60
5.6	1.60	1.80	2.40	---	---	3.50	---	---
6.8	1.50	1.70	2.20	---	---	3.10	---	4.33
8.2	1.30	1.40	2.00	---	---	2.70	---	---
10	1.10	1.20	1.80	1.44	1.44	2.30	2.38	2.60
12	1.05	1.18	1.75	1.40	1.39	2.00	2.13	2.45
15	1.00	1.15	1.70	1.30	1.24	1.80	1.87	2.27
18	0.95	1.10	1.60	1.23	1.12	1.60	1.73	2.15
22	0.90	1.00	1.50	1.11	1.07	1.50	1.60	1.95
27	0.77	0.86	1.40	0.97	0.94	1.30	1.44	1.76
33	0.68	0.76	1.10	0.88	0.85	1.20	1.26	1.50
39	0.67	0.75	1.00	0.80	0.74	1.10	1.20	1.37
47	0.66	0.73	0.90	0.72	0.68	1.10	1.10	1.28
56	0.50	0.55	0.85	0.68	0.64	0.94	1.01	1.17
68	0.47	0.52	0.80	0.61	0.59	0.85	0.91	1.11
82	0.45	0.50	0.65	0.58	0.54	0.78	0.85	1.00
100	0.36	0.40	0.60	0.52	0.51	0.72	0.74	0.97
120	0.32	0.36	0.58	0.48	0.49	0.66	0.69	0.89

表 4-3 SMD 大電流線圈電感直流阻抗部分規格資料 [27]

Inductance ( $\mu\text{H}$ )	DC Resistance ( $\Omega$ ) Max.							
	SCD 0501	SCD 0502	SCD 0503	SCD 0504	SCD 0703	SCD 0705	SCD 1004	SCD 1005
4.7	0.134	0.14	0.07	---	---	0.04	---	0.04
5.6	0.170	0.15	0.08	---	---	0.04	---	---
6.8	0.187	0.16	0.09	---	---	0.04	---	0.037
8.2	0.225	0.17	0.10	---	---	0.05	---	---
10	0.255	0.18	0.12	0.10	0.08	0.07	0.05	0.06
12	0.292	0.20	0.13	0.12	0.09	0.08	0.06	0.07
15	0.360	0.22	0.15	0.14	0.10	0.09	0.07	0.08
18	0.430	0.25	0.18	0.15	0.11	0.10	0.08	0.09
22	0.492	0.35	0.22	0.18	0.13	0.11	0.09	0.10
27	0.603	0.45	0.26	0.20	0.15	0.12	0.10	0.11
33	0.796	0.56	0.33	0.23	0.17	0.13	0.12	0.12
39	0.897	0.69	0.42	0.32	0.22	0.16	0.15	0.14
47	1.020	0.72	0.50	0.37	0.25	0.18	0.17	0.17
56	1.164	0.84	0.55	0.42	0.28	0.24	0.20	0.19
68	1.220	0.90	0.65	0.46	0.33	0.28	0.22	0.21
82	1.57	1.20	0.8	0.60	0.41	0.37	0.25	0.28
100	1.80	1.30	0.90	0.70	0.48	0.43	0.34	0.35
120	2.00	1.38	1.00	0.93	0.54	0.47	0.40	0.40

**電容值**：使用的電容元件為 SMD 鋁質電解電容[28]，相對於規格中的輸出電壓，此處電容的工作電壓相當大，符合額定電壓值，另外由於降壓轉換器中流經電容的電流很小，所需的額定電流亦不大，經由(3-10)式中，假設電容無限大的情況下，可得最大等效串接電阻為  $1.18\Omega$ 。

$$C \geq \frac{1}{8f_s \left( \Delta V_{O,rip} \times \frac{L \times f_s}{V_O(1-D)} - r_{esr} \right)}$$

$$= \frac{1}{8 \times 0.5\text{MHz} \left( 60\text{mV} \times \frac{27\mu\text{H} \times 0.5\text{MHz}}{1.2\text{V}(1-0.43)} - r_{esr} \right)}$$

if  $C \rightarrow \infty$   $r_{esr} = 1.18\Omega$

表 4-4 SMD 鋁質電解電容部分規格資料 [28]

Capacitance ( $\mu\text{F}$ )	Working Voltage (Vdc)							
	16V		25V		35V		50V	
	ESR ( $\Omega$ )	mA	ESR ( $\Omega$ )	mA	ESR ( $\Omega$ )	mA	ESR ( $\Omega$ )	mA
4.7	---	---	---	---	1.8	80	---	---
10	---	---	18	80	0.76	150	0.88	165
22	0.76	150	0.76	150	0.76	150	0.88	165
33	---	---	0.44	230	0.44	230	0.75	185
47	0.44	230	0.44	230	0.44	230	0.75	185
100	0.44	230	0.34	280	---	---	0.40	300
150	0.34	280	0.34	450	0.17	450	0.22	670
220	0.34	280	0.17	450	0.17	450	0.22	670
330	0.17	450	0.17	450	0.09	670	---	---
470	0.17	450	0.09	670	---	---	---	---

由於所選取的元件最大等效串接電阻需小於  $1.18\Omega$ ，由此找到合適的電容且 ESR 值最小的情況下為  $10\mu\text{F}$ ，其等效串接阻抗為  $0.76\Omega$ 。

**功率電晶體尺寸：**利用功率消耗算式(3-13)，其中靜態功率消耗  $P_{control}$  的估算是以 HSPICE 模擬量測所得之值代入，除了電晶體導通阻抗之外，其餘數值皆為規格輸入項次，另外功率電晶體導通阻抗(3-16)式中可得 P 型功率電晶體導通阻抗  $r_p$  與 N 型功率電晶體導通阻抗  $r_n$  之表示式，再代入效率計算式中，推導出功率電晶體的尺寸：

P 型功率電晶體：W=10 $\mu\text{m}$  L=0.35 $\mu\text{m}$  M=1552

N 型功率電晶體：W=10 $\mu\text{m}$  L=0.35 $\mu\text{m}$  M=776

W 為電晶體寬度，L 為其長度，M 代表折疊個數，因此實際寬度為 W 乘上 M，P 型功率電晶體約為 N 型的兩倍。

**時脈與斜坡產生電路：**脈波寬度調變電路所需的時脈訊號與系統的切換頻率相同，而用於抑制次諧波振盪的補償斜坡訊號頻率也需一致，根據(3-46)式，可

得當輸入切換頻率為 500kHz 時，時脈電路所需的電容值。

$$C_r = \frac{4 \times 10^{-5}}{500k \times (0.7 - 0.5)} = 400pF$$

則此電路可順利產生出頻率與切換頻率一致的時脈訊號與斜坡補償訊號如圖 4-1 所示。

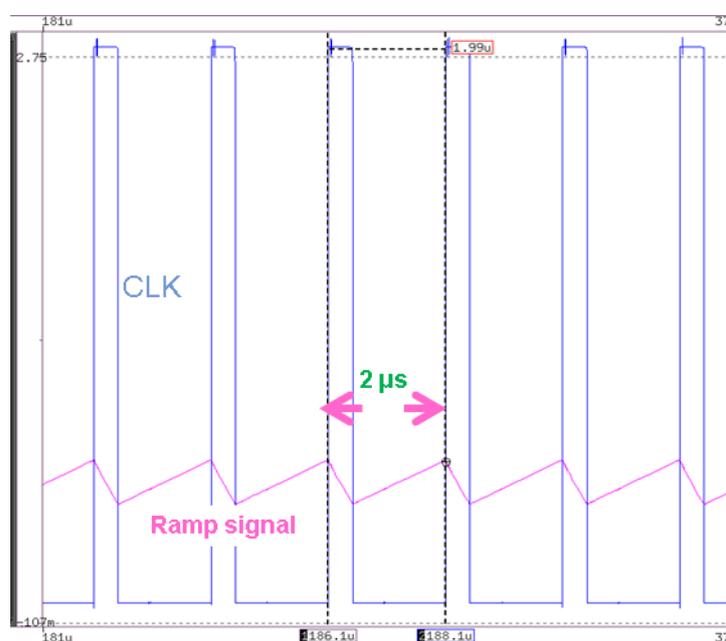


圖 4-1 電路產生週期為 2μs 時脈訊號(CLK)，斜坡補償訊號(Ramp signal)

**誤差放大器補償參數**：接下來進行小訊號分析，希望整體電路在交越頻率時能夠有最大的增益，且相位邊限符合輸入的規格，此處範例規格輸入的切換頻率為 500kHz，為了使補償可以不受切換頻率影響，選擇小一級的頻率 50kHz 為交越頻率。根據電路轉換函式(3-1)式，可得在交越頻率 50kHz 時，轉換器電路增益為  $M_d$ ，可根據(3-25)式求得。

$$M_d = \|G_d(j\omega_c)\| = K_i \times \frac{\sqrt{1 + \left(\frac{\omega_c}{\omega_z}\right)^2}}{\sqrt{1 + \left(\frac{\omega_c}{\omega_p}\right)^2}} \times \frac{1}{\sqrt{\left(1 - \left(\frac{\omega_c}{\omega_z}\right)^2\right)^2 + \frac{\omega_c^2}{Q_p^2 \times \omega_h^2}}} = 0.5539$$

由此代入(3-33)式可知誤差放大器的增益 $M_{ea}$ 為 5.13dB。

$$M_{ea} = \frac{1}{0.5539} = 1.8054$$

$$20\log 1.8054 = 5.13\text{dB}$$

另外，在交越頻率時由(3-26)式可得轉換器電路的相位為：

$$\phi_d = \tan^{-1}\left(\frac{\omega_c}{\omega_z}\right) - \tan^{-1}\left(\frac{\omega_c}{\omega_p}\right) - \tan^{-1}\left(\frac{\frac{\omega_c}{\omega_h \times Q_p}}{1 - \frac{\omega_c^2}{\omega_h^2}}\right) = -65.24^\circ$$

由於輸入的相位邊限輸入規格為  $45^\circ$ ，再由(3-29)式可以算出整體電路所需的相位邊限。

$$\text{boost} = \text{PM} - \phi_d - 90^\circ = 45^\circ - (-65.24^\circ) - 90^\circ = 20.24^\circ$$

接下來由(3-32)式可以計算 K-factor 補償方法中的 K 值。

$$K = \tan\left(45^\circ + \frac{\text{boost}}{2}\right) = \tan\left(45^\circ + \frac{20.24^\circ}{2}\right) = 1.4344$$

補償參數可由(3-34)式中得到，根據 TSMC 0.18 $\mu\text{m}$  CMOS 製程資料，可得

補償參數電阻 R 與電容 C 佈局面積，而當電阻面積上升時，電容面積即下降，此處假設電阻電容權重相同，利用算幾不等式，在電阻面積  $A_R$  等於電容面積  $A_C$  時等號成立，此時總面積和為最小，可以得到其相對應的補償參數 RC 值。

$$\frac{A_R + A_C}{2} \geq \sqrt{A_R A_C} = 74567 \mu\text{m}^2$$

而取得最小面積和之補償參數為：

$$\begin{aligned} R_1 &= 65.5 \text{ k}\Omega \\ C_2 &= \frac{M_d}{KR_1\omega_c} = 18.77 \text{ pF} \\ C_1 &= C_2(K^2-1) = 19.85 \text{ pF} \\ R_2 &= \frac{K}{C_1\omega_c} = 230 \text{ k}\Omega \end{aligned}$$

電路設計參數完成後，電路布局總面積算式可表示為：

$$\begin{aligned} A_{\text{total}} &= A_{\text{powerMOS}} + A_{\text{EA}} + A_{\text{current\_sensing}} \\ &\quad + A_{v\_i\_converter} + A_{\text{deadtime\_driver}} \\ &\quad + A_{\text{clock\_ramp}} + A_{\text{PWM}} \end{aligned} \quad (4-1)$$

其中  $A_{\text{powerMOS}}$  為功率電晶體的面積； $A_{\text{EA}}$  為補償後的誤差放大器面積； $A_{\text{current\_sensing}}$  為偵測電流電路的面積； $A_{v\_i\_converter}$  為電壓轉電流電路的面積； $A_{\text{deadtime\_driver}}$  為非重疊電路與驅動電路的面積； $A_{\text{clock\_ramp}}$  為時脈及斜坡產生電路的面積； $A_{\text{PWM}}$  為脈波寬度調變電路的面積。而除了功率電晶體和時脈以及斜坡產生電路之外的其他電路皆為事先設計好的電路。

**電路模擬**：在分析步驟結束後，產生 HSPICE 模擬檔，開始進行模擬，計算出的設計參數如表 4-5 所示，參數包含電感值、電容值、功率電晶體尺寸、誤差放大器補償的電阻電容值。

表 4-5 元件參數表

Item	Value
Duty cycle	0.4286
Load resistance ( $\Omega$ )	4
Inductor ( $\mu\text{H}$ ) / DC resistance ( $\Omega$ )	27 / 0.12
Capacitor ( $\mu\text{F}$ ) / Series resistance ( $\Omega$ )	10 / 0.76
Power PMOS size	W = 10um L = 0.35um M = 1552
Power NMOS size	W = 10um L = 0.35um M = 776
Compensation parameters	$R_1=65.5\text{k}\Omega$ $R_2=230\text{k}\Omega$
	$C_1=19.8\text{pF}$ $C_2=18.8\text{pF}$
Area ( $\mu\text{m}^2$ )	85643.66
Efficiency (%)	91.5

模擬結果如表 4-5，顯示可達到輸入規格的要求。而圖 4-2 為執行 HSPICE 之後，輸出電壓與電感電流漣波波形圖，由圖可知輸出電壓漣波峰對峰值為 31mV，電感電流漣波峰對峰值為 48.68mA，透過漣波的峰對峰值，可驗證模擬結果可達到規格 $\Delta V_{o,rip}$ 小於 60mV、 $\Delta I_{L,rip}$ 小於 60mA 的要求，而量測的效率為 91.5%，可以符合輸入之規格。

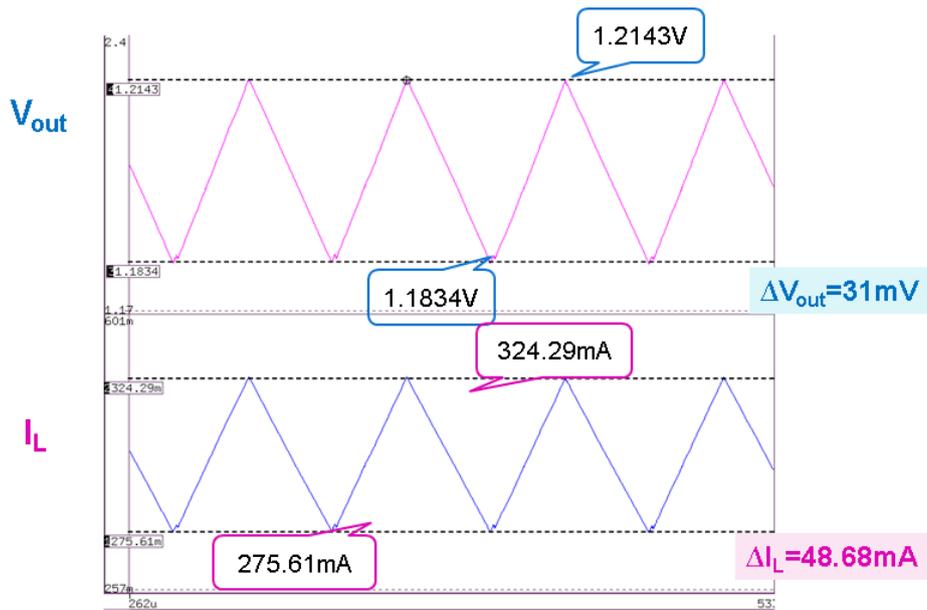


圖 4-2 輸出電壓與電感電流漣波圖

當電流控制模式降壓轉換器的負載變化時，輸出電壓隨之變化的模擬圖如圖 4-3 所示。模擬輸出電流  $I_{out}$  由輕載(30mA)至重載(300mA)時，輸出電壓  $V_{out}$  平均為 1.2V，在輕載轉重載轉態時，電壓突然下降，經過 51 $\mu$ s 後回復穩定；而  $I_{out}$  由重載(300mA)轉輕載(30mA)時，電壓受影響而突然上升，但經 52 $\mu$ s 後亦可回復穩定的電壓。而電路模擬結果如表 4-6 所示，模擬結果皆與規格符合。

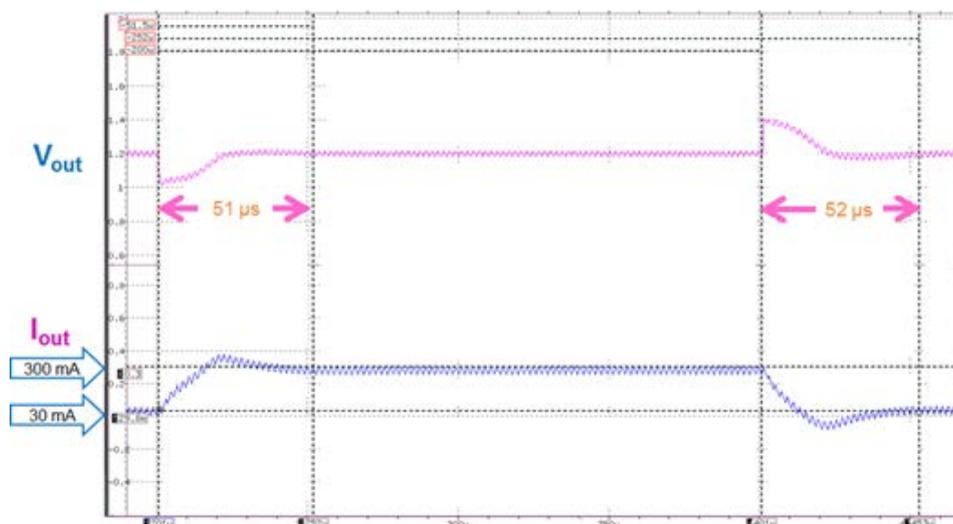


圖 4-3 當負載變化時輸出電壓之變化模擬圖

表 4-6 電路特性表

Item	Specification	Simulation
Input voltage (V)	2.8	
Output voltage (V)	1.2	1.2
Maximum load current (mA)	300	300.0
Ripple current (mA)	≤ 60	49.0
Voltage ripple (mV)	≤ 60	31.8
Efficiency (%)	≥ 91.5	91.5

## 4.2 數據比較

在完成電流控制模式降壓轉換器的各項設計參數後，將結果與論文[5]的電壓控制模式降壓轉換器做統合比較：

表 4-7 論文[5]與本篇的規格數據比較表之一

	論文[5]	This Work
Duty cycle	0.4286	0.4286
Load resistance ( $\Omega$ )	4	4
Inductor ( $\mu\text{H}$ ) / DC resistance ( $\Omega$ )	27/ 0.1	27/ 0.1
Capacitor ( $\mu\text{F}$ ) / Series resistance ( $\Omega$ )	10/ 0.76	10/ 0.76
Power PMOS size	W=10u L=0.35u M=1868	W=10u L=0.35u M=1552
Power NMOS size	W=10u L=0.35u M=934	W=10u L=0.35u M=776
Compensation parameters	R1 = 20.8k $\Omega$ R2 = 258k $\Omega$	R1 = 65.5k $\Omega$ R2 = 230k $\Omega$
	C1 = 30.4pF C2 = 6pF	C1 = 19.8pF C2 = 18.8pF
Area (Controller + compensation) $\mu\text{m}^2$	<b><u>95999.38</u></b>	<b><u>85643.66</u></b>

由表 4-7 可知，在相同的輸入電壓 2.8V、輸出電壓 1.2V、輸出負載電流 300A 與期望達到功率 91.5%的情況下，本篇所得到的面積(考慮回授控制電路的部分包含誤差放大器上面的電阻電容補償，不包括外部元件如電感與電容)估算會較小；而若再多觀察一組當責任週期大於 0.5 時的情況，如表 4-8 所示，相同情況

的輸入電壓 4V、輸出電壓 3.3V、輸出電流負載 300mA 與轉換效率 91%情形下，面積估算亦比論文[5]小，並可觀察到本篇誤差放大器的補償電容值 C1 與 C2 的差距較小，而論文[5]的 C1 與 C2 則是相差很大，原因為雖然兩者都以 K-factor 做為誤差放大器補償的依據，但由於本篇電流控制模式的補償較為電壓控制模式容易，電流控制模式所需提升的角度算式(3-29)式，比起電壓控制模式小，所以計算出的 K 值(3-32)式也會較小，而根據(3-34)式可知電容 C1 與 C2 存在著  $(K^2 - 1)$ 的關係，所以本篇電容相差較論文[5]小，此處也合乎第二章電流控制模式降壓轉換器介紹所述。

表 4-8 論文[5]與本篇的規格數據比較表之二

	論文[5]	This Work
Vin / Vout	4V / 3.3V	4V / 3.3V
Duty cycle	0.825	0.825
Load resistance ( $\Omega$ )	11	11
Inductor ( $\mu$ H) / DC resistance ( $\Omega$ )	22/ 0.09	22/ 0.09
Capacitor ( $\mu$ F)/ Series resistance ( $\Omega$ )	10/ 0.76	10/ 0.76
Power PMOS size	W=10u L=0.35u M=490	W=10u L=0.35u M=538
Compensation parameters	R1 = 50k $\Omega$ R2 = 432k $\Omega$	R1 = 111k $\Omega$ R2 = 203k $\Omega$
	C1 = 563pF C2 = 0.0964pF	C1 = 26.2pF C2 = 14.7pF
EA + compensation Area	<u>609104.57</u>	<u>79022.68</u>
Area (Controller + compensation) ( $\mu\text{m}^2$ )	<b><u>613944</u></b>	<b><u>84775</u></b>

### 4.3 數據驗證

除了用範例來驗證流程的正確性之外，本論文也以兩篇探討電流控制模式降壓轉換器的論文中之數據為規格，來驗證此套流程可以達到目前設計者所要求的規格。

第一個驗證對象為第一章所提到的[11]，在[11]中未特別限制的規格則以合

理的數值給定，而表 4-9 為經由自動化設計工具執行完流程後所得結果，由表 4-9 可知，當輸入工具的規格與[11]的輸入電壓、輸出電壓、輸出電流負載、與切換頻率相同時，輸出的連波電壓亦可達到[11]的結果，且效率也能優於[11]之結果，回授控制電路面積亦可較小，比較數據為 pre-sim 的結果，顯示本工具可進一步對現有的電路做最佳化。

表 4-9 模擬結果與[11]規格比對表

<b>Item</b>	<b>This Work Simulation Result</b>	<b>[11]</b>
<b>Input voltage (V)</b>	<b>3.6</b>	<b>3.6</b>
<b>Output voltage (V)</b>	<b>2</b>	<b>2</b>
<b>Maximum load current (mA)</b>	<b>300</b>	<b>300</b>
<b>Current ripple (mA)</b>	<b>23.5</b>	<b>---</b>
<b>Voltage ripple (mV)</b>	<b>16.7</b>	<b>20</b>
<b>Switching frequency (MHz)</b>	<b>0.5</b>	<b>0.5</b>
<b>Efficiency (%)</b>	<b>91.6</b>	<b>89.5</b>
<b>Phase Margin (deg)</b>	<b>45</b>	<b>---</b>
<b>Controller Area (mm<sup>2</sup>)</b>	<b>0.0879</b>	<b>0.2575</b>

由圖 4-4 顯示達到[11]的結果時，若輸出負載電流由 30mA 變動至 300mA、又由 300mA 降回 30mA 時的輸出電壓變動情形，而輸出電壓的暫態響應分別經 49.9 $\mu$ s 與 54 $\mu$ s 後可回復正常的輸出壓降，而[11]並無對於暫態響應做相關的驗證。



圖 4-4 當負載變化時輸出電壓之變化模擬圖 (3.6V to 2V)

第二個驗證對象[12]則是在輸入電壓 3V、輸出電壓 2V、系統切換頻率 2.5MHz 以及輸出電流 0.2A 時，至於剩餘的規格在論文[12]中未提及，即以合理的數值輸入，在透過自動化設計工具執行完流程後，最大效率值可達 91.2%。由結果可以觀察出，此工具產生的電路為 pre-sim 的結果，可以與[12]一樣達到相同效率 91.2%，此時的漣波電壓亦小於輸入規格的 60mV，且漣波電流可小於[12]之結果。

表 4-10 模擬結果與[12]規格比對表

Item	This Work Simulation Result	[12]
Input voltage (V)	3	3
Output voltage (V)	2	2
Maximum load current (mA)	200	200
Current ripple (mA)	35	---
Voltage ripple (mV)	28.1	32
Switching frequency (MHz)	2.5	2.5
Efficiency (%)	91.2	91.2
Phase Margin (deg)	50	---
Controller Area (mm <sup>2</sup> )	0.0669	---

由圖 4-5 顯示，如同[12]的測試驗證，當輸出負載電流由 50mA 變動至 250mA、又由 250mA 降回 25mA 時的輸出電壓變動情形，而輸出電壓的暫態響應分別經 33 $\mu$ s 與 50 $\mu$ s 後可回復正常的輸出壓降，相較於[12]的暫態響應約 80 $\mu$ s 後回復穩定輸出電壓，有較好的暫態響應。

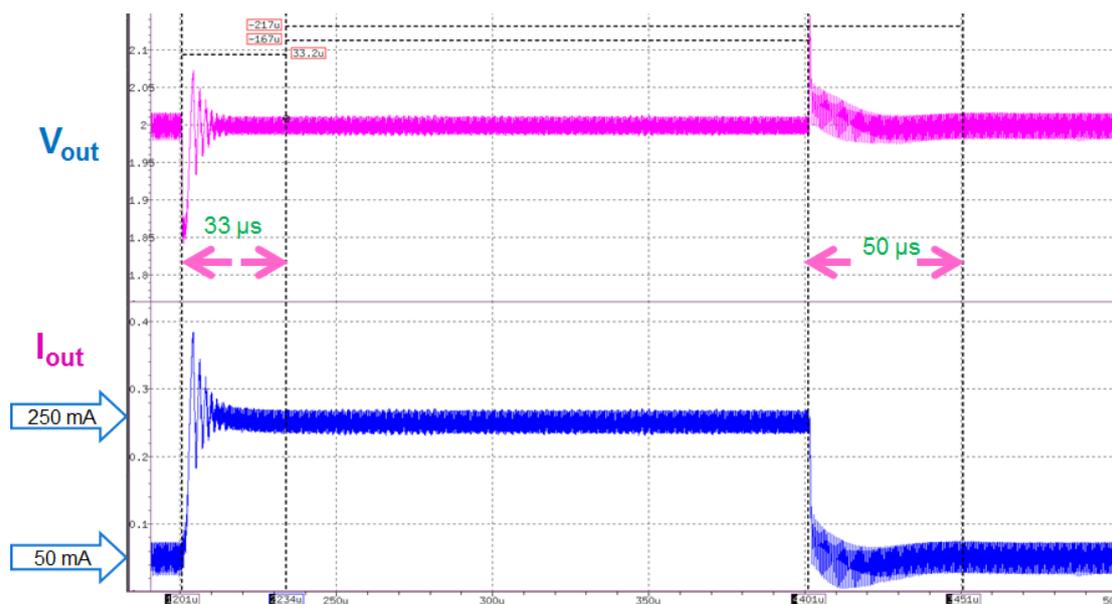


圖 4-5 當負載變化時輸出電壓之變化模擬圖 (3V to 2V)

在這兩篇論文數據的比較中，本論文採用的電流控制模式降壓轉換器電路，可以完成[11]以及[12]中所能達到的效能，並且由於設計一開始已把輸出電壓漣波與電感電流漣波考慮進來，因此在輸出電壓漣波數值可得較小的數值，且暫態響應也顯示可達到合宜的回復速度。由此可知，本論文提出的自動化設計流程，確實可以在短時間內設計出符合規格的電流控制模式降壓轉換器，並且效能不輸給實際設計的電路，於縮短實際電路設計的時程有所助益。

# 第五章、自動化設計工具

## 5.1 簡介

電流控制模式降壓轉換器自動化設計工具是實現在 Linux 系統上，除了本篇內容之外，也將電壓控制模式降壓轉換器以及電壓控制模式升壓轉換器的功能統整進來，使直流轉直流之自動化設計工具整體功能更完備，提供更多類型直流轉直流轉換器架構。

自動化工具在操作之前需先將製程檔案與電感、電容元件規格資料檔放入 Linux 系統中，工具介面如圖 5-1 所示，左上的「Option」區域為直流轉直流電壓轉換器不同的架構與種類，由上而下依序是電壓控制模式降壓轉換器，電流控制模式降壓轉換器，電壓控制模式升壓轉換器，線性降壓穩壓器，可供使用者依照不同需求選擇不同架構，右方則為架構相對應的電路圖。

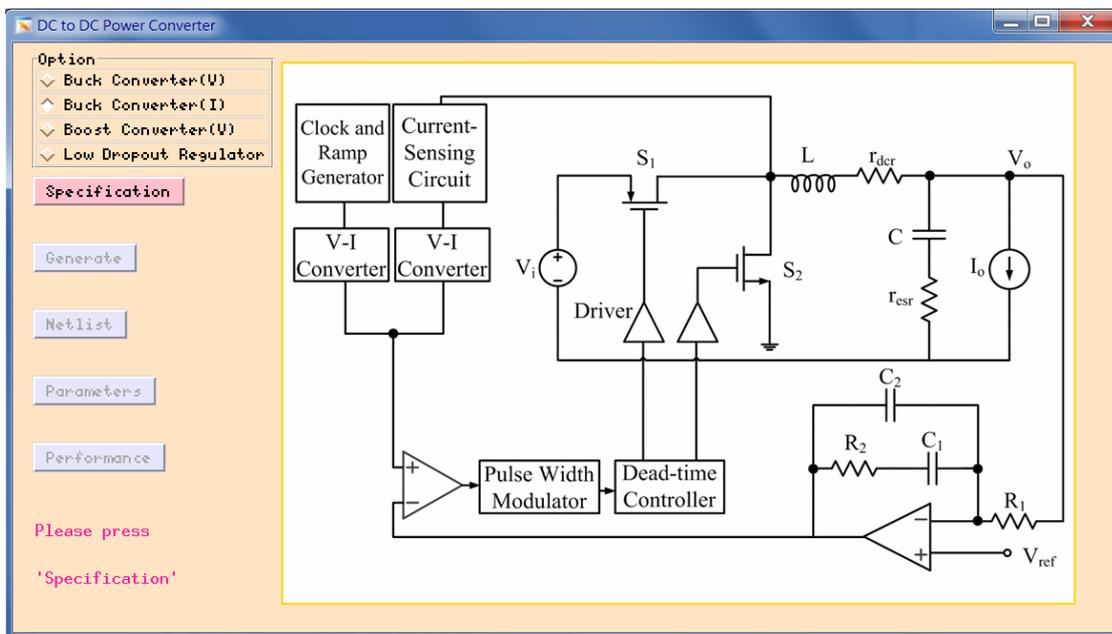


圖 5-1 自動化設計工具介面

在介面左方五個按鈕依序是「Specification」、「Generate」、「Netlist」、「Parameters」以及「Performance」，後面四個按鈕在輸入規格(Specification)前尚無法執行，左下方會顯示指示或狀態。在下一節將會針對電流控制模式降壓轉換器來進行操作流程的講解。

## 5.2 工具介面操作

工具開啟後由左上角先選擇希望進行設計的電路架構，此處選擇「Buck Converter (I)」為電流控制模式降壓轉換器，右下角會顯示指示「Please press 'Specification」，按下左方第一個按鈕「Specification」會跳出規格視窗供使用者輸入，如圖 5-2 中的規格輸入介面。

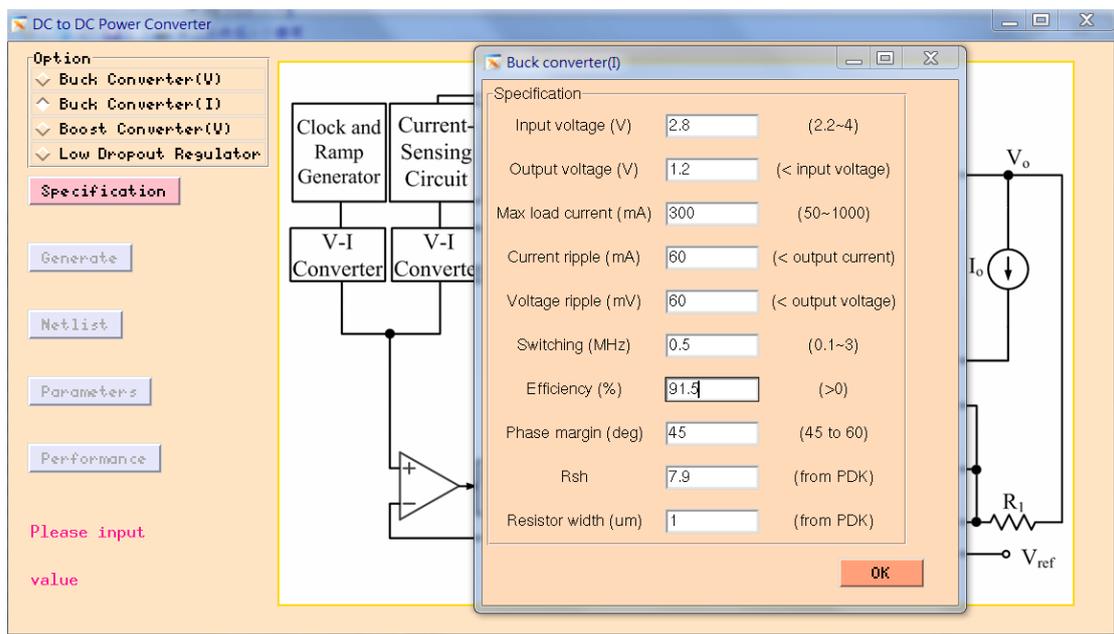


圖 5-2 規格輸入介面

於輸入規格中依序輸入：輸入電壓「Input voltage」、輸出電壓「Output voltage」、最大輸出電流「Max load current」、漣波電流「Current ripple」、漣波電壓「Voltage ripple」、切換頻率「Switching」、效率「Efficiency」、相位邊限「Phase margin」、

片電阻「Rsh」與電阻佈局寬度「Resistor width」；電路輸入電壓範圍為 2.2V~4V，輸出電壓為必須小於輸入電壓，而輸出電流限制最高值為 1000mA，漣波電流須小於輸出電流，漣波電壓須小於輸出電壓，切換頻率則是因為元件檔提供的元件大小而必須小於 3MHz，相位邊限介於 45 度到 60 度之間，而片電阻於電阻佈局寬度，則是參照 PDK 選擇適合的種類。最後按下「OK」按鈕就完成規格的輸入。

若使用者輸入的規格，以現有的元件無法達到時，將會跳出視窗來告知，如圖 5-3 所示，並會提醒無法達到規格的原因，此時確認完即可按下「Confirmation」按鈕，回到規格輸入介面，重新修正規格。

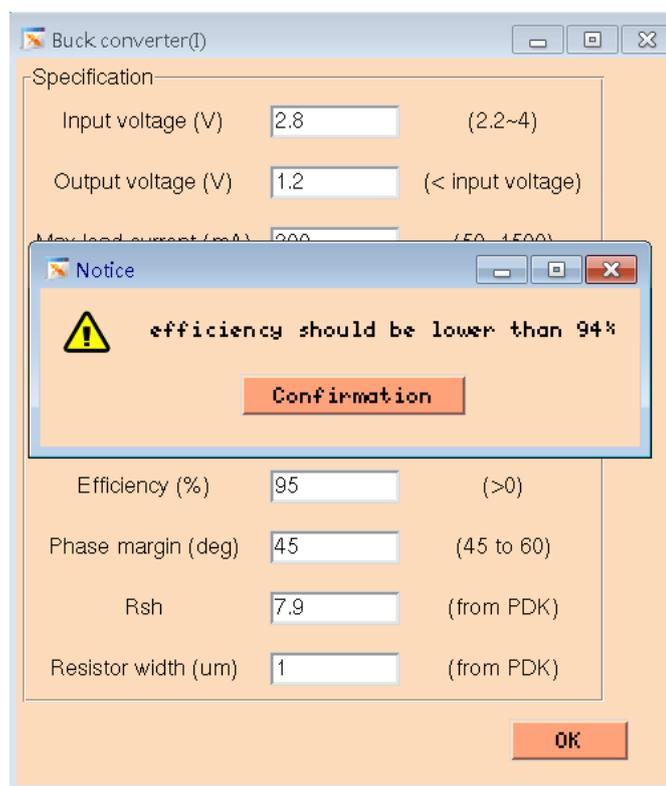


圖 5-3 非合理規格提醒視窗

在規格輸入成功之後，右方對應的電路圖會顯示規格中輸入電壓、輸出電壓與負載電流的資訊，如圖 5-4 所示，按下「Generate」的按鈕之後，程式開始執行電路設計功能，進行 HSpice 模擬，直到模擬效率能符合規格要求。

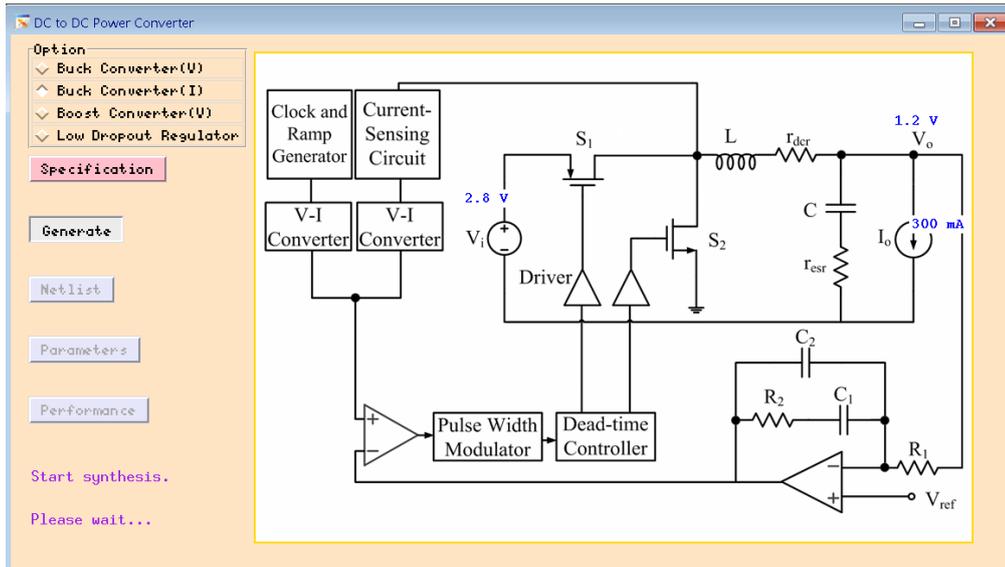


圖 5-4 規格輸入完成介面

在模擬執行完畢後，詳細的元件參數會顯示在右邊的電路圖上，如圖 5-5 所示，而剩餘的三個按鈕可得到模擬的結果，分別為：「Netlist」、「Parameters」以及「Performance」。「Netlist」為 HSpice 的電路模擬檔(\*.sp)內容(圖 5-6)、「Parameters」為電路的元件參數(圖 5-7)、「Performance」為電路模擬量測結果圖 5-8)。至此完成整個電流控制模式降壓轉換器的設計流程。

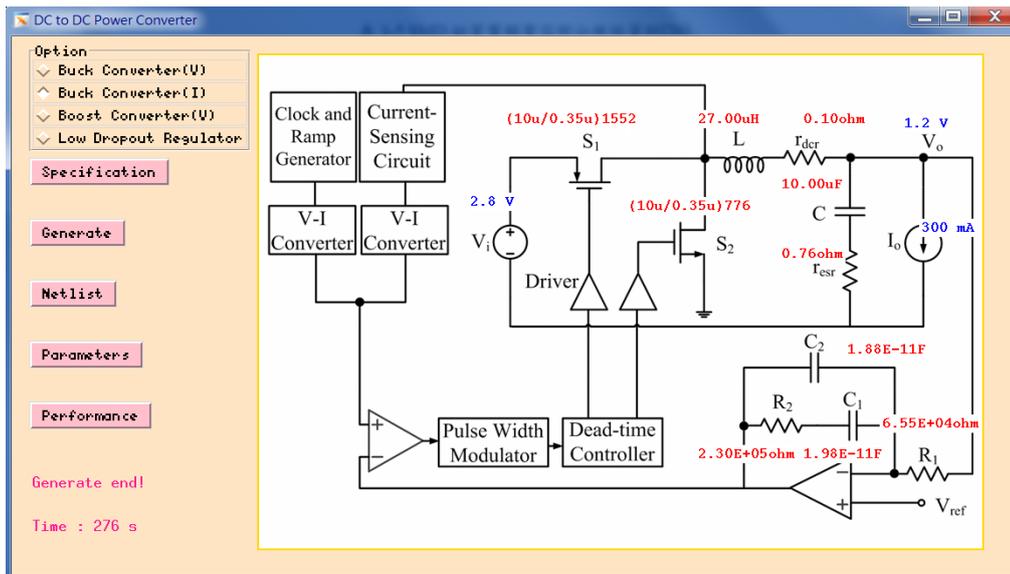


圖 5-5 切換式升壓轉換器設計流程結束介面

```

File Edit Search Preferences Shell Macro Windows Help
I:Current Buck Converter
.option post=2 symb=1
protect
lib 'rf018.1' tt
lib 'rf018.1' tt_3v
lib 'rf018.1' tt_M
unprotect
op
IC V(Vx)=0 V(Vout)=0 V(Vsaw)=0 V(QB)=0
PARAM x='40' loading='6'

.param vin=2.80 vdd=2.80 vout=1.20 total_area=8.572766E-08
.param mn=784 mp=1568
.param ind=27.00u dcr=0.10 cap=10.00u esr=0.76 load=4.00
.param r1=6.55E+04 r2=2.30E+05 c1=1.98E-11 c2=1.88E-11

.inc 'clockramp.inc'
.inc 'comparator.inc'
.inc 'currentsen.inc'
.inc 'EAOP.inc'
.inc 'deaddriver.inc'
.inc 'srlatch0.inc'
.inc 'v2icon.inc'
.inc 'inv.inc'

vin vin 0 dc vin
vdd vdd 0 dc vdd
vss vss 0 dc 0v
vbiasop vb 0 0.65
vbias 1 bias1 0 1.45
vbias 2 bias2 0 0.854
v_ref2 ref2 0 0.7
v_ref3 ref3 0 0.5
v_bg vbg 0 vout

.subckt currentbuck vin vout clk vsaw bias1 bias2 ref2 ref3 vb vbg vdd vss

$ Power MOS $
MP vx QP vin vdd pch3 W=10u L=0.35u M=mp
MN vx QN vss vss nch3 W=10u L=0.35u M=mn

$ LC-Filter $
L rd vout ind
rdcr vx rd dcr

C re vss cap
rear vout re esr

$ Load $
RLOAD vout N_LOAD 0.001
RLOAD1 M_LOAD vss Load

$ Compensated Error Amp $
x_erroramp vbg vout erout vb vdd vss erroramp

$ CLK $
X5 bias1 ref2 ref3 Vsaw clk vdd vss clock_ramp

```

圖 5-6 模擬檔顯示介面

```

CBuck.par - /edahome/wanda/CURRENT/
File Edit Search Preferences Shell Macro Windows Help
Duty Cycle 0.43
Rload(ohm) 4.00
L(uH)/rdcr(ohm) 27.00 / 0.10 SMD power inductor(SCD 1004)
C(uF)/esr(ohm) 10.00 / 0.76 SMD Aluminum Electrolytic Capacitors(35V)
S1(PowerPMOS) W = 10um L = 0.35um M = 1552
S2(PowerNMOS) W = 10um L = 0.35um M = 776
Error Amplifier unity-gain Frequency 5MHz
Compensation r1 6.55E+04 r2 2.30E+05 c1 1.98E-11 c2 1.88E-11
Power MOS Area(um2) 8148.00
EA+compensation Area(um2) 74567.49
Other circuit Area(um2) 2342.96
Driver Area(um2) 585.20
Area(um2) 85643.66

```

圖 5-7 元件參數顯示介面

```

CBuck.par - /edahome/wanda/CURR...
File Edit Search Preferences Shell Macro Windows Help
Input voltage(V) 2.8
Output voltage(V) 1.20
Max load current(mA) 300
Output power(mW) 359.00
Ripple voltage(mV) 31.8
Efficiency(percent) 91.5

```

圖 5-8 電路特性顯示介面

# 第六章、結論

---

## 6.1 結論

本論文提出了一個自動化設計電流控制模式降壓轉換器的流程，電壓轉換器所需的所有電路，包括降壓轉換器基本的轉換電路，以及電流偵測電路與回授控制迴路的電路部分，都已經考慮在此流程之中。除此之外，因為流程中考慮了實際電路中會產生的非理想效應，例如輸出電壓漣波、電流漣波、元件阻抗性等效應，使得模擬的條件更接近實際情況。後續透過範例來說明設計流程，同時也能驗證此套流程設計出的電路是能符合規格要求的。

設計流程中主要是藉由使用者所要求的規格來進行穩態分析及小訊號分析用以得到元件參數，在穩態分析中主要可以計算出電感、電容以及功率電晶體的尺寸，至於在小訊號分析方面則是先計算出電路整體的增益與相位後，再透過 K-factor 的補償方式來求得誤差放大器所需的補償元件參數，也分別在兩項分析的步驟結束時，加入規格合理性和實際模擬效率的確認，用來預防不合理規格以及效率值無法達到的情況產生。

最後將自動化設計流程以自動化設計工具的方式實現。此自動化設計工具會將使用者輸入的規格，例如輸入電壓、輸出電壓以及效率等條件，利用 C 程式語言做元件參數計算，再由電路模擬軟體 HSpice，模擬電路整體效能與輸出結果，若模擬結果不符規格，會重複跑迴圈至模擬結果符合，從輸入參數至完成電路合成的各個步驟，皆由工具命令語言 (Tool Command Language, Tcl) 串接起來，Tcl 能夠以呼叫外部指令的方式執行 C 程式與 HSpice，故可串接各個流程，而執行的作業系統為 Linux。

本論文輸出的結果與電壓控制模式降壓轉換器相比之下，在誤差放大器補償易於電壓控制模式降壓轉換器，可獲得較小的面積，且輸出電壓漣波較小，此外

在整體面積的估算上也優於電壓控制模式降壓轉換器，在電路選擇架構上可為優先考慮的降壓轉換器。

另外相較於實際設計的論文，雖然並沒有於電流偵測電路系統上做精確度的改善，但本篇以基本的電流鏡架構所完成的電流偵測電路的設計，也可達到其他電流控制模式降壓轉換器電路設計的相同規格，可幫助加快實際電路設計的時程。

## 6.2 未來展望

本論文提出的電流控制模式降壓轉換器功率計算上，使用電晶體導通阻抗的式子(3-16)來估算功率電晶體的尺寸大小，但其中電晶體的載子遷移率 $\mu_{eff}$ 在不同輸入條件與不同環境下會隨之變動，並非固定值，因此在之後的研究可將此處製程變異的因素考慮進來，使整個功率電晶體尺寸的估算更為精確。

此外在補償的電阻與電容如果有製程變異的情況，未來可加入流程中考慮，亦可修正相對應的功率計算式中的參數，並調整公式來符合變異的誤差情形，將使流程更為完整。

## 參考文獻

---

- [1] “iSuppli”；WSTS；拓璞產業研究所整理, 2008/10
- [2] 徐玉學, 「行動通訊願景落實與否的關鍵」, 手機與行動通訊 No. 13, 產品發展趨勢, Sep 25, 2003
- [3] D. Maksimovic, “Power management model and implementation of power management ICs for next generation wireless applications”, IEEE International Symposium on Circuits and Systems, 2002
- [4] National Semiconductor, “Power” High-Performance Analog Seminar 2007
- [5] H.Y. Luo, “Automatic Synthesis Flow of DC to DC Step-Down Converter Circuits”, MS. Thesis, National Central University, Taiwan, June 2011.
- [6] P. Favrat, P Deval, and M.J. Declercq, “A High-Efficiency CMOS Voltage Doubler,” IEEE J. Solid-State Circuits, vol. 33, NO.3, pp. 410-416, March 1998.
- [7] “Power in Portable Systems,” National Semiconductor Corporation, 2006.
- [8] S.H.M. Ali, P.R. Wilson, and A.D. Brown, "Yield Predictive Model Characterization In Analog Circuit Design", International Symposium on Integrated Circuits, pp. 289 - 292, 2007.
- [9] Del Mar Hershenson, M., "CMOS analog circuit design via geometric programming," American Control Conference, pp. 3266 – 3271, Vol.4, 2004.
- [10] W. Daems, G. Gielen, and W. Sansen, "Simulation-based generation of posynomial performance models for the sizing of analog integrated circuits", IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, pp. 517 - 534, Vol. 22, Issue:5, 2003.
- [11] C. F. Lee and P. Mok, “A monolithic current-mode CMOS DC-DC converter with on-chip current sensing technique”, IEEE Journal of Solid-State Circuits, Vol. 39, No.1, pp. 3-14, Jan. 2004.
- [12] Mengmeng Du and Hoi Lee, "An Integrated Speed- and Accuracy-Enhanced CMOS Current Sensor With Dynamically Biased Shunt Feedback for Current-Mode Buck Regulators," IEEE Transactions on Circuits and Systems I, pp. 2804-2814, Oct. 2010
- [13] C.H. Chang, “Automatic Synthesis Flow of Switching Step-Up Converter Circuits”, MS. Thesis, National Central University, Taiwan, June 2012.
- [14] H.Y. Luo, H.W. Li, C.H. Chang, L.C.Yeh, and C.N. Jimmy Liu, "Power Converter Synthesis Flow for SOC Applications", the 22nd VLSI Design/CAD

- Symposium, Yunlin, Taiwan, August 2011.
- [15] H.Y. Luo, H.W. Li, L.C. Yeh, and C.N. Jimmy Liu, "Automated Synthesis Design Flow of Power Converter Circuits Aimed at SOC Applications", IEEE International Symposium on Integrated Circuits (ISIC), December 2011.
  - [16] R.W. Erickson and D. Maksimovic, Fundamentals of Power Electronics, 2<sup>nd</sup> edition, Norwell, MA: Kluwer Academic Publishers, 2001.
  - [17] N. Mohan, T.M. Undeland, W.P. Robbins, Power Electronics: converters, Applications, and Design, 3<sup>rd</sup> Edition, John Wiley & Sons, Inc, 2003.
  - [18] Chin-Long Wey, Chan-I Chiu, Kun-Chun Chang, Chung-Hsien Hsu, Gang-Neng Sung, "Design of ultra-wide-load, high-efficient DC-DC buck converters", 18th IEEE International Conference on Electronics, Circuits and Systems (ICECS), 11-14 Dec. 2011.
  - [19] R. B. Ridley, "Current Mode or Voltage Mode ? ", Switching Power Magazine, pp.4-5, Oct. 2000.
  - [20] C. C. Yang, C. Y. Wang and T. H. Kuo, "Current-mode converters with adjustable-slope compensating ramp," IEEE Asia Pacific Conference on Circuits and Systems (APCCAS), pp. 654-657, Dec. 2006.
  - [21] On line resources, Mack Grady, DC-DC Buck Converter, The University of Texas at Austin, 2009.
  - [22] Ned Mohan, Tore M. Undeland, William P. Robbins, "Power Electronics: Converters, Applications and Design", 3rd edition, John Wiley & Sons, Inc. 2003.
  - [23] Behzad Razavi, "Design of Analog CMOS Integrated Circuits", Mc Graw Hill International Edition, 2001.
  - [24] R.B. Ridley, "A new continuous-time model for current-mode control," IEEE Trans.s on Power Electronics, pp. 271-280, April, 1991.
  - [25] S. L. Chung and R. M. Weng, "1.5V continuous-tracking current sensing circuit with high accuracy for DC-DC buck converter," Next-Generation Electronics (ISNE), 2010 International Symposium on, pp.147, Nov.2010.
  - [26] C. F. Lee and P. Mok, "A monolithic current-mode CMOS DC-DC converter with on-chip current sensing technique", IEEE J. Solid-State Circuits, Vol. 39, No.1, pp. 3-14, Jan. 2004.
  - [27] On line resources, SMD Unshielded Power Inductors - SCD Series, CHILISIN, from <http://www.chilisin.com.tw>.
  - [28] On line resources, Surface Mount Specialty Polymer Solid Aluminum Electrolytic Capacitors- NSP Series, NIC Components Corp., from <http://www.niccomp.com/index.php>