

電磁相容的設計方法介紹(一)

姚啟元

一、前言

關於電磁相容的要求，目前世界上大多的先進國家，都已經有管制的法規並有相關的符合要求的單位，若產品無法符合要求規定，往往無法銷售到該地區的市場，因此多數的電子產品，在銷售前都必須經過電磁相容的測試，若無法通過則需要經過適當的修改，來符合相關的規定。

本文主要是說明，在電子產品設計的階段，如何考慮避免電磁干擾的產生，和增加產品耐干擾的程度，從許多的經驗得知，若能在設計開始的階段，就能適當的做好電磁相容的防制，往往可以節省事後大量的修改時間和金錢的，尤其在現代產品汰換期非常短，若不能快速的通過 EMC 的測試，很容易影響到市場上的商機。

目前市面上介紹 EMI & EMC 相關的書籍，也算是林林總總，但是在實務運用上，總是會感覺有一段的差距，許多的讀者雖然將一些經典的書籍讀的很徹底，但是一面臨實際產品無法符合 EMI 要求，或開始作產品設計時，都會有一種不知從何下手的感覺。

「太多的重點反而沒有重點，太多的理論反而沒有理論」，所謂執簡御繁，「知其要者，一言以終，不知其要，流散無窮」，為使讀者能有一清楚的認識，與實務上的充分掌握，筆者參考 Isidor 於 1992 年在 Compliance Engineering 雜誌所發表的 Designing for Compliance 文章，以講義的方式作一詳細的解說與應用的原則，期使讀者能真正深入的了解一些 EMI 的設計原理與方法。

該文雖然距今已有八年多的歷史了，在這八年的期間，個人電腦從 286 的時代已經進步到現在邁入 GHz 的時代，進步可以說非常的神速，但是我們回過頭來看，一些處理電磁相容的基本原則與方法還是沒有變的。能夠掌握住這些基本的原則與方向，往往才是處理電子產品雜訊干擾的最有效的工具，至於一些片段式的重點整理或摘要，有時反而會使得工程人員在設計時，有不知所從的感覺，這也是本文要在一些簡單的原則上，作較深入的探討與分析的。

二、電磁輻射的說明

電磁波的輻射，是產品在做數位運算處理時一定會產生的，通常來講都是無法避免的，因為從諧波的角度來看，如果主波是 20MHz，一定會有相關的諧波出來，我們如何去控制不要的信號(unwanted signals)，一般主要有兩個方法，這兩個方法也是我們目前最常用的。

第一個方法就是包覆抑制(containment)，這個方法就像是用一個罐頭包裝，也就是用屏蔽(shielding)的方式把它包裝起來，第二個方法就是電路板的設計，目前我們時常用的就是從這兩個觀念上去著手。

利用包覆抑制的對策技巧，其好處就是不會影響到產品的功能(Function)，因為你把它包起來，根本不會動到電路板上的一些工作的元件和信號，但是其缺點就是製造成本(cost)比較高，而且可靠度可能比較會有問題，因為可能會因為每次碰撞一下，而影響到其接觸的效果，例如一般最常見的筆記型電腦(notebook PC)可能會因為摔一下或重物壓過，雜訊就會有很大的變化，可能由可以符合到無法符合。

而電路板設計(PCB Design-in)的好處，由於是在電路板 Layout 時就預先把問題考慮進去，因此其對策的可靠度比較高，而費用則因為是事先的設計，所以往往沒有額外的費用產生，當然在功能(Function)上有時比較可能會受到影響，因為在抑制雜訊時，很可能同時降低產品的震盪特性。

在實際測試對策時，我們這兩個的方法都會考慮進去，一般在剛開始修改時一定會先考慮用包覆抑制的方法，然後才考慮電路板上的干擾抑制修改，因為電路板通常已經固定了，要再修改往往比較困難，所以我們會從外殼上先處理，也就是從屏蔽(Shielding) 和接地(Grounding)的觀點來考量，看它的接觸與外殼或機座夠不夠好，這個處理完我們才繼續處理電路板的修改，也就是說如果用屏蔽和接地的方法改不下來，我們才開始處理電路板的修改。

一般在市面上大多數電磁干擾的書籍，都會比較喜歡介紹這個電路板設計的理論，其實理論雖然很重要，不過在實際產品修改上，包覆抑制反而是最快的、最有效的，因為良好的屏蔽只要處理適當就能降低雜訊 10dB 以上，可以說效果最快，但是電路板的處理變數則比較大，也就是說，就算 Re-layout 也無法保證馬上好，可

能要先花個五萬元洗板子，然後再焊上元件，萬一不好怎麼辦？

所以在對策處理的觀念上，一定要先把包覆抑制的技巧作的很熟，這個如果還沒有熟練，就先不要去處理電路板的修改，因為整個修改的步驟，必須是按步就班的處理，當然在本篇的文章中會先介紹電路板處理的這個觀念，這樣可以做為基本的基礎，可以幫助讀者知道一些原理，知道一些問題的原因，但是在實際對策上則是用屏蔽和接地的處理比較多。

所謂「空穴不來風」，通常要記住這個觀念，會有發射(emission)的產生，那一定會有來源(source)，基本上我們應該叫做天線(Antenna)，一定要有天線才會有發射，這就是「空穴不來風」，所以本文中將會說明的是，有那些輻射來源的存在，這樣我們知道這些來源以後，就能夠去控制它，而不是消滅它，因為雜訊沒辦法消滅，整個能量是不滅的，電磁干擾的抑制主要是經由良好的控制方法，不使雜訊能量輻射到空中或傳導到電源線上。

三、造成 EMI 基本的原因

造成 EMI 雜訊輻射大部分的原因，一般來說就是共模(Common Mode)，這就是大家常聽到的共模輻射，由於高頻電流的來回暫態變化，而有磁生電、電生磁的現象，所以有了交流電的特性，電場為什麼會跑向前跑，這是因為磁場變化以後，會產生一個電場，電場隨著時間變化以後又會產生磁場，這樣交互交替，就會造成一個會跑的電磁場。

所以說磁生電，像是發電機就是用磁鐵轉動生電，電生磁，電磁鐵也是一樣，它的電流只要是暫態(transient)來回變化就會造成這樣的情形。

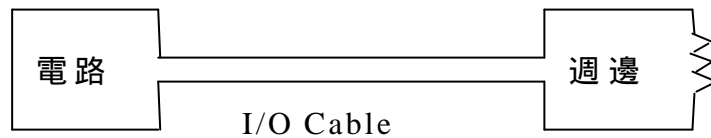
這些所產生的雜訊會造成有意義潛在的射頻(RF)干擾，大部分會在電源供應器(Power Supply)的電路板上的走線(trace)，因為走線上有電感，由於電感的效應，使得導線上的電感會有射頻電位的發生。

為什麼電源供應器這麼重要呢？因為對所有的周邊來講，以 PC 而言，電源供應器有 5V 和 12V 的電壓供給所有的元件使用，所以系統裡各各元件上的雜訊，如果以電源供應器的角度來看，所有的雜訊都會回流來這邊，每一個都會經過電源線回來，這就是共模(Common Mode)。

什麼是共模呢?各各不同的雜訊都走同一個方向，所以雜訊全部都會回流到電源供應器上，也就是所有主板(Mainboard)上的雜訊都會回流，所以電源供應器變成一個雜訊的集散區，這就像是一個菜市場，菜市場也就是一個共模，水果、蔬菜最後都集中到菜市場來賣，電源供應器也就是一個菜市場，對所有的設備來講，它就是一個雜訊集散地，因此就有了共模的產生。

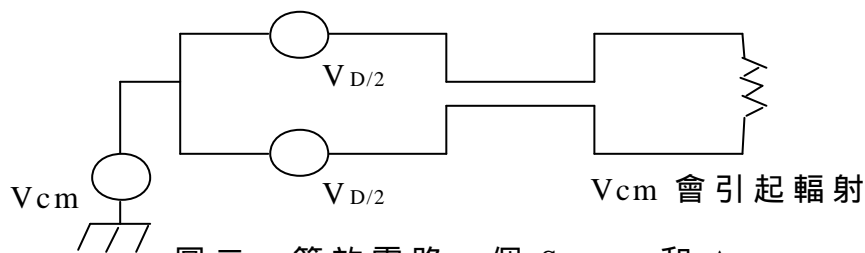
因為所有的雜訊最後都會流到電源供應器上，供應各個元件的電源雜訊會沿著電壓(Vcc)跟接地(Ground)回到電源供應器，這個雜訊我們就叫共模雜訊，因為從電源供應的角度來看都是同方向。

關於一般數位產品的輻射機制，為使讀者能更清楚的了解，以圖示來說明如下



圖一 數位產品與其週邊

一般數位產品的簡單的結構，如圖一中的說明，產品的主機透過週邊電纜線連接到週邊上，如果把其轉成一個等效電路來看，在電路部分就相當於一個來源(source)，而 I/O Cable 就相當於一個天線。



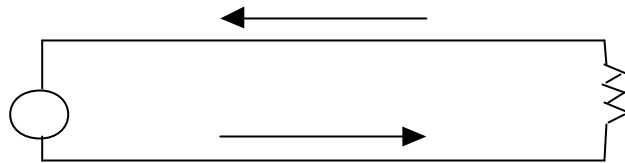
圖二 等效電路一個 Source 和 Antenna

圖二即為將其轉為等效電路的圖來看，從圖中可以看出，來源(source)可以分成兩種的來源，一個就是所謂的共模電壓(Vcm)，另一個就是異模電壓(V_{D/2})，一般而言，異模的電壓大多是產品電路設計時所使用的信號電壓，而共模的電壓，則大多是信號高頻的諧波雜訊，詳細說明如下

異模信號(Differential Signals)

其特色為

- (1)傳送所要的資訊。
- (2)不會造成干擾，由於異模電流所產生的場強彼此方向相反且相互抵銷。

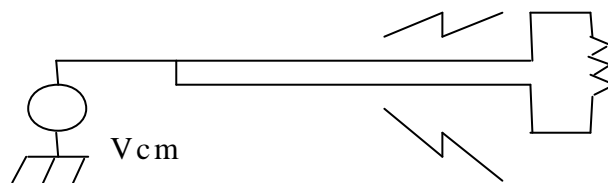


圖三 異模信號的說明

共模信號(Common Signals)

其特色為

- (1)是電纜輻射的主要來源。
- (2)沒有特別可用的目的。
- (3)使得電纜成為一個單極的天線。



圖四 共模信號的說明

解決 EMI 的問題，第一個要處理哪邊？通常首先我們要解決 EMI 的目標，是電源供應器上的共模雜訊，因為所有雜訊都會流到電源供應器上，也就是說我們在修改產品雜訊的第一件事，要看電源供應器的雜訊是否很高，因為很多人修改雜訊的步驟很容易疏忽這邊，因為他們一看到雜訊很高，他會分析產品中的 Clock 是 12MHz 或 24MHz，然後開始改它，這往往會浪費了很多的時間，而且有時也影響了產品的特性功能。

很多雜訊只要把電源供應器的接地(Ground)處理好，這些雜訊都會不見，這看起來似乎很神奇，有時可能無法相信它就是這樣簡單，所以一開始不要以為這個

12MHz, 24MHz 或 48MHz 的諧波雜訊是從震盪器出來，這個想法就 EMI 來說有時是錯的，而要先處理電源供應器的共模雜訊，這個方向要先掌握。

在後續的文中會討論到怎麼處理的原則，就是說實際怎麼對策，當然要先有一個觀念，觀念不能錯，觀念一錯就很容易找不到問題，而愈修改愈不容易無法將雜訊抑制下來。

四、產生輻射的條件

要讓輻射很有效率的產生在某一個頻率，其條件是什麼？

條件是必須要有一個天線，而這天線的長度為何？以 100MHz 的頻率來看，能夠滿足 100MHz 的適當長度是在 $\lambda/2$ ，100MHz 的 $\lambda/2$ 是 1.5m，也就是說，假設產品的雜訊輻射主要都在 100MHz，可能你的產品天線長度是 1.5m，或是 $\lambda/4$ 就是 0.75m，這代表產品內，可能有這個天線存在，才會造成 100MHz 的輻射。

假設你發現產品雜訊是在 100MHz 的頻率最高，結果我們發現有一條連接線正好是 0.75m，如果我們換一條比較長的線 1m，這雜訊會變怎樣呢？此時原來最高雜訊頻率會降低，但是其他旁邊的頻率雜訊反而會升高，這就是在實務測試上常常講的蹺蹺板，整個的能量是不會變的，但是它反應出來的對應頻率，會隨天線長度不一樣而改變，這點是 EMI 最重要的觀念，也就是修改 EMI 一定要了解這個原理。

這也是為什麼有時我們會發現在對策時，用不同的電容如 100p,200p,50p 也會有這個蹺蹺板效應，因為電容改變的就是天線的長度，加個電容本來天線是 100 公分，如果這邊用 100p,300p 則天線的等效長度就會不一樣，有時換不同的電容，有的頻率雜訊變低，但是有的頻率雜訊反而升高，為什麼換電容會有蹺蹺板的效應呢？它的原理就在這邊，因為它是改變整條線的長度，也就是電氣上的等效長度。

從電氣的等效長度來看，我們加電感以及加陶鐵環(Core)為什麼有效？陶鐵環的作用是個電感，L 和 C 在線上都會改變它的等效長度，加陶鐵環為什麼能把雜訊抑制下來，也就是說它的天線變短了，我們等於在線上加一個電感，它真正作用就是在這邊，使得整個天線變短了。

所以如果不要加電容，也不要加電感，那要如何處理呢？如果把它縮成 50 公分，雜訊可能很快就降下來，不用任何對策，只要把線改短 50 公分，如果在產品

設計上能接受的話，這就是一個最好的方法，當然有時線太短不能符合產品功能的要求，或是組裝上有困難，這時就要另外用別的方法來處理，例如用良好的屏蔽線取代。

在修改上有時就是把某些連接線長度降低，整個雜訊都會降下來，不是只有某個頻率，也就是我們知道 EMI 的原理，你來改它很快，不知道的話，往往一直在 Clock 上處理，改了老半天還是改不下來，通常在一般書上講的一些方法和理論，如果沒有印證過往往都是一個純理論，有時無法用來作為實務對策的參考，最好要實際去做做看。

例如某些掃描器(Scanner)的產品，因為他有一個彈簧管或排線連接到掃描器上，這一排的導線，通常做的比較長，這樣比較好組裝，我們如果縮短，雜訊會降多少，降在哪邊呢？這些都可以嘗試去做看看，只要找出來這個雜訊是哪個線輻射的，那麼要抑制這個雜訊就不是很困難了。

怎麼找？如何找出哪條線會輻射？一般常用的方法可以用加三個 Core 的方式來找，如果你加三個 Core 在某條線上而雜訊降低或消失，再把 Core 拿掉雜訊又升高，那麼就表示這條線就會輻射。

然後我們就可以算它的 $\lambda/2$ 在哪邊，不管雜訊的頻率是 100MHz, 200MHz, 或 300MHz 要先算其 $\lambda/2$ 是多少，假設產品雜訊在 300MHz 不能符合規格要求，要找出原因，可以把機器打開來看看有沒有 75 公分長的線，或者是 $\lambda/4$ 亦即 40 公分長的線，有時候處理一些問題我們要使用這個方法，利用理論的計算，找出雜訊頻率的相對應線長。

整個雜訊的產生，如果沒有天線存在的話，雜訊就不會輻射，既然它存在，我們就可以把它找出來，怎麼找呢？一個就是用理論計算，另外一個方法是實際用儀器測量。

用理論計算的方法在一開始時不會考慮這樣做，大部分會先用儀器測量的方法來找出問題，不過只要把 EMC 原理了解清楚，對於一般的雜訊問題應該都能夠修改下來，整個重點說明如下，既然雜訊是輻射在某一定的頻率，就一定有一支天線相對應，只是不容易找到而已，電磁干擾修改的工作就是找出這支天線，降低它的

天線效應或是把它隔離，以使得雜訊能符合相關的法令要求。

電磁相容的設計方法介紹(二)

姚啟元

五、I/O Cable 的天線效應

在了解產生輻射的條件後，接下來就是要知道產品有哪些地方會造成天線效應，對一般擺在桌上大小的產品，I/O Cable 正好就是一個天線，前面有提到有輻射就會有天線，因此 I/O 電纜是最重要、最有效的輻射機制。

在對策時很多時候只要把 Cable 拿掉，雜訊就不見或是降低，Cable 一加上雜訊，所以我們要先針對這條電纜來處理，而不是先去修改產品內部的 Mainboard 時脈的震盪。

就雜訊的來源分析是由 Clock 造成，所以是一支支的高頻諧波，可是這些訊號存在電路板上，並不代表這些訊號就會輻射到空中，這是一般人很容易忽略的一個觀念，所以輻射的來源是 Clock，但是把這些能量轉成電磁波則就是從 I/O Cable。

所以我們要先去修改，而不要去改 Clock，當然所謂的 I/O 電纜不只是產品對外的連接週邊線，在產品內部的相互連接線，都要把當成 I/O 電纜來處理，這也是一般人很容易忽略的地方。

EMI 只要把 Cable 問題解決了，大部分都會符合，在我們處理的經驗中，只看過一兩件產品 Cable 拿掉，產品本身 Mainboard 上的雜訊還是無法符合規格的要求，通常如果遇到這種情形，往往要重新 layout 才有可能修改通過，否則就算在所有的 Cable 加了滿滿的一堆陶鐵環 Core，還是沒有用。

I/O Cable 的問題是很容易確認，如何確認？只要把 I/O Cable 取下就可以知道，在 EMI 修改上有時會有很多爭論與看法，這些都要靠實驗來證明自己的看法，而不是只憑經驗判斷。

就是說在 EMI 修改上有時會有很多的爭論，有的人說要改這個有的人說要改那個，其實這些都可以很快的用實驗證明，例如認為是這顆 IC 造成的雜訊，那可以把這顆 IC 拔掉然後看雜訊還在不在，有時往往改了老半天一直以為是這顆 IC，但是 IC 拿掉後，結果雜訊還是存在。

我們曾有一個實際修改的案例，在電路板上的接地有分成 Analog 區及 Digital 區，並且有四個螺絲釘下產品基座的鐵殼，結果雜訊很高一直改不下來。

我們用儀器去量 Analog 區的雜訊很高，也就是 Analog Ground 的雜訊很高，基本上就很難改下來，因為電路板上的接地區的雜訊會透過 Cable 而輻射出來，我們在 Analog 元件上一直找對策，後來發現怎樣都改不下來，最後怎麼辦？

這中間換了很多 Analog IC，也在 IC 上也加了很多對策元件，但是雜訊一直未能獲得有效的改善。

只好將一顆一顆的 Analog IC 拿掉，最後整個所有的 Analog 元件都拿光了，也就是沒有一個 Analog 元件在電路板上，然後接上電源用 Probe 探棒去量，結果雜訊還是一樣高，也就是原先在 Analog Ground 的雜訊還是一樣的大。

那麼 Analog Ground 的雜訊怎麼來的，明明沒有任何一個 Analog 元件在電路板上，但是卻還是有雜訊存在。經過細部的追蹤後發現這個雜訊是從 Digital 過來的，也就是由 ASIC 上產生然後透過走線傳到 Analog 區，可是在先前卻是誤判，這是因為依照以往的經驗 Analog 雜訊通常都是寬頻(Broadband)，而這邊的 Ground 雜訊卻正好就是寬頻的型態，所以一直會以為就是 Analog 的問題，但是它是從 Digital 就是 ASIC 上過來的，有些令人想像不到。

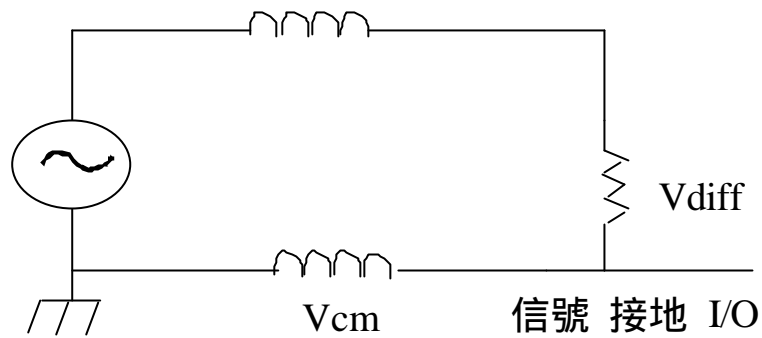
但是無論如何我們都能用實驗來逐一找出問題，因此對於 I/O Cable 也是一樣，通常把週邊線移去時，共模雜訊往往會降低 10dB 以上，修改機器時常常會應用這個方法。

六、共模(Common Mode)與異模(Differential Mode)

對於共模和異模這兩個名詞，只要接觸到 EMI 的理論都會看到，大部分的書本裡都有介紹的很詳細，但是很多人卻看的很模糊，這關鍵就是在為什麼要了解共模和異模，又為什麼要分成這兩種雜訊的來源？

在第三節中造成 EMI 基本的原因，有大概提到了共模跟異模的說明，在本節中，除了還是要把共模跟異模的分別作一些簡單的圖解外，還會針對實際對策時，如何藉由共模跟異模的雜訊現象，來思考一些對策的方法跟原則，這一點往往在一般書上被忽略。

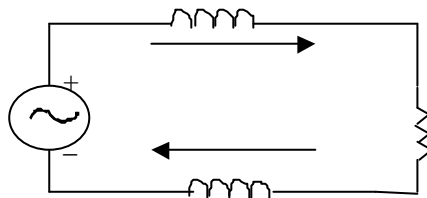
在此 PC 產品來說明，PC 的主機板(Mainboard)連到週邊以後，經過 I/O Port 連到週邊線上，把它轉成一個簡單的示意圖如下



圖五 簡單的示意圖

從圖上可以看到有兩個電壓存在，一個是 V_{diff} 異模電壓就是信號(Signal)在線上所產生，也就一般習慣講的時脈(Clock)，另外一個就是靠近接地端的共模電壓 V_{cm} ，這裡面就是許多高頻諧波的成分存在。

為了更能分清楚這兩種信號的差異和特性，我們把這兩種信號分成兩個圖來表示



圖六 異模信號圖

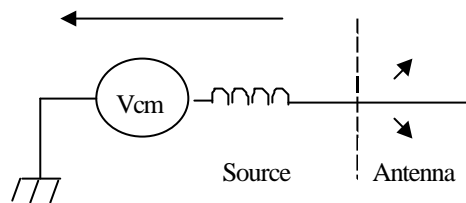
在圖六中的電流由信號源中，從+端走過一圈後回到-端，這個信號本身是一個異模(Differential)的信號，因為是走單方向所以稱為 Differential，通常就是產品本身設計所需要的信號，也就是 Clock 信號，因此這些電流一定要回到信號源的負端，這樣才能正常的工作。

所以異模信號一定是走相反的兩個方向，而形成一個迴路(Loop)，至於輻射到空中的大小，則和所繞成迴路的面積大小有關，也就是如果走線所繞的面積愈大，

則相對輻射到空中的量就比較大。

從這邊可以思考到如何降低異模雜訊的輻射，也就是把走線所繞的面積減小，如此雜訊所輻射的能量就會減小，至於減小的方法一般有兩種，一個就是在一開始 layout 時，就盡量避免使得走線繞出太大的面積，當然這是理想的情況，往往實際 layout 時不是都能做到。

另外一個方法就是加上適當的去耦合電容，利用電容本身的特性，可以使高頻的電流流過，如此高頻電流就不會流過較大的面積，而經由去耦合電容走較小的面積，這樣相對輻射也會減低。



圖七 共模信號圖

圖七中則是一個共模信號的說明，信號在走線上跑除了一定會回到信號源的負端外，還會流向共通的接地端，也就是所有的元件上的各種信號，包括高頻雜訊都會回流到接地端上，這些電流由於接地點的阻抗而會產生一個電壓，也就是共模 V_{cm} 電壓，以數學式子表示為 $V_{cm} = I_{cm} \times R_G$ 。

R_G 在這邊是代表接地阻抗的大小， I_{cm} 則是所有產品上元件所產生的雜訊電流，流向接地的總和即是 I_{cm} ，而在圖七中的 Antenna 是什麼呢？

通常就是外接的電纜線，因為電纜線接地的關係， V_{cm} 就會經由接地間的連接，而傳導到電纜上，而電纜的線長正好是一個天線的效應，

所以為什麼會有 V_{cm} 的存在，這很重要，一定要懂這個道理才會修改機器，因為有接地阻抗的存在，所以才會有 V_{cm} ，也就是當 I_{cm} 流過去時，遇到電阻此時就會產生電壓。

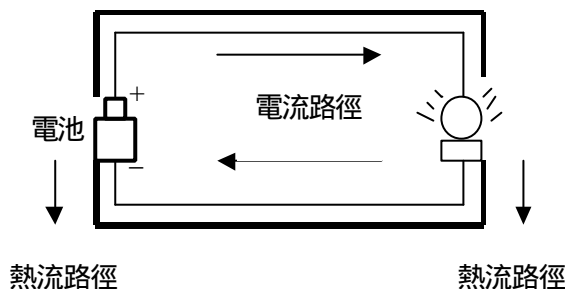
圖七中有一個 V_{cm} ，然後一個 Antenna，從另一個角度來看，這就是標準的發射器，也就是 Antenna 會把信號源輻射到空中，所以 EMI 會輻射，共模雜訊為什麼會輻射就是這樣出來。

在前面的文章中有提到，為什麼有時候在電路板的接地(Ground)上不能加陶鐵環(bead)，從這個分析中很清楚的可以看到，陶鐵環(bead)會使得接地的阻抗變大，自然 V_{cm} 也就會變大，也就是說整個雜訊就變大了。

圖七雖然是一個很簡單的圖，但是幾乎所有對策的觀念和方法，就隱含在這圖裡面，一旦雜訊改不下來時，就要去想問題在哪邊，在產品中哪邊是 V_{cm} 哪邊是天線，只要把 V_{cm} 降下來或是縮短天線的長度就可獲得適當的改善。

對信號來講是依照圖六的線路走，而產品設計中所不要的高頻諧波(Harmonic)，就變成了如圖七的走法，所有雜訊的輻射(EMI)就是這樣來，而對電磁耐受性(EMS)則是倒過來，外界環境中的雜訊，從天線端接收到，然後傳導到產品的內部，所以往往在處理 EMS 的對策時是和處理 EMI 相同。

解釋了這麼多或許有的人還是有些模糊，所以我們在用一個簡單的燈泡例子來說明，在圖八中是一個電池跟一個燈泡，中間是由導線來連接



圖八 燈泡發亮示意圖

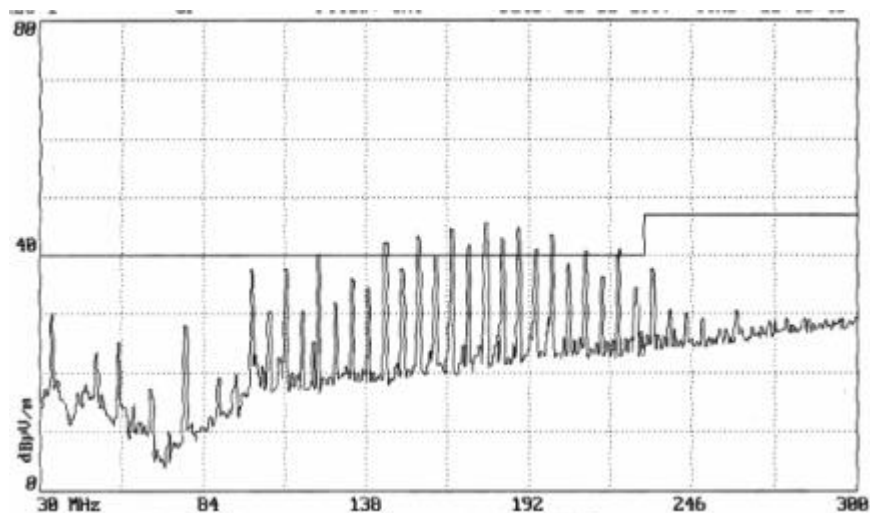
以上圖來說，電流的路徑就相當於一般所謂的 Differential Mode，它沿著一定的路徑走也就是沿著導線走，而熱流的路徑就相當於一般所謂的 Common Mode，其並沒有一定的路徑，但是會分布在整個線路和基座上都存在，也就是對電流而言只會存在導線中，不會存在燈泡的基座上，但是熱流則會存在燈泡的基座。

所以在對策時，Differential Mode 的雜訊問題往往很容易處理，只要找出雜訊是哪一條線，很快就能獲得改善，一般可以用去耦合電容使其迴路減小即可，若因為產品功能問題而不能使用電容，則可以改用屏蔽線或是從理線上去處理。

但是在修改 Common Mode 雜訊時，很多對策或 R&D 工程師會很迷惑，有時把某處的接地改善後，雜訊卻跑到別處去，也就是雜訊會在機器內跑來跑去，把這邊的雜訊抑制下來但是別處的雜訊卻又升高，這是因為 Common Mode 的雜訊並不像 Differential Mode 是沿著一定的路徑在走，這往往也就是電磁干擾修改對策上較為困難的地方。

除了能清楚共模和異模的理論外，實際產品雜訊的現象是如何呢？這邊往往被忽略掉了，事實上很多產品的雜訊，可以從實際測試時的頻譜圖來做一個判斷，雖然並非百分之百的準確，不過可以提供實際對策上很好的方向。

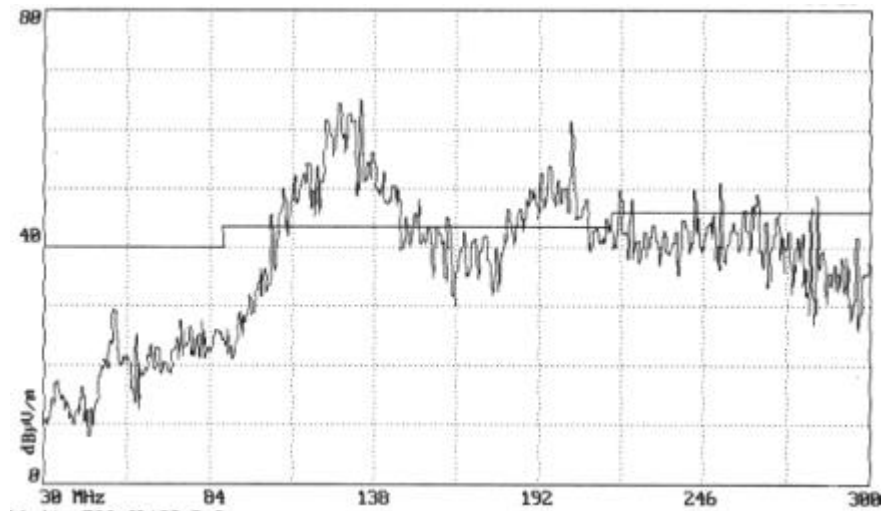
共模和異模除了在理論上造成的機制不同外，它在頻譜分析儀中所表現出的型態也是不同的，說明如下



圖九 異模輻射的頻譜圖

在圖九中就是一個典型的異模輻射，從圖上可以看到有一支一支的雜訊存在，而每一支雜訊和下一支雜訊正好都是維持相同的頻率間隔，這就是諧波。

在頻譜上的雜訊圖是類似圖九的型態，就可以視為異模的輻射，通常要找出成為輻射天線的連接線是在哪邊，找到後在做適當的抑制處理。



圖十 共模輻射的頻譜圖

在圖十中則是一個共模輻射的頻譜圖，可以明顯的看出，整個雜訊的型態和先前的圖九完全不同，在圖九中是一支支等距的的雜訊，而在圖十中則是一大片的寬頻輻射雜訊，通常這種型態的雜訊就可以視為共模雜訊輻射。

從先前共模與異模輻射的理論中我們可以知道，共模是很多不同元件上的高頻諧波匯集，也就是在電路板上所有元件產生的雜訊，都可能會流到接地上，因此在頻譜圖上它是一個寬頻(Broadband)的信號，也就是裡面包含了許多不同大小頻率的信號，整個被接地所合成後，就成了上面的雜訊。

處理共模的雜訊，自然是要先去處理產品裡面的接地，這和處理異模是不相同，如果沒有把這個基本的道理和原則想清楚，在實際對策修改時，往往就會花了許多不必要的時間。

當然在實際產品和測試時，共模和異模往往會同時存在而相互影響，而不會單純的存在，而一般異模的雜訊常會載在共模雜訊上面，這類似一個發射機的載波和信號的現象，因此處理的原則必須要先從共模雜訊的降低來著手，有時適當的抑制共模的雜訊，異模雜訊也就會跟著降低，而不需另外在修改異模雜訊。

這原因還牽涉到產品功能的問題，一般產品上的時脈(Clock)信號就是產品運作的關鍵，所有的功能皆要由這些時脈來完成，因此在修改異模雜訊時，往往會面臨和產品功能相衝突，使得雜訊雖然修改符合，但是產品功能就變得不穩定了，然後處理產品中接地的改善，則往往不會影響到產品本身的時脈(Clock)，並且能有效的

降低雜訊，這也是為何接地的設計與處理，一直是電磁干擾中最重要的一個課題。