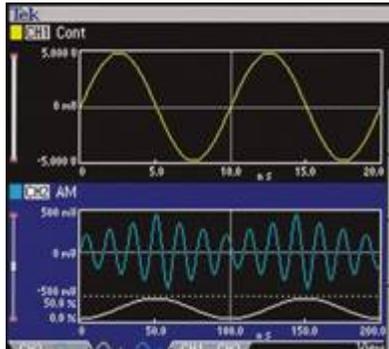


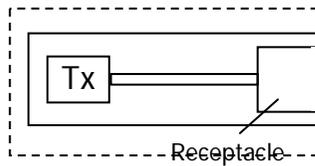
高清多媒体接口HDMI 原理及测试方法



HDMI – 设备类型



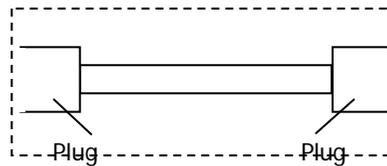
Source Devices



- Set-top Boxes, DVDs, Repeaters, Gaming devices



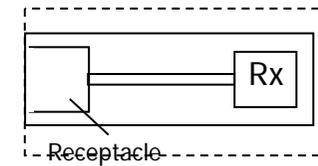
Cable Assemblies



- Cables



Sink Devices

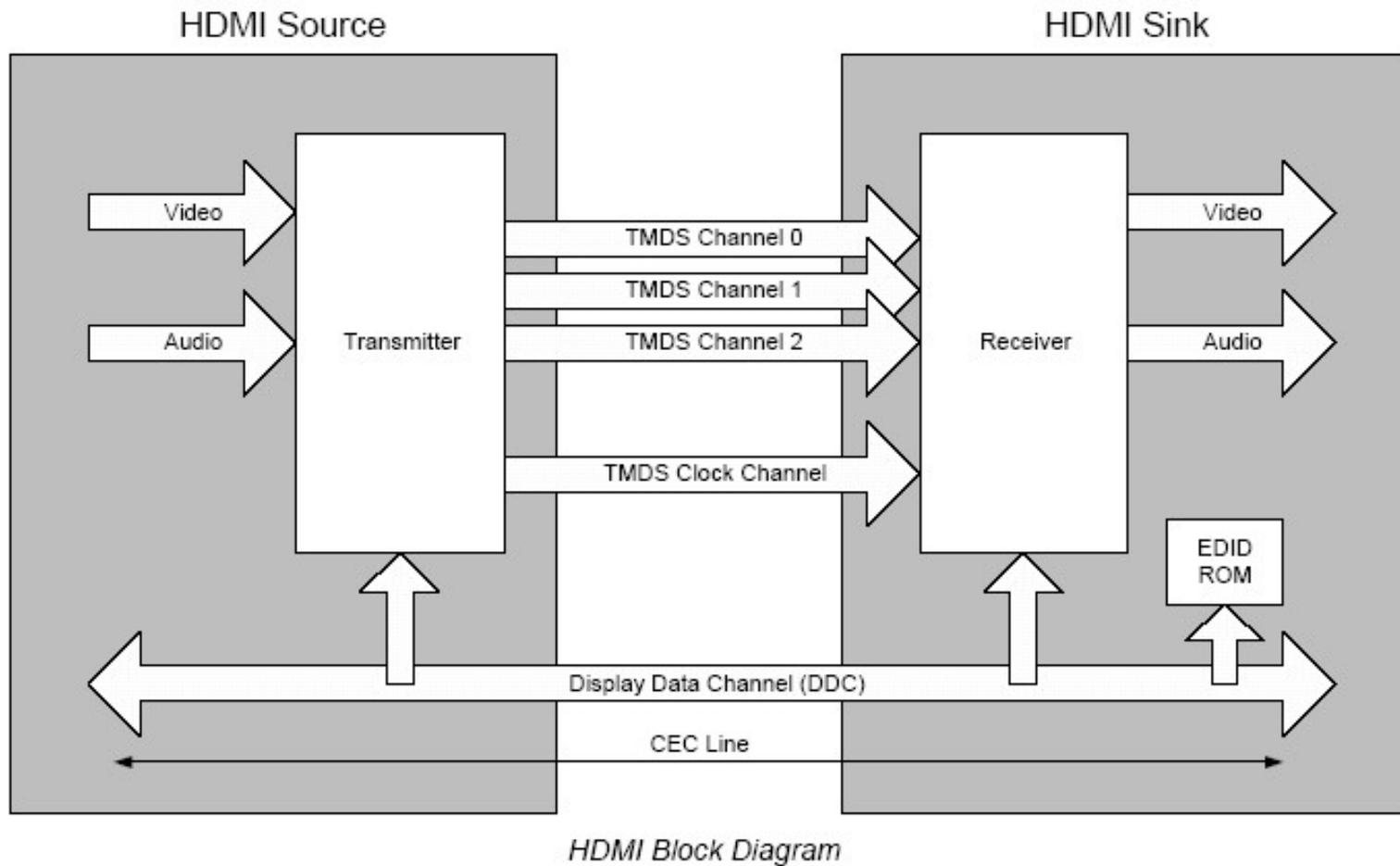


- TVs, Monitors, Repeaters, etc.

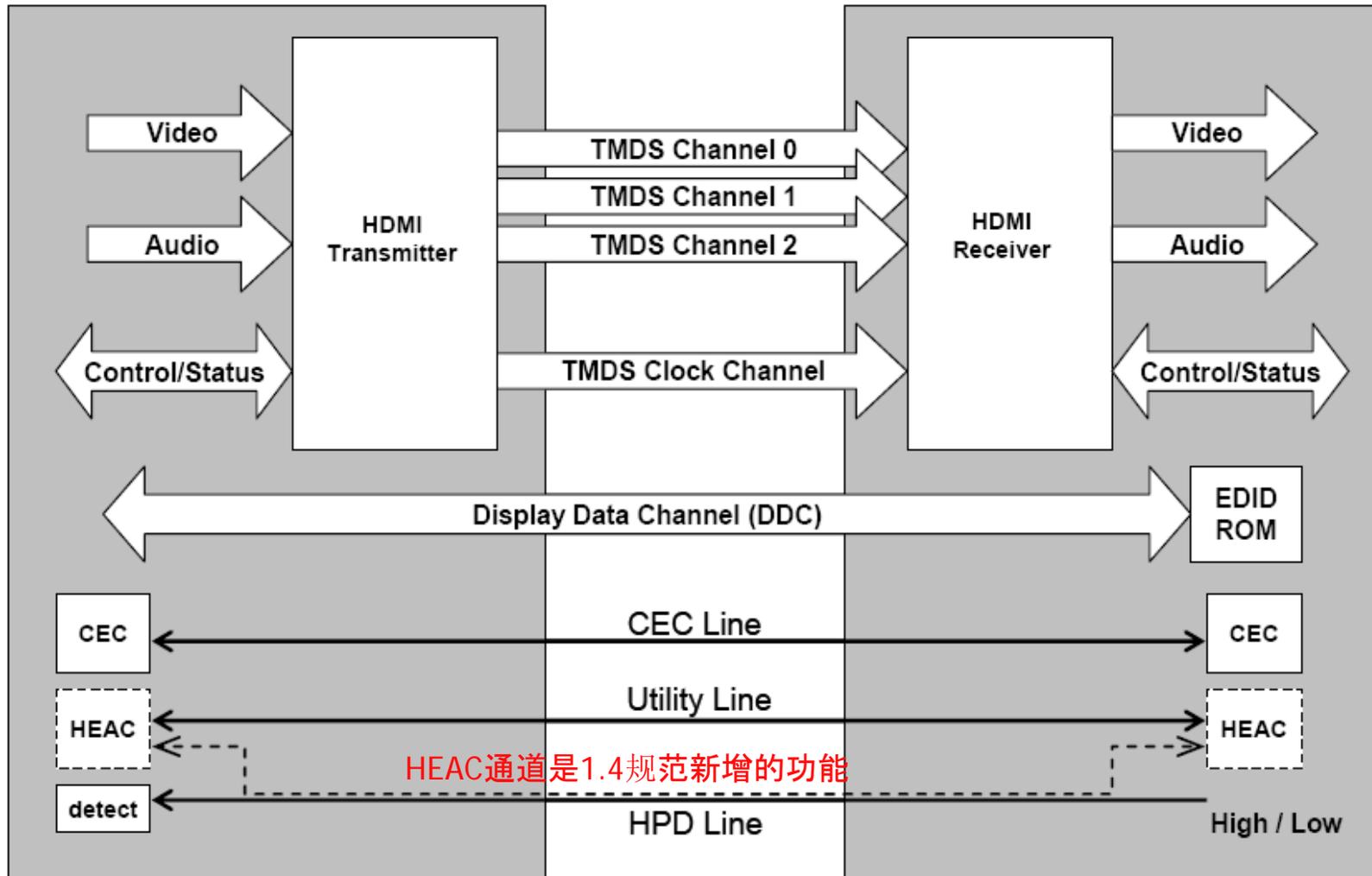
HDMI – 接口类型

- Type A:目前通用HDMI的接口
- Type B: Dual Channel 的接口
- Type C: Mini HDMI接口
- Type D: Micro HDMI 接口（相对于Type C更加紧凑）
- Type E: 汽车电子专用HDMI接口

HDMI 1.3的原理框图



HDMI 1.4的原理框图



HDMI Source 和 Sink的上电协商过程

- Source设备上电后会检测HPD是否被上拉到2V以上
- Source 设备通过DDC (Display data channel) 读取EDID的信息以确定Sink能支持的分辨率。
- Source设备检测TMDS信号是否被上拉到3.3V, 有部分设备会检测所有的TMDS信号被上拉才输出TMDS信号, 部分设备必须要检测到Clock上拉才输出信号, 部分设备只要检测到某对TMDS被上拉即输出该上拉的TMDS.
- Source设备输出目前设置的分辨率的信号到Sink端。

TMDS信号特性

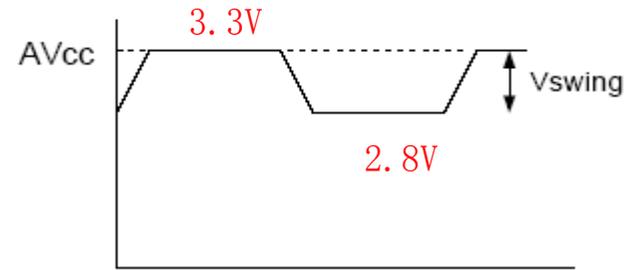
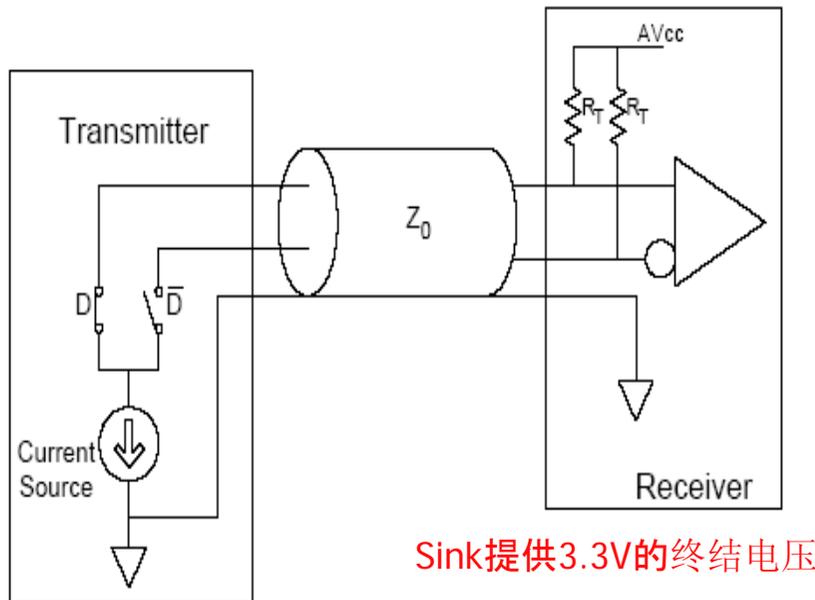


Figure 4-13 Single-ended Differential Signal

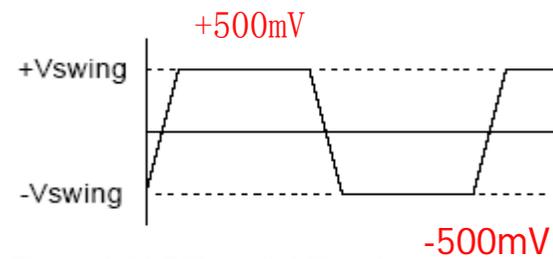
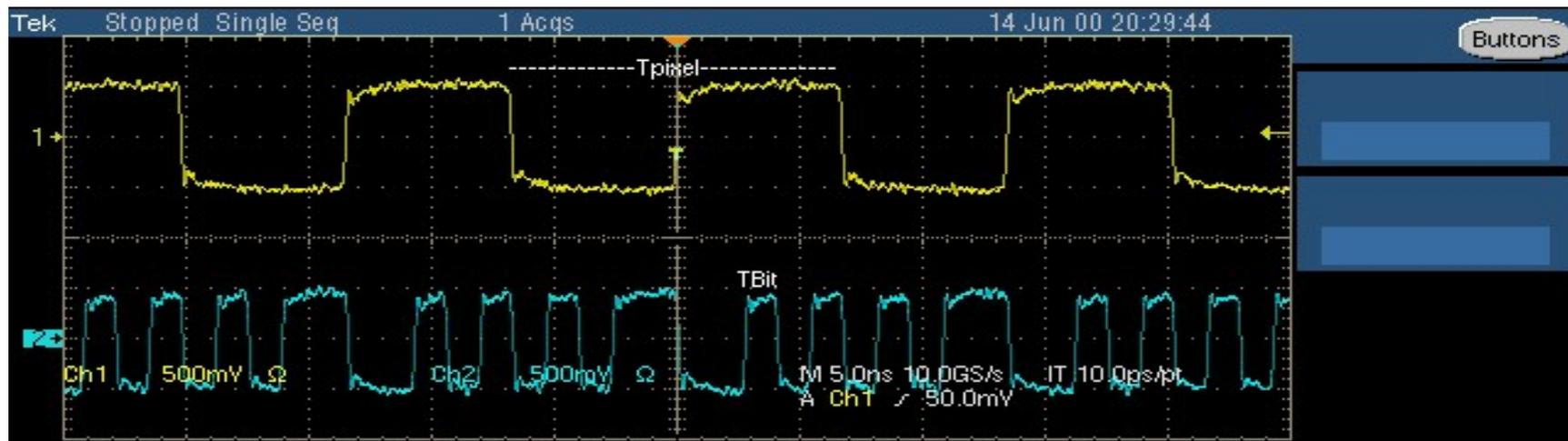


Figure 4-14 Differential Signal

HDMI使用最小跳变差分信号(TMDS)技术, 差分信号上拉电压为+3.3 V, 端口阻抗为50欧姆, 单端信号为400-600mV, 标称为500mV, 差分信号的逻辑摆幅在800-1200mV之间, 实际差分电压摆幅可以在150 mV - 1200 mV之间变化, 而且偏置电压是由Sink端提供的.

TMDS Data与Clock的关系

- 在每个TMDS时钟周期上发送10个数据位
- TMDS 数据速率可以提高到340Mpps
 - 数据速率理论上可以高达 1.65Gbps (1.2), 在实际应用中的最高速率是 1920*1080P/50Hz/24bit下是1.485Gbps
 - 数据速率可以高达 3.4Gbps (1.3), 在实际应用中的最高速率是 1920*1080P/50Hz/48bit下是2.97Gbps
 - 在HDMI 1.4规范中实际应用的数据速率同样是2.97Gbps 4096*2160/24Hz/24bit
- 上升时间从 75ps 到 1200ps (与分辨率相关)



像素时钟Pixel clock与TMDS clock的关系

- 24 bit mode: TMDS clock =1.0X Pixel clock (1:1)
- 30 bit mode: TMDS clock =1.25X Pixel clock (5:4)
- 36 bit mode: TMDS clock =1.5X Pixel clock (3:2)
- 48 bit mode: TMDS clock =2.0 X Pixel clock (2:1)

数据速率的估算

$\text{Pixels/Second} = \text{H-Pixels} * \text{V-Pixels} * \text{Rate} * (1 + \% \text{Overhead} / 100)$

H-Pixels → Horizontal Pixels (1920)
V-Pixels → Vertical Pixels (1080P)
Rate → Screen Re-flash Rate (60Hz)
Overhead → Blanking (0.2 or 20%)

当color depth =24 bit 时, Clock rate =pixel clock rate

当color depth >24 bit 时, Clock rate =pixel clock rate* (color depth /24)

Color depth → 24,30,36,48 (24,30,36,48)/24

大致估算:

1920X1080P 8bit : $1920 * 1080 * 60 * 1.2 * (24/24) = 145\text{MHz}$ data rate:1.49Gbps

1920X1080P 48bit : $1920 * 1080 * 60 * 1.2 * (48/24) = 297\text{MHz}$ data rate:2.98Gbps

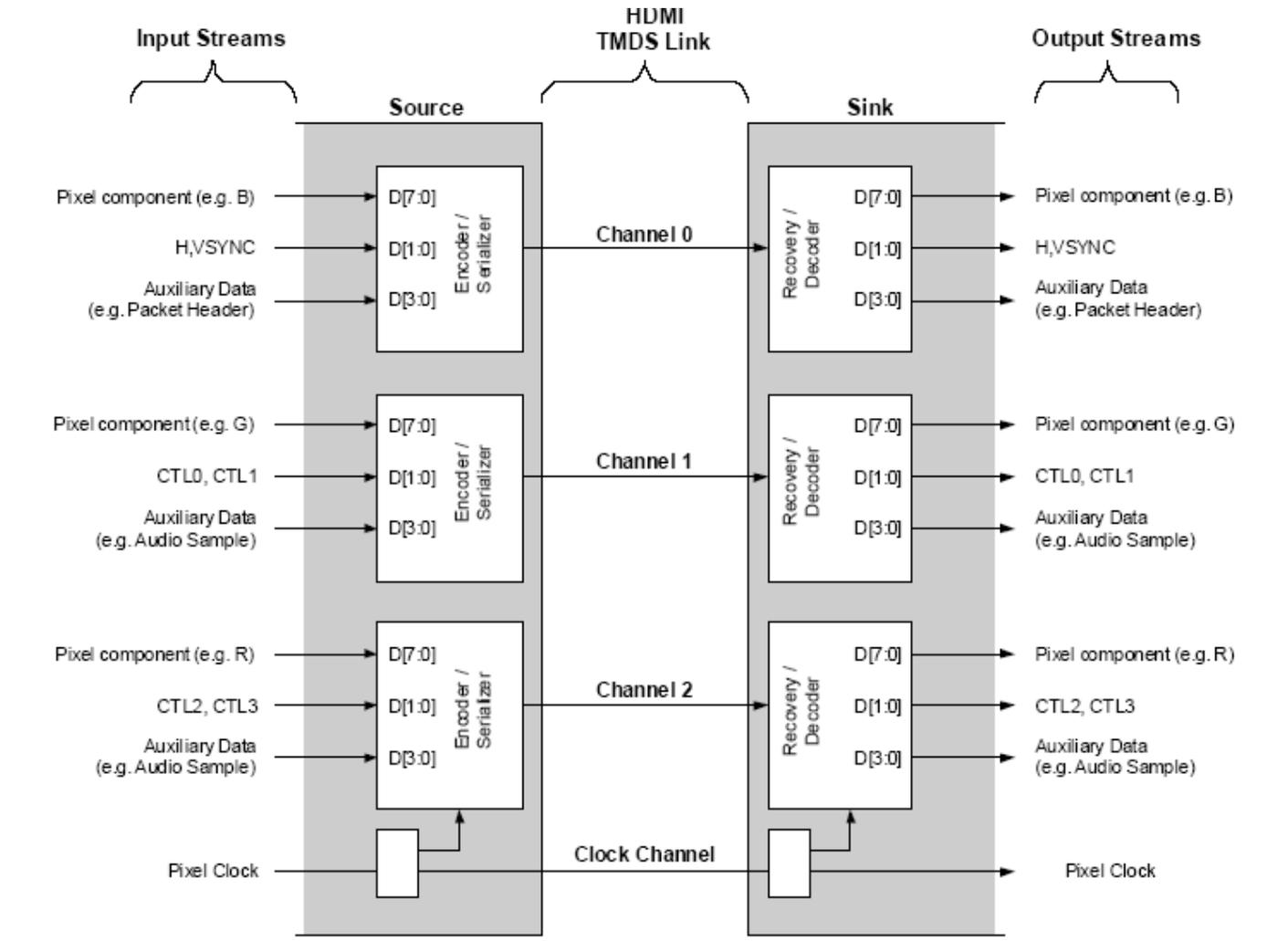
准确计算:

1920X1080P 48bit : $2220 * 1125 * 60 * (48/24) = 297\text{Mhz}$ data rate:2.97Gbps

2.97Gbps是目前1.4规范中支持的最高数据速率

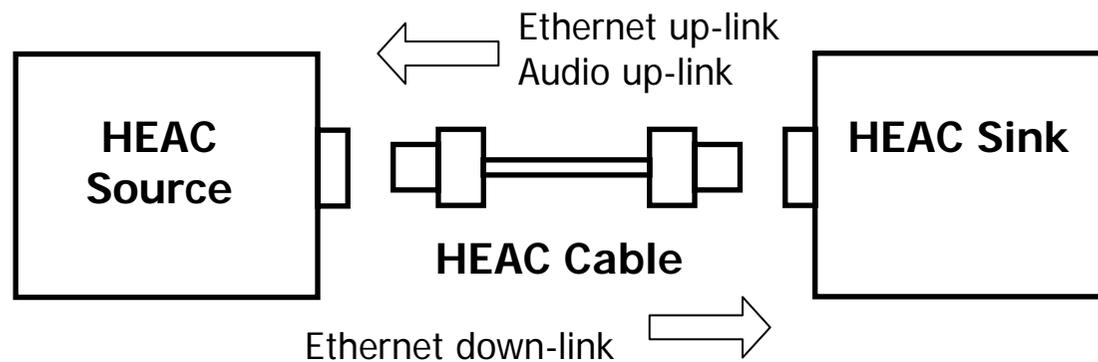
HDMI的编码/解码方法

8bit to 10bit
2bit to 10bit
4bit to 10bit



HDMI 1.4的新功能-HEAC

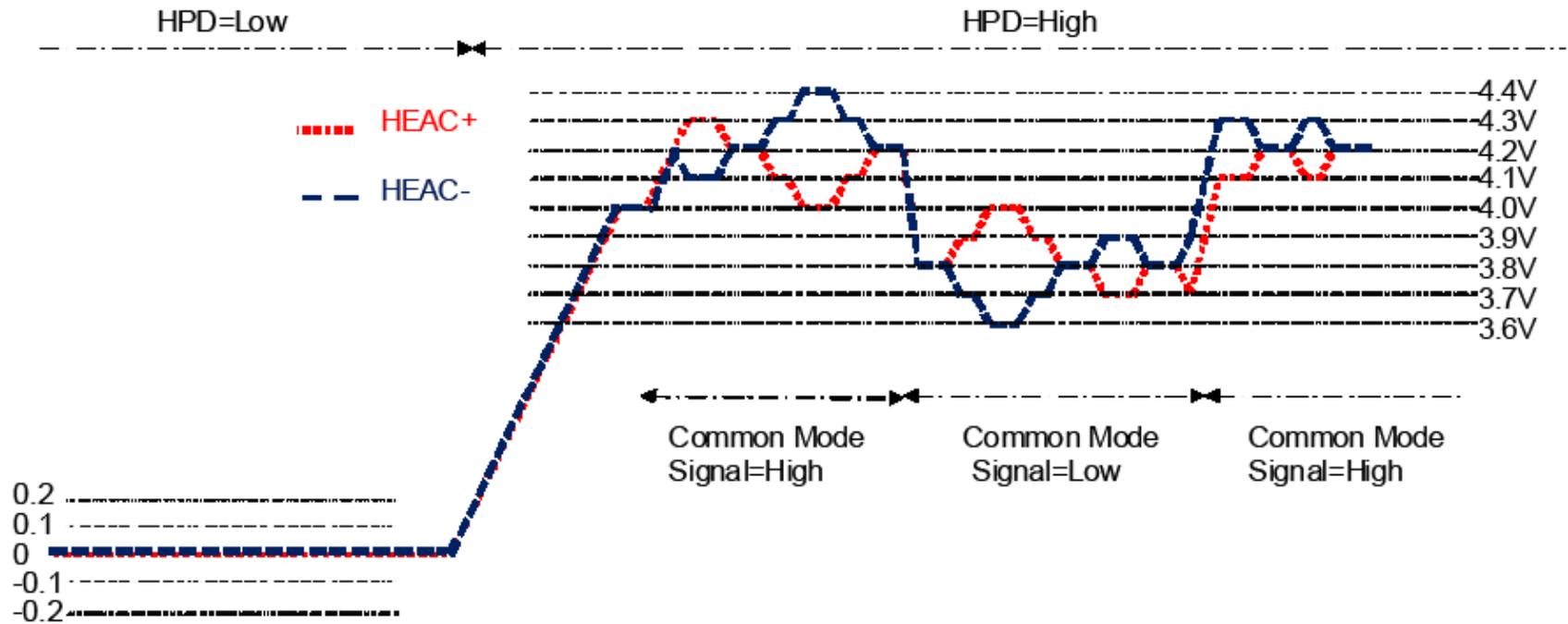
- HEAC: Ethernet and Audio Return Channel
- 高速以太网通讯
 - 提供双向的点对点通讯
 - 建立高性能的家庭网络
 - 比目前的CEC提供1000被以上的传输速率
 - 使用被广泛应用的以太网技术
- 数字音频流的传输
 - 提供 SPDIF (Sony/Philip Digital Interface) 格式的数字通道
 - 由AV 控制中心提供多功能的音频处理
 - 实现 32k/44.1k/48k 高采样率的音频质量
 - 音频反向传输 (Sink to Source)
- 对目前HDMI 1.3的兼容性
 - 全兼容目前的HDMI 1.3的设备
 - 自动检测是否设备有 eHDMI 增强功能
 - 利用 Hot Plug Detect & Reserve pins



HEAC 定义的信号

- 低幅度的以太网信号
 - 只有200mV_{p-p} 相对于 1V_{p-p} 的普通以太网信号
 - 差分200mV_{p-p}
 - 除了幅度以外，完全遵循以太网标准
 - 125Mbps的 数据传输率
- 双向的以太网传输
 - 支持发送和接收数据流
 - 在收发器中内嵌混合堆叠电路
- 共模的音频传输数据流
 - 数字音频流以共模信号的方式传输
 - 400mV_{p-p} 的幅度
 - 支持32k/44.1k/48k 采样率的 SPDIF 格式的 (up to 6.144Mbps bit rate)
 - 单向传输 (Sink device → Source device)
- High DC Offset
 - 对地有4V的共模偏置

HEAC-HDMI Ethernet and Audio Return Channel



HEAC Figure 2-10 Simultaneous Transmission Waveform

高速串行信号的一致性测试的要求

- Harmonic

HDMI 1.3/1.4实际最高Data Rate=2.97Gbps,

HDMI 1.2实际最高Data Rate=1.485Gbps

- 对于HDMI 2.97Gbps, 由于其是非归零码, 基频为 $2.97/2=1.485\text{GHz}$, 5次谐波为 $1.485*5=7.425\text{GHz}$

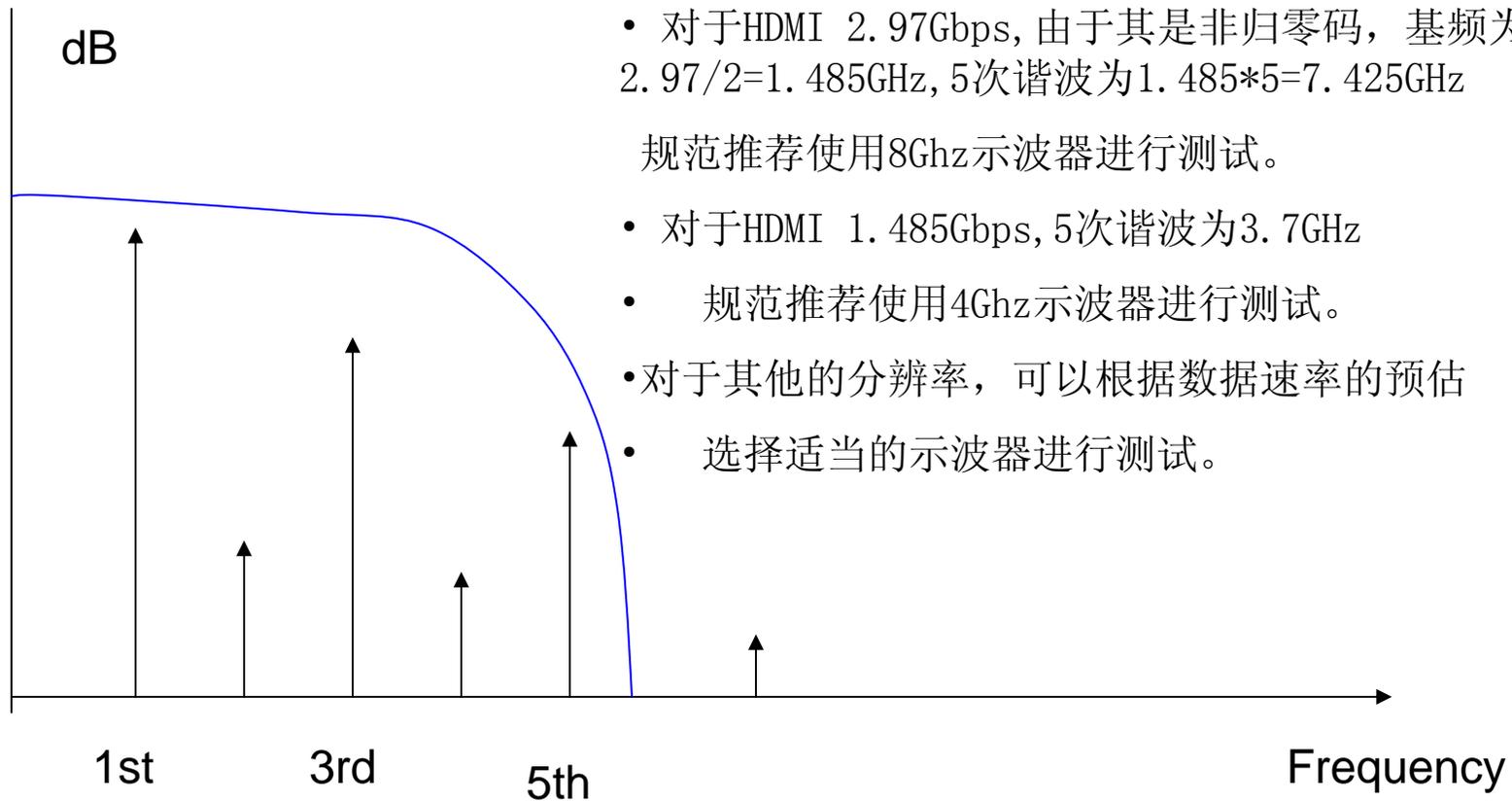
规范推荐使用8Ghz示波器进行测试。

- 对于HDMI 1.485Gbps, 5次谐波为3.7GHz

- 规范推荐使用4Ghz示波器进行测试。

- 对于其他的分辨率, 可以根据数据速率的预估

- 选择适当的示波器进行测试。



HDMI源端一致性测试

- Source 端测试

- 眼图(7-10)
- 时钟抖动(7-9)
- 时钟占空比(7-8)
- 信号对间时间偏移*(7-6)
- 上升时间/下降时间(7-4)
- 过冲/下冲*(7-5)
- 信号对内时间偏移(7-7)
- 低电平输出电压(7-2)

差分

单端



- ▶ 其它

- 协议
- EDID
- 电容
- 热插拔检测
- I_{off}

源端测试



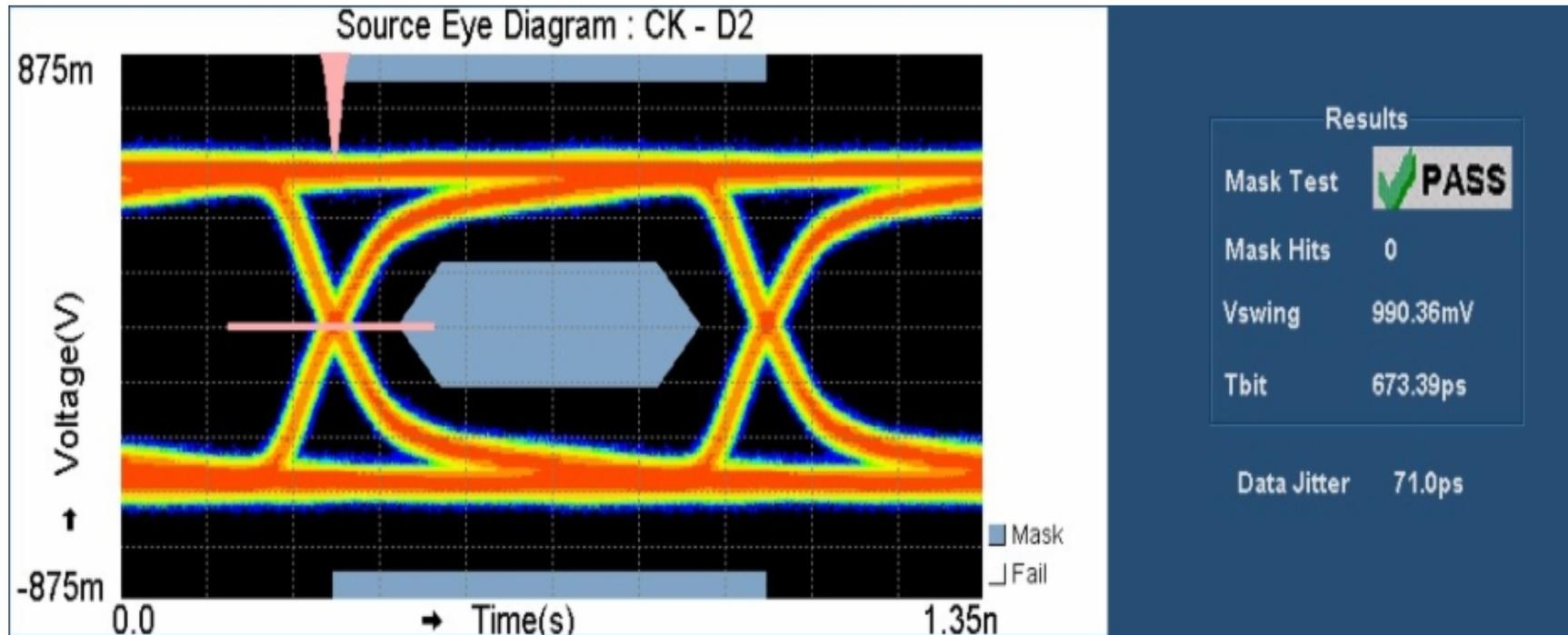
- 27MHz (or 25MHz), 74.25MHz, 148.5MHz, and 222.75MHz, 如果上述仍然不能涵盖最高分辨率的话, 另加Source支持的最高分辨率.
- 软件时钟恢复的算法形成眼图
 - ▶ 要求软件 PLL的算法进行时钟恢复, 对数据信号进行切割形成眼图
 - ▶ 要求至少捕获16M采样点对信号进行分析

$$H(j\omega) = 1 / (1 + j\omega/\omega_0)$$

$$\text{Where } \omega_0 = 2\pi F_0, F_0 = 4.0\text{MHz}$$

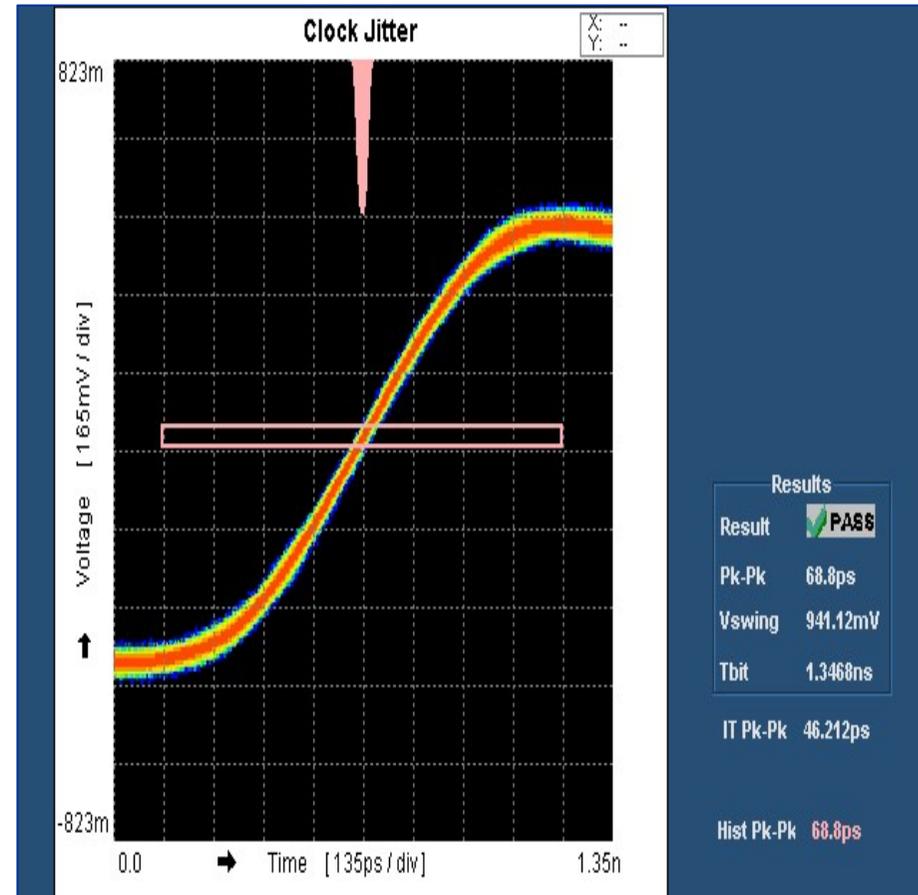
Equation 4-1 Jitter Transfer Function of Ideal CRU for Ideal Recovery Clock Definition

Source差分测试（7-10）：眼图

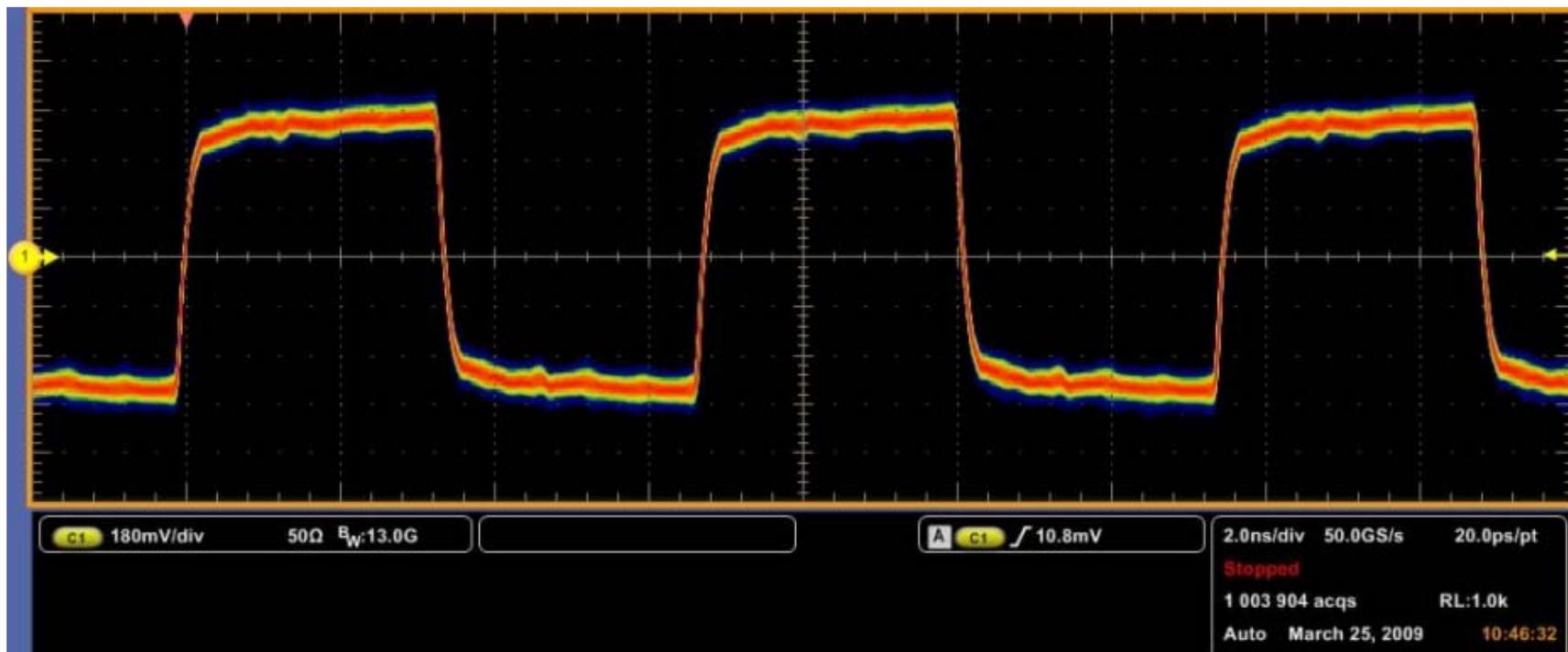


Source差分测试（7-9）：时钟抖动

- 测试TMDS的Clock信号相对于从数据中恢复的理想时钟的抖动。
- 先从数据信号中进行时钟恢复
 - 软件PLL算法获得理想时钟
- 以10GS/s速率采集的 16M时钟（最小）
 - 要求选项 2XL
- 要求时钟抖动值 $\ll 0.25\text{Tbit}$



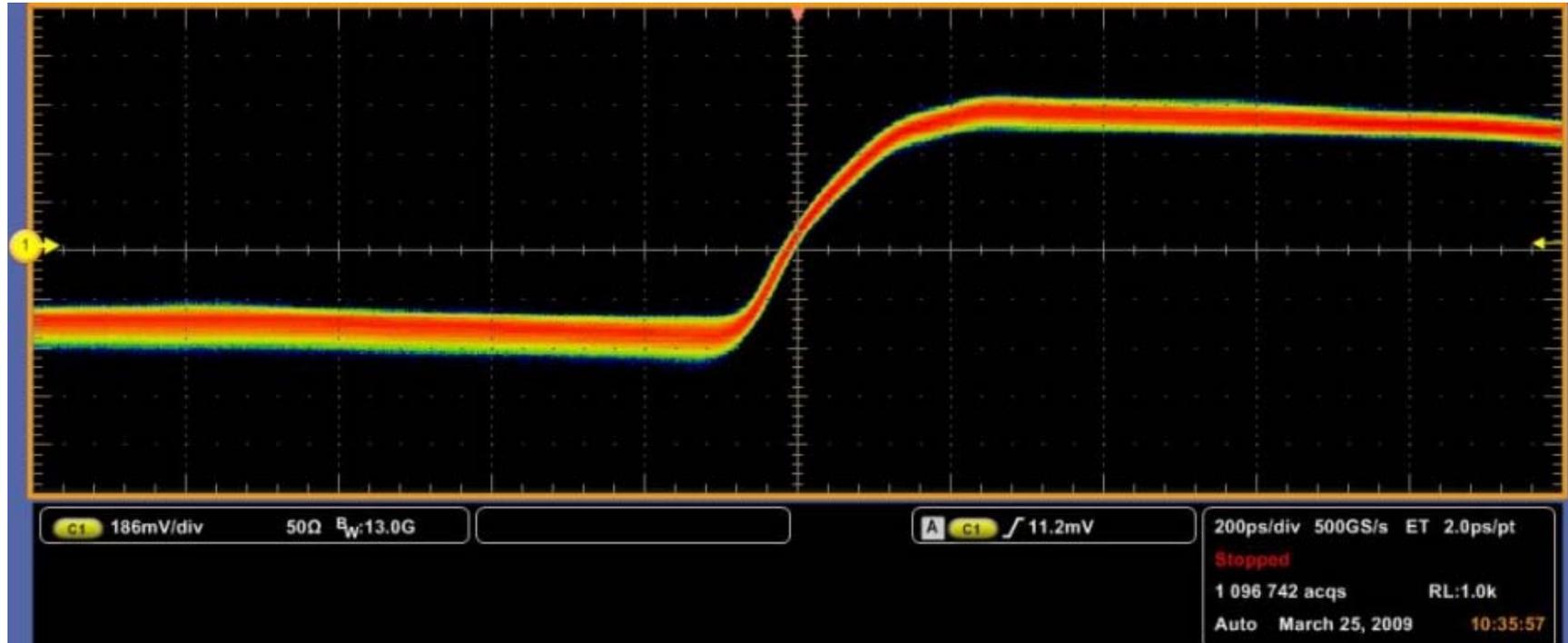
Source差分测试（7-8）：时钟占空比



1: $40\% < \text{Clock Duty Cycle} < 60\%$

2: 为了保证测试的客观性和可重复性，要求捕获多次触发的波形（要求 >10,000个波形）来获得测试结果。

Source差分测试（7-4）：上升/下降时间

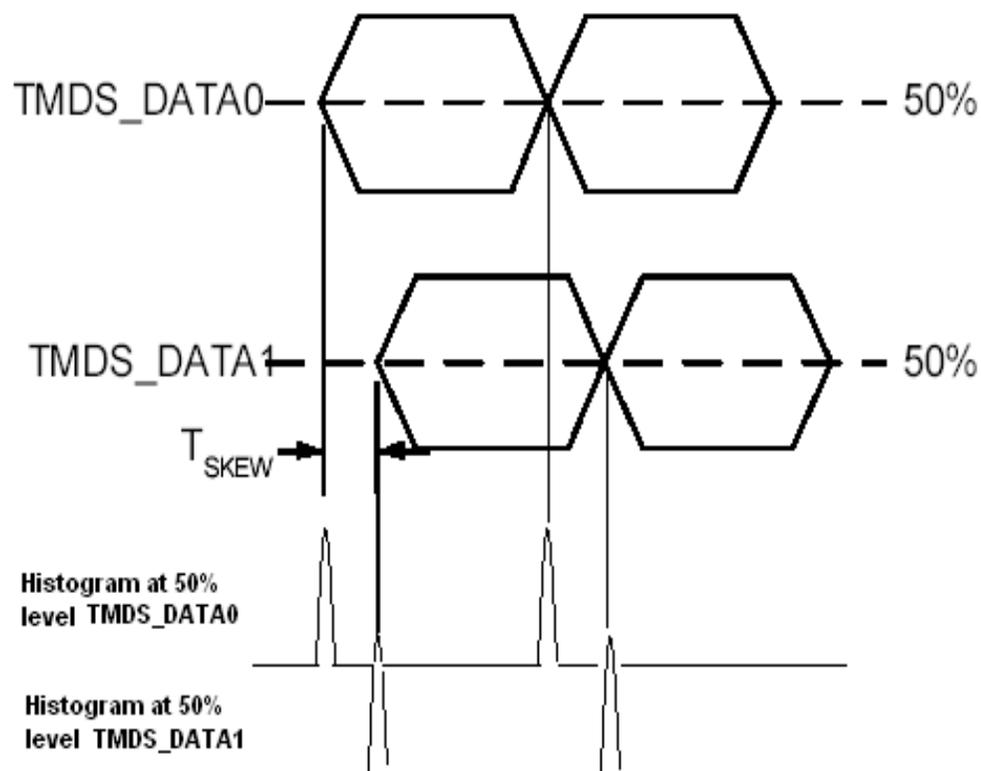


1: $75\text{ps} \leq \text{Rise / Fall Time}$

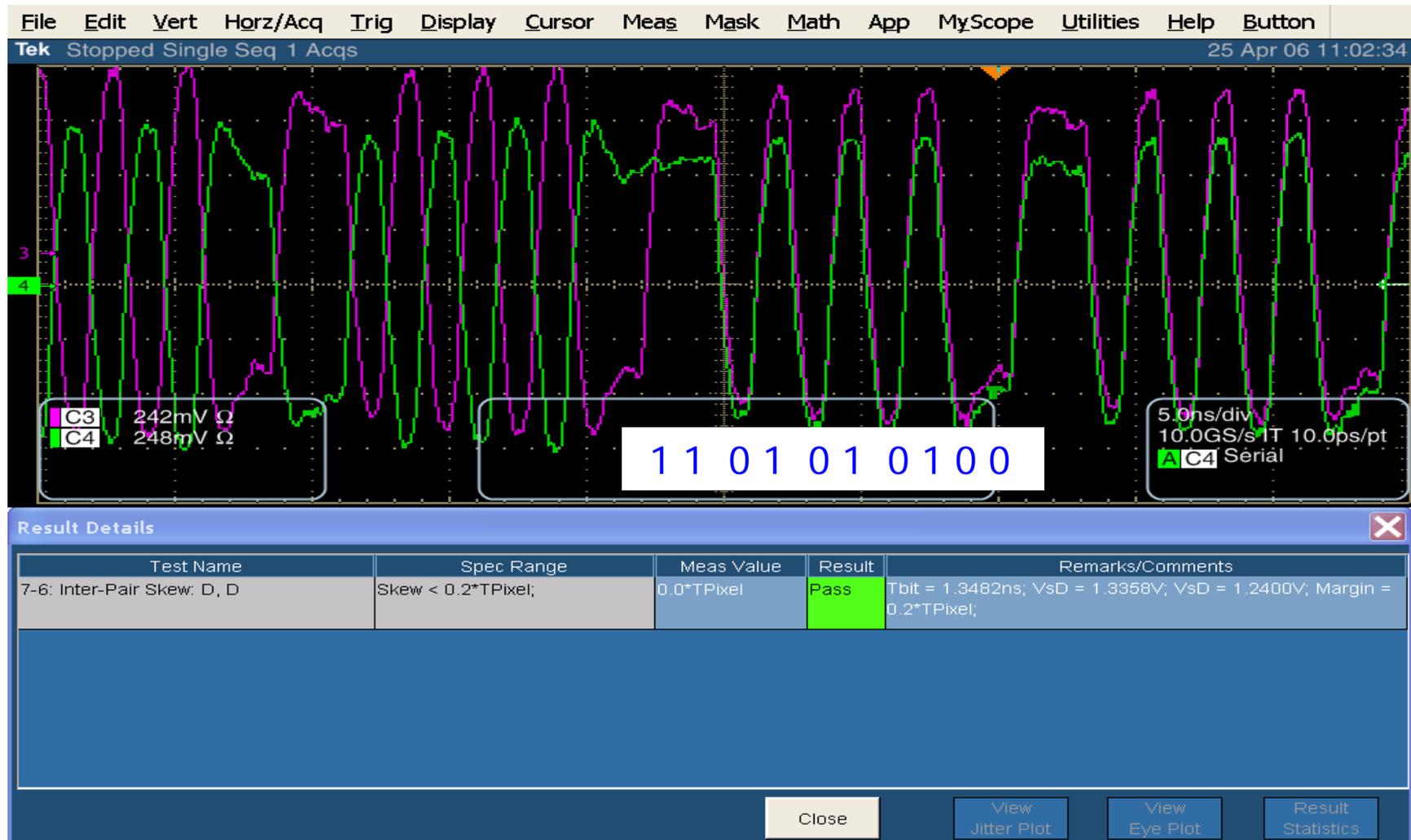
2: 为了保证测试的客观性和可重复性，要求捕获多次触发的波形 (要求>10,000个波形)来获得测试结果.

Source 差分测试（7-6）：信号对间时间偏移

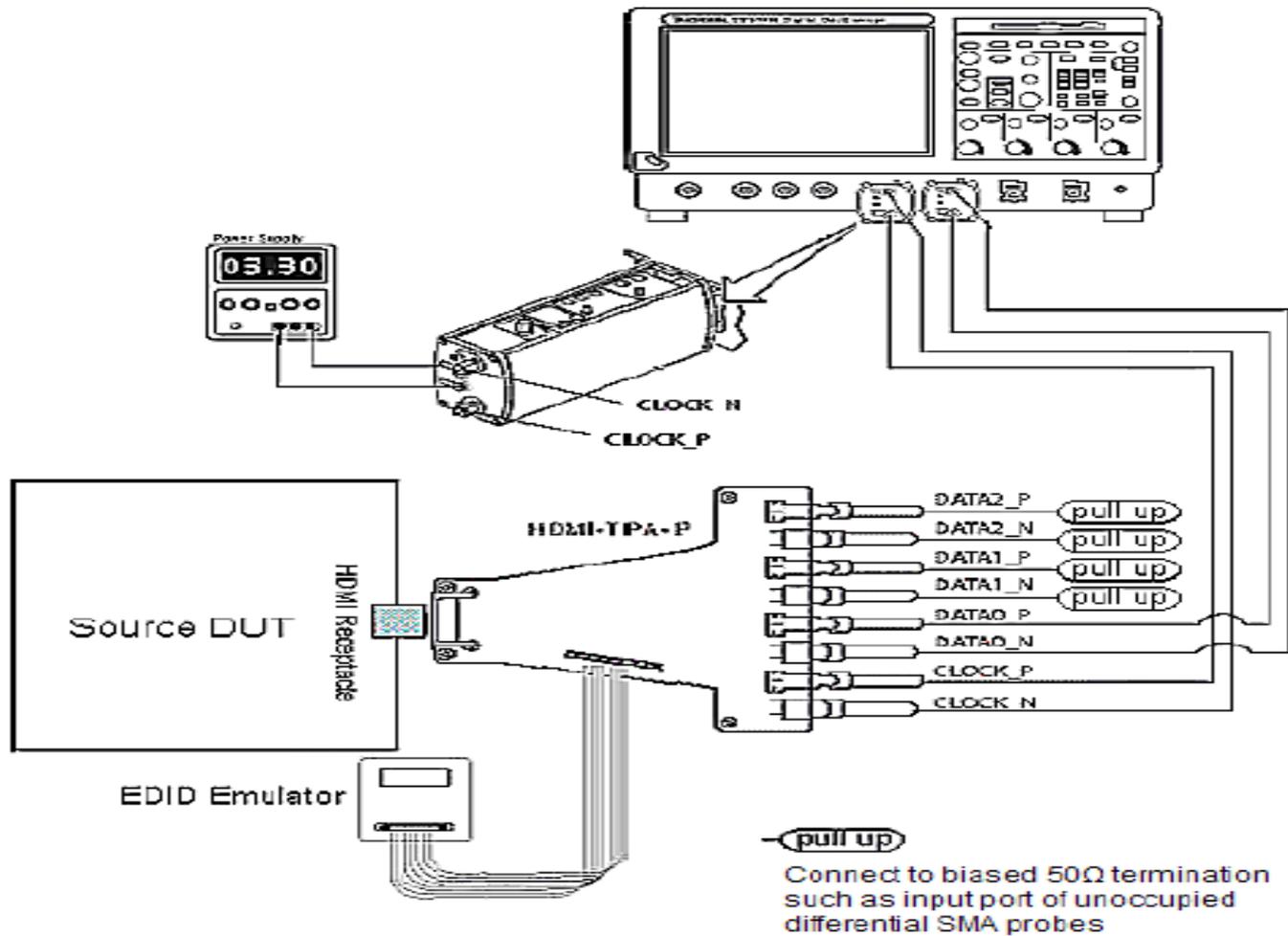
- 找到 CTL控制 码型
 - CTL encoding pattern
1101010100.
- 同时捕获数据(0)和数据(1)的信号
- 识别每条数据通道上的码型
- 平均CTL码型每个上升沿和下降沿之间的时间偏移
- 比较时间偏移值和极限值
- $T_{skew} < 0.2 * T_{pixel}$
- 所有Data-Data之间都要测量



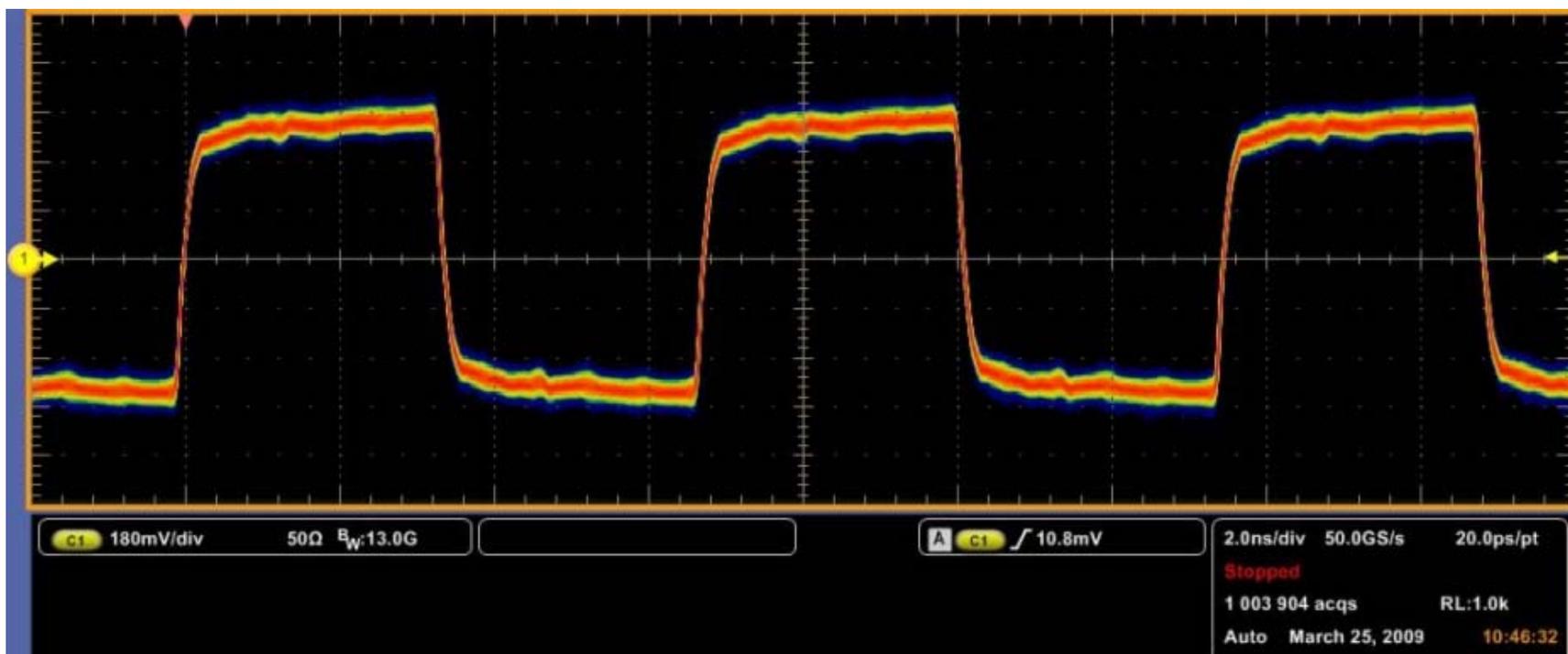
Source差分测试（7-6）：信号对间时间偏移



测试连接-差分测试

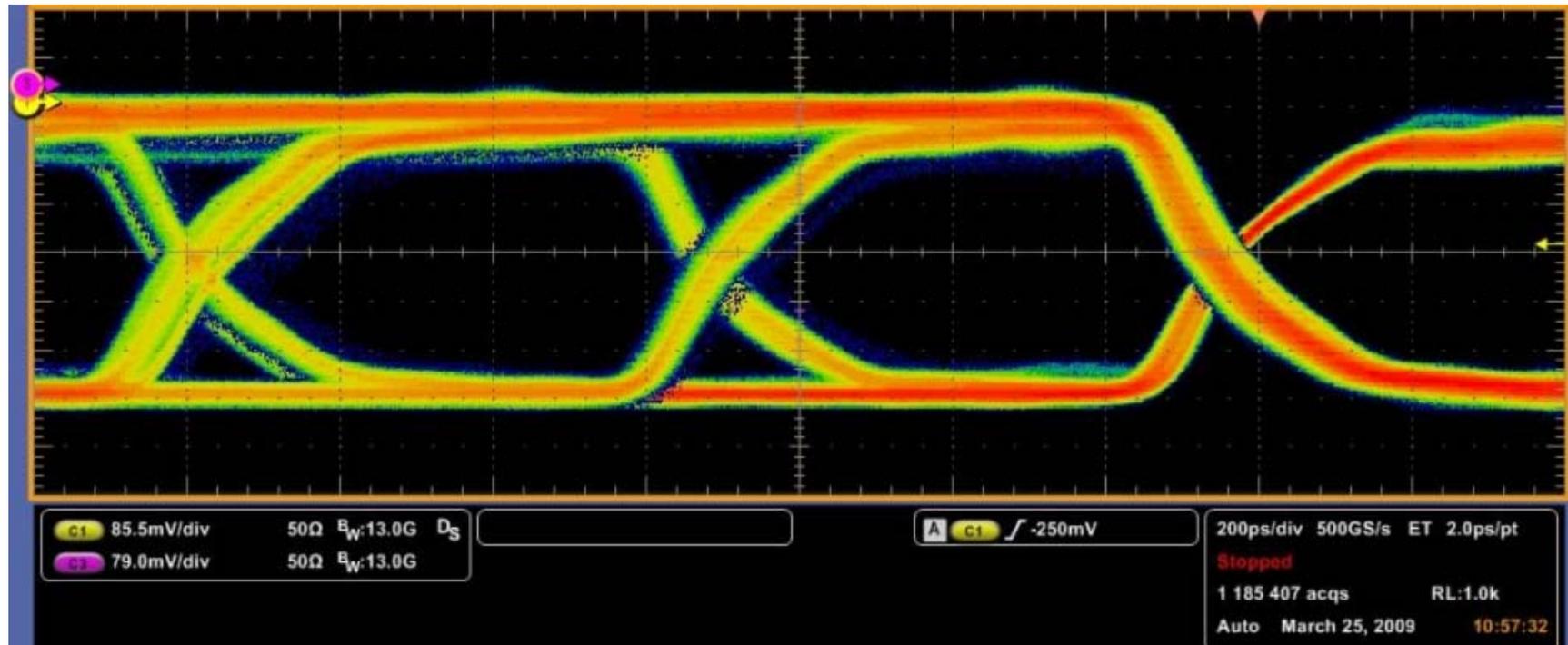


Source单端测试（7-2）：低电平输出电压



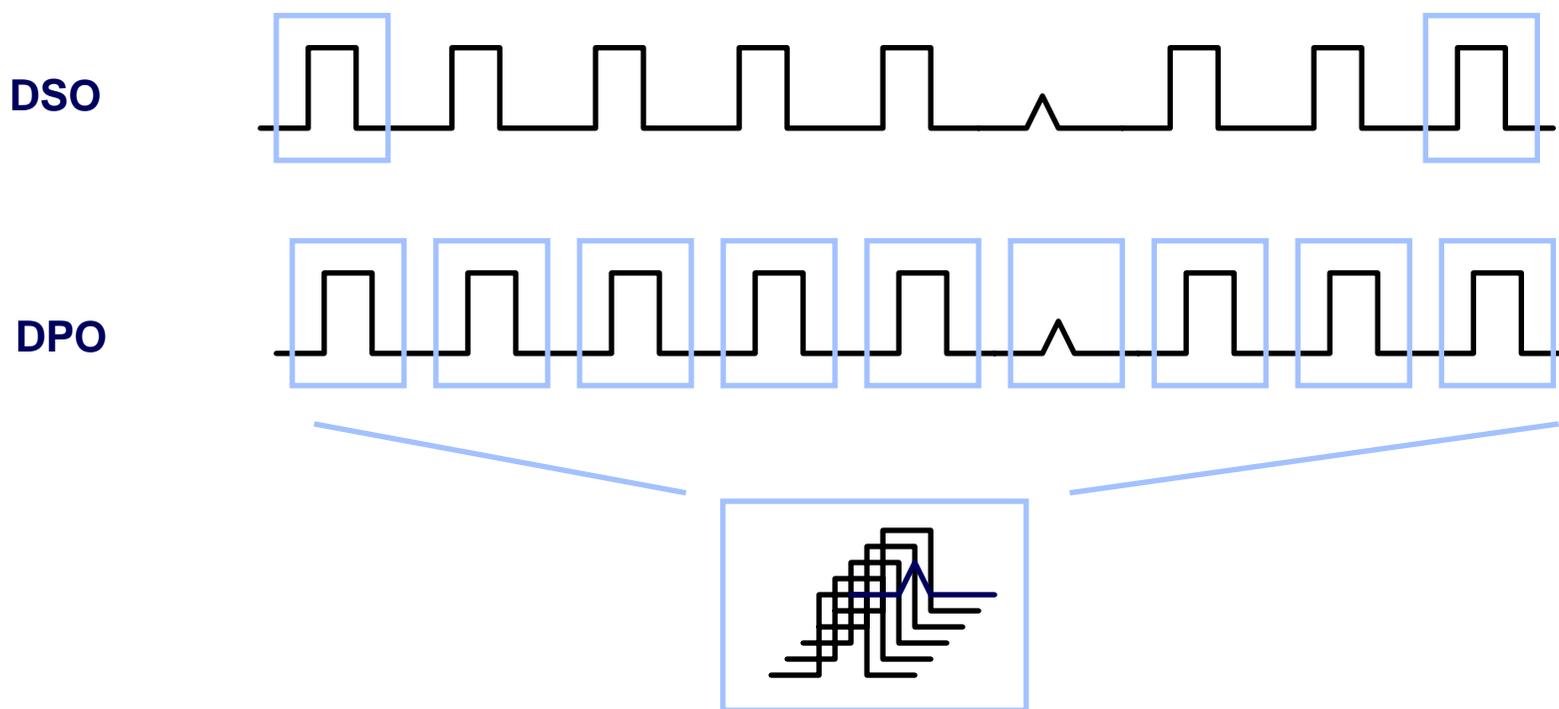
1. 捕获10000次以上波形，测量Data+和Data-的低电平输出电压
2. 要求Low Amplitude+和Low Amplitude-符合下列规范，
当支持的时钟频率小于165Mhz时， $2.7 < \text{Low Amplitude} < 2.9$;
当支持的时钟频率大于165Mhz时， $2.6 < \text{Low Amplitude} < 2.9$

Source单端测试（7-7）：信号对内时间偏移



Skew < 0.15*Tbit;

DPO技术，超高的波形捕获率

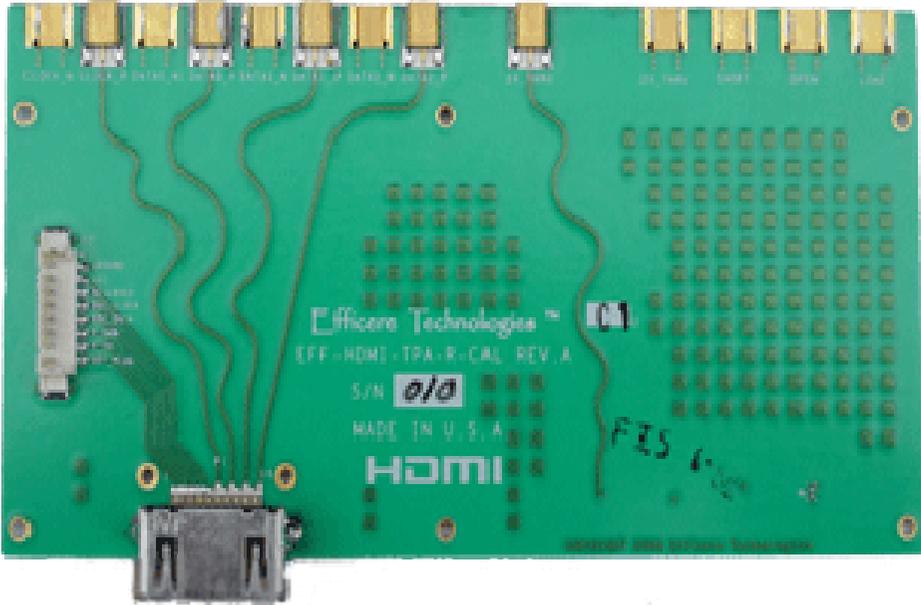


DPO技术可以实现25万次/秒的波形捕获率，当对波形的捕获次数有要求的测试项目如Rise/Fall time,intra-pair skew,VL等项目进行测试时，示波器会自动打开DPO功能，缩短测试时间，同时保证测试的客观性和可重复性。

HDMI 1.3 Test Fixture



TPA-P



TPA-R



EDID board

HDMI 接收器(Sink)一致性测试



接收器(sink)测试

▶ 接收器Sink

- 抖动容限(8-7)

jitter tolerance

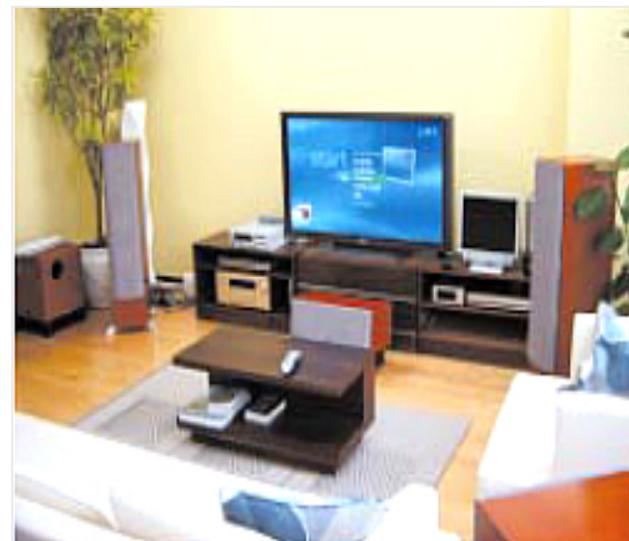
- 接收灵敏度(8-5)

Min/Max differential swing tolerance

- 信号对内时间偏移容限(8-6)

Intra-Pair skew tolerance

- 阻抗 impedance (8-8)



▶ 其它

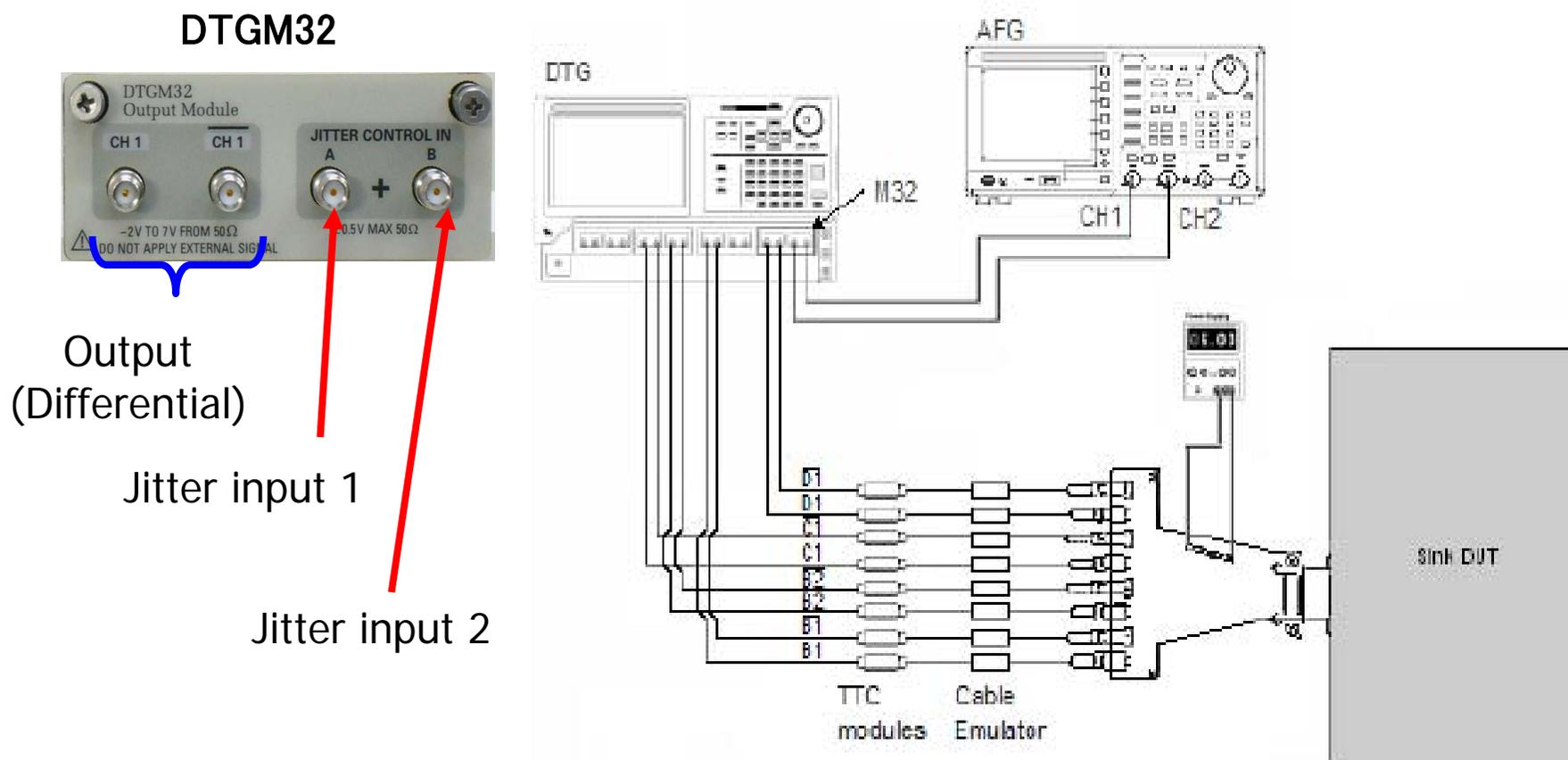
- 视频和音频协议
- **EDID, HPD**
- 电容
- 端接电压

接收端（Sink）抖动容限测试

- 接收端（Sink）抖动容限测试
 - 标准的抖动注入方法- 适用于通常的HDMI客户，将时钟抖动成分和数据抖动成分同时注入时钟信号上。
 - 可选的抖动注入方法- 适用于对测试精度要求非常高的客户，将时钟抖动成分和数据抖动成分分别注入时钟和数据信号上。
- **Tektronix 提供的方案：泰克的 HDMI 一致性测试方案 支持标准的抖动注入方式和可选的抖动注入方式。**

标准抖动注入方法：使用AFG3102

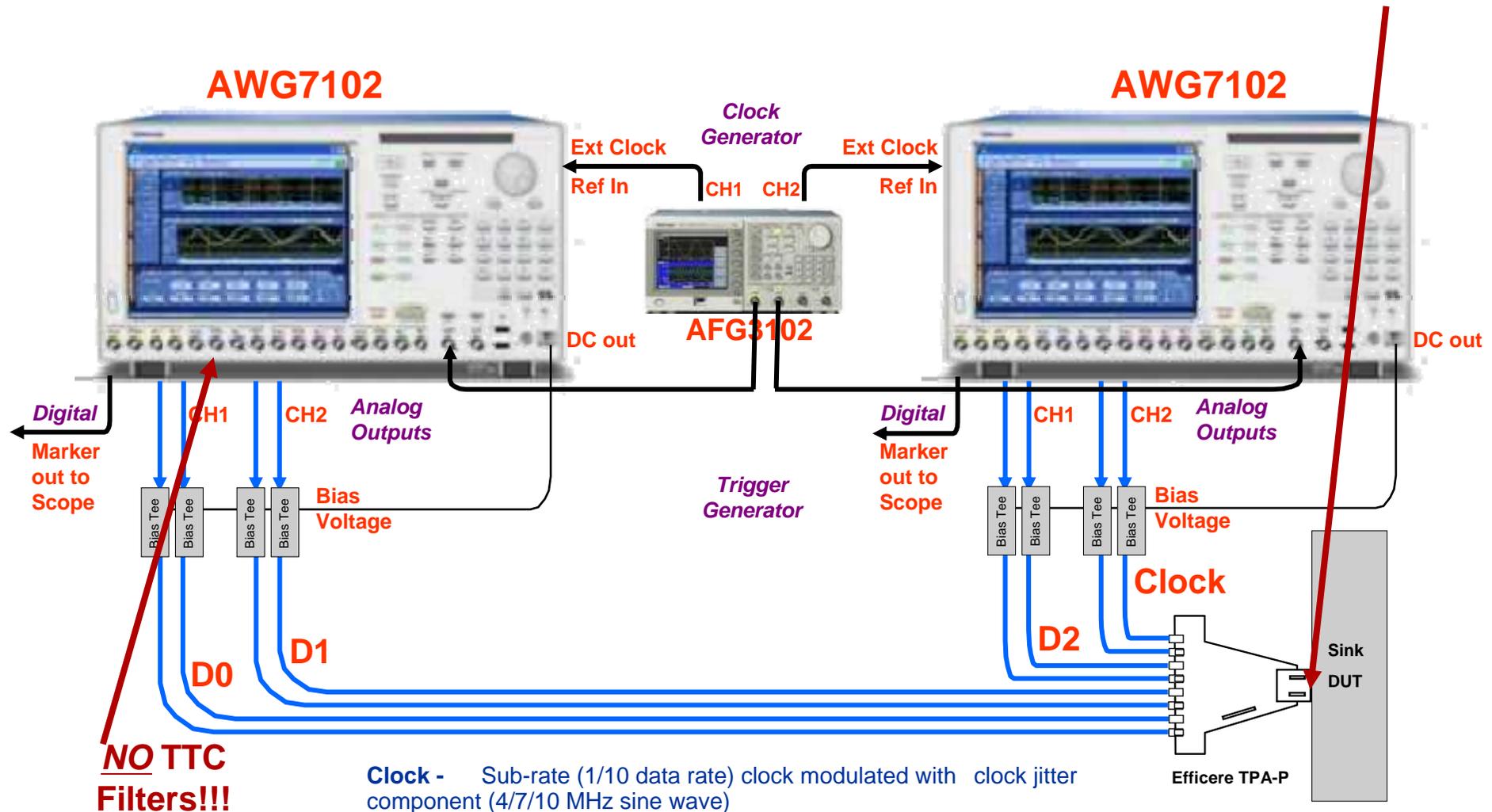
- DTGM32-允许注入两种抖动成分，速率可达 350 MHz



直接合成的方法实现抖动容限的测试

27 MHz to 340 MHz

NO Cable Emulator!!!



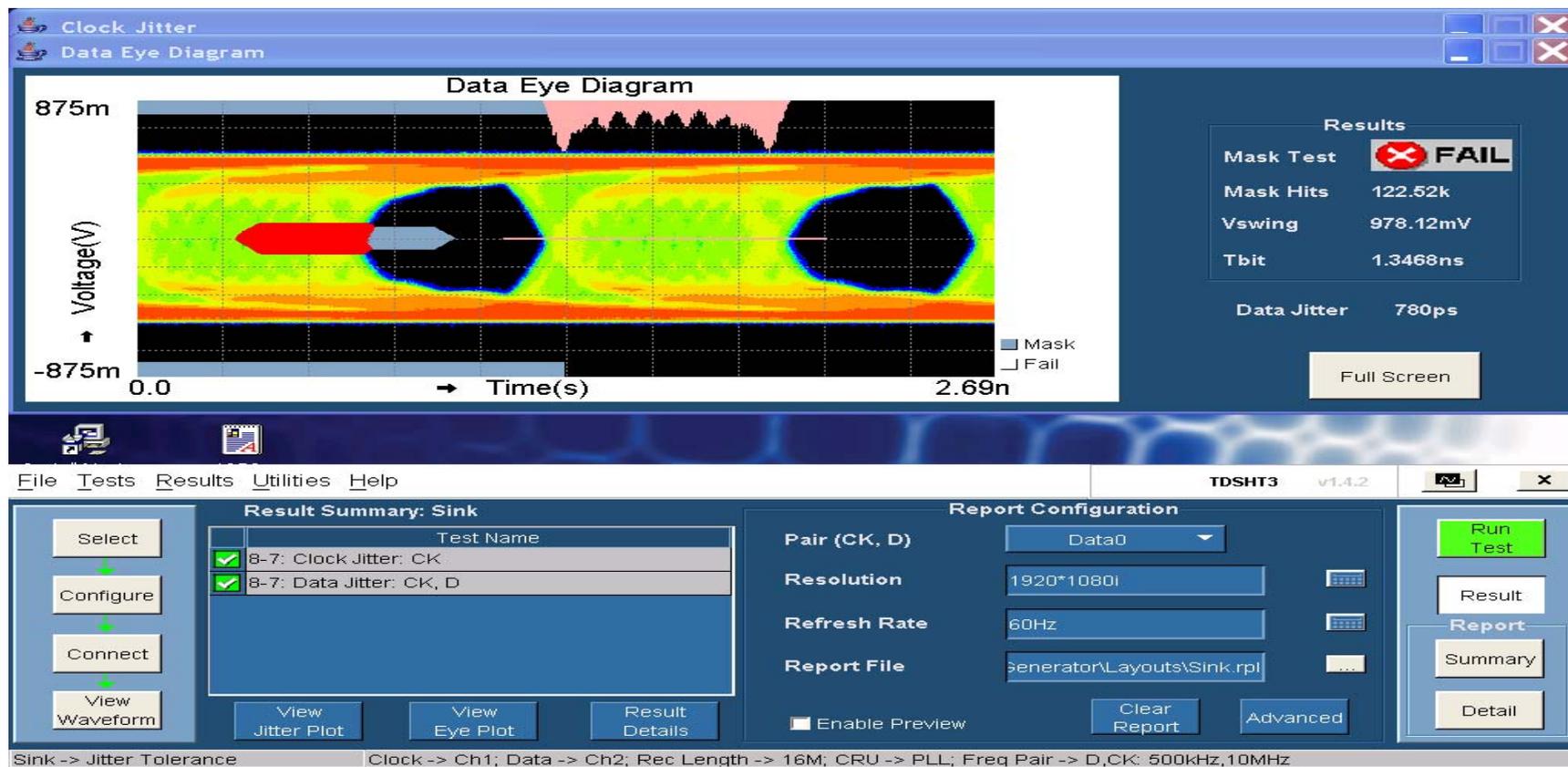
接收端（Sink）抖动容限测试步骤一

- 进行下列**Sink**所支持的像素时钟速率的测试：
 - 27MHz, 74.25MHz, 148.5MHz, 222.75MHz, 297MHz. 如果设备的分辨率高于上述的分辨率，则需要针对最高分辨率进行测试。
- 配置**Sink**被测设备为需要测试的分辨率；
- 用下列方法配置**TMD5** 信号源：
 - •按照测试的时钟速率输出需要Sink设备所支持的任意视频格式。
 - 可选方法一
 - 设置TMD5 signal的共模电压为 3.0V
 - 设置TMD5单端信号的逻辑摆幅为 0.6Vp-p
 - 可选方法二
 - 设置TMD5 signal的共模电压为 3.1V
 - 设置TMD5单端信号的逻辑摆幅为 0.4Vp-p
- 标准的抖动注入方法
 - Required: D_JITTER = 500kHz (on TMD5_CLOCK), C_JITTER = 10MHz
 - Required: D_JITTER = 1MHz (on TMD5_CLOCK), C_JITTER = 7MHz
- 可选的抖动注入方法
 - Optional: D_JITTER = 500kHz (on TMD5_DATA), C_JITTER = 10MHz
 - Optional: D_JITTER = 1MHz (on TMD5_DATA), C_JITTER = 7MHz

接收端（Sink）抖动容限测试步骤二

- 获得TP1 的眼图
 - 可选方法一
 - 按照340MHz TMDS时钟频率的要求在TMDS 的信号上加上相应的TTC，获得TP1 的眼图。
 - 可选方法二
 - 按照每一种测试时钟频率的要求在TMDS 的信号上加上相应的TTC，获得TP1 的眼图。
- 在TP1上注入 **0.25*TBIT的** 时钟抖动成分和**0.3*TBIT的** 数据抖动成分（可以使用两种抖动注入的方式）
- 通过Cable Emulator 将TMDS信号输入被测的Sink设备。
- 逐步调节 TMDS_CLOCK 与 TMDS_DATA 之间的skew 值: 以0.1TBIT的步进进行扫描: 例如 0.0TBIT, 0.1TBIT...1.0TBIT. 如果 Sink设备在任意一个测试点出现“ fails”,则测试结果Fail

接收端（Sink）抖动容限测试步骤二



在TMDS信号上注入抖动后的数据眼图

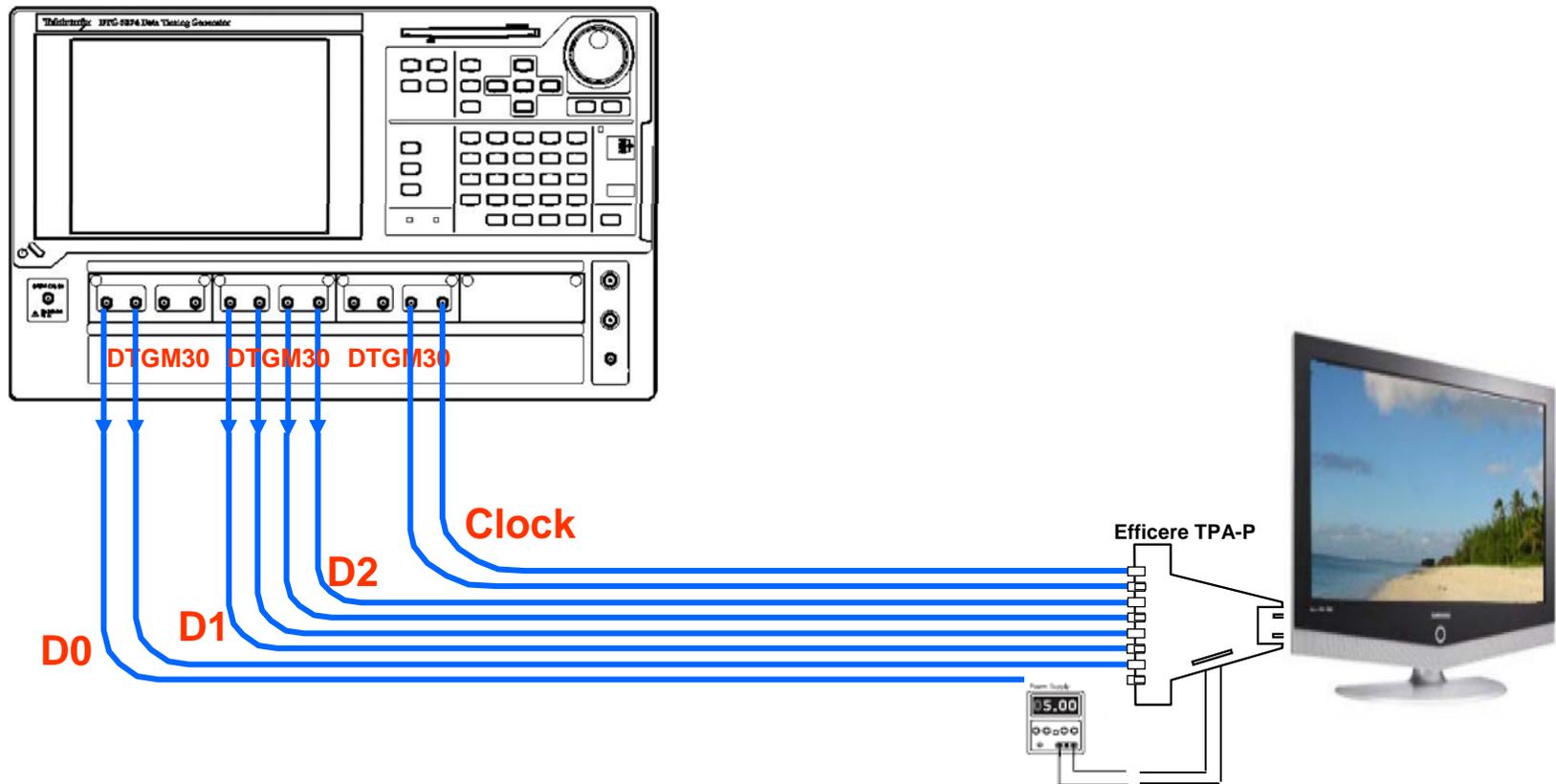
接收端（Sink）抖动容限测试步骤三

- 分别在 $Dj/Cj=500\text{kHz}$ 7MHz和 $Dj/Cj=1\text{Mhz}$ / 10Mhz上进行测试
- 分别在要求的时钟频率下进行测试
- 任何一项测试Fail，最终的测试结果为Fail。

接收灵敏度测试设置8-5

27 MHz to 225/335 MHz

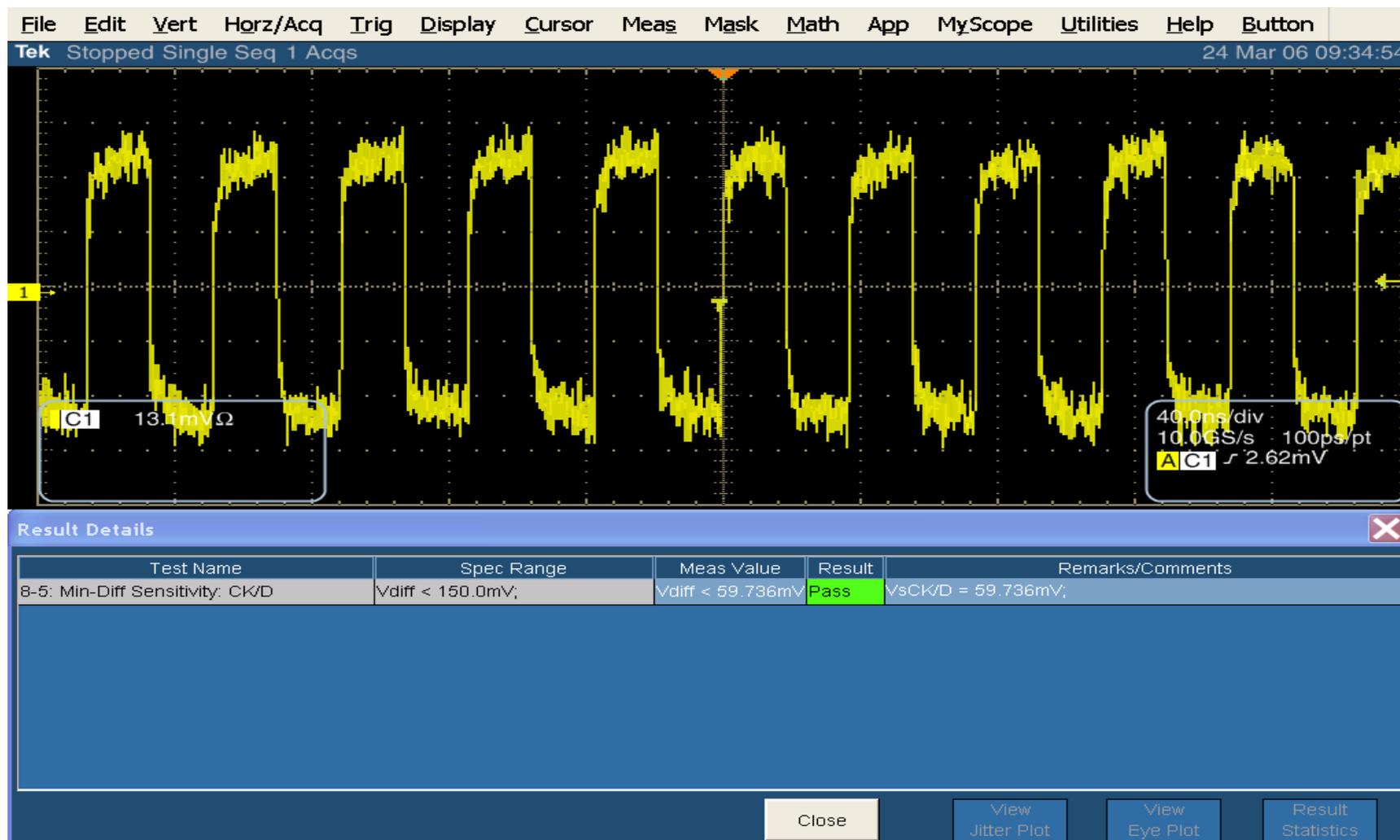
DTG5274 (or DTG5334)



接收机灵敏度测试流程8-5

- 第1步：为DTG配置RGB灰色锯齿码型
- 第2步：如果TMS Clock Rate $> 165\text{Mhz}$ ，把DTG共模电压设为2.9V，如果TMS Clock Rate $< 165\text{Mhz}$ ，把DTG共模电压设为3V。
- 第3步：把差分电压摆幅设为170mV
- 第4步：检查DUT，如果工作正常，则转入下一步；如果设备测试不合格
- 第5步：以每步20mV降低差分电压摆幅Vswing
- 第6步：检查设备什么时候测试不合格
- 第7步：把信号连接到示波器上
- 第8步：测量差分电压摆幅 Vswing
- 第9步：如果差分摆幅大于150mV，设备测试不合格。如果差分摆幅小于150mV，设备测试合格
- 第10步：将共模电压设置为3.3V，重复以上测试。
- 第11步：将共模电压设置为3.3V，逻辑摆幅设置为1.2V，观察Sink设备是否支持此电平信号。

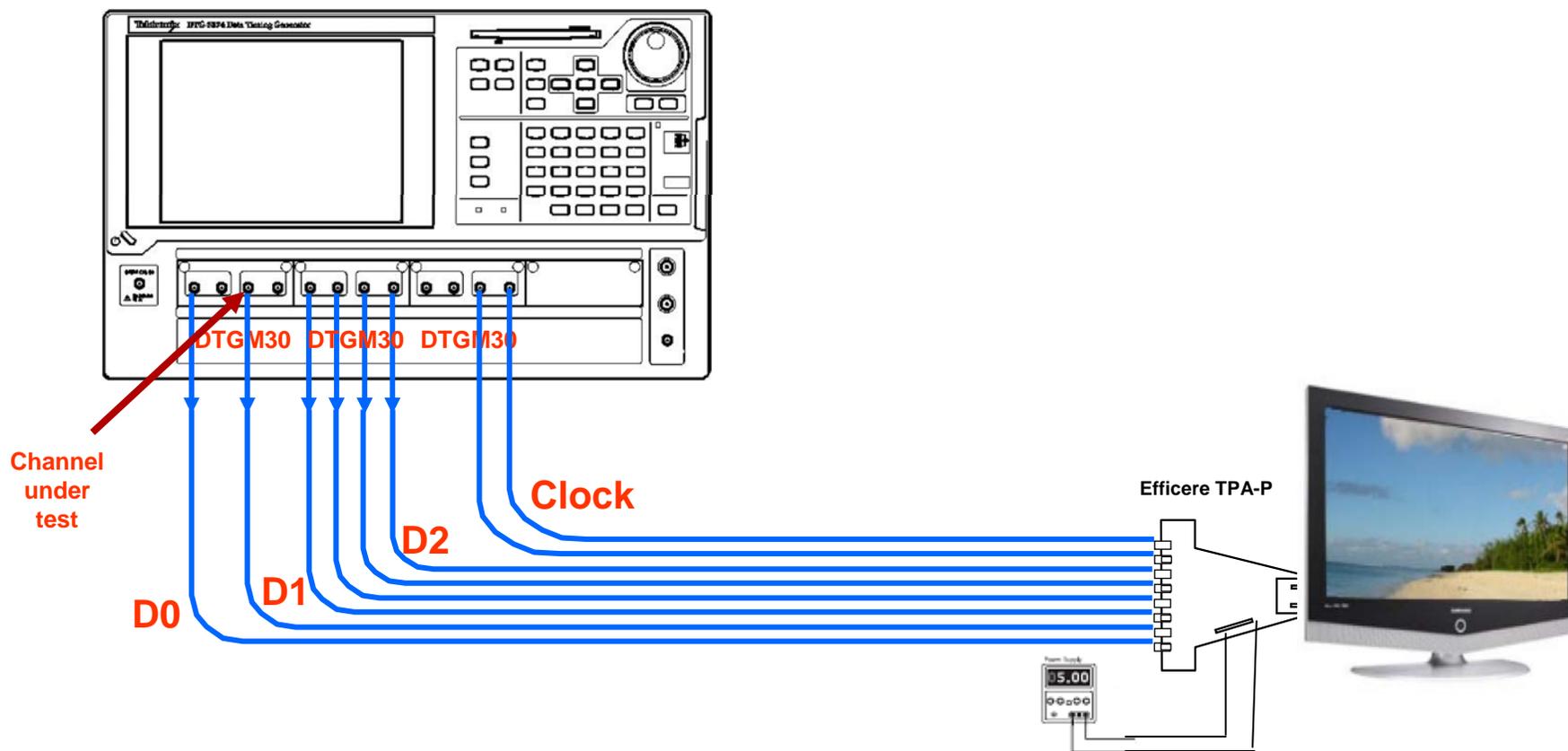
接收机灵敏度测试结果8-5



信号对内时间偏移容限 (8-6)

27 MHz to 225/335 MHz

DTG5274 (or DTG5334)



信号对内时间偏移容限 (8-6)

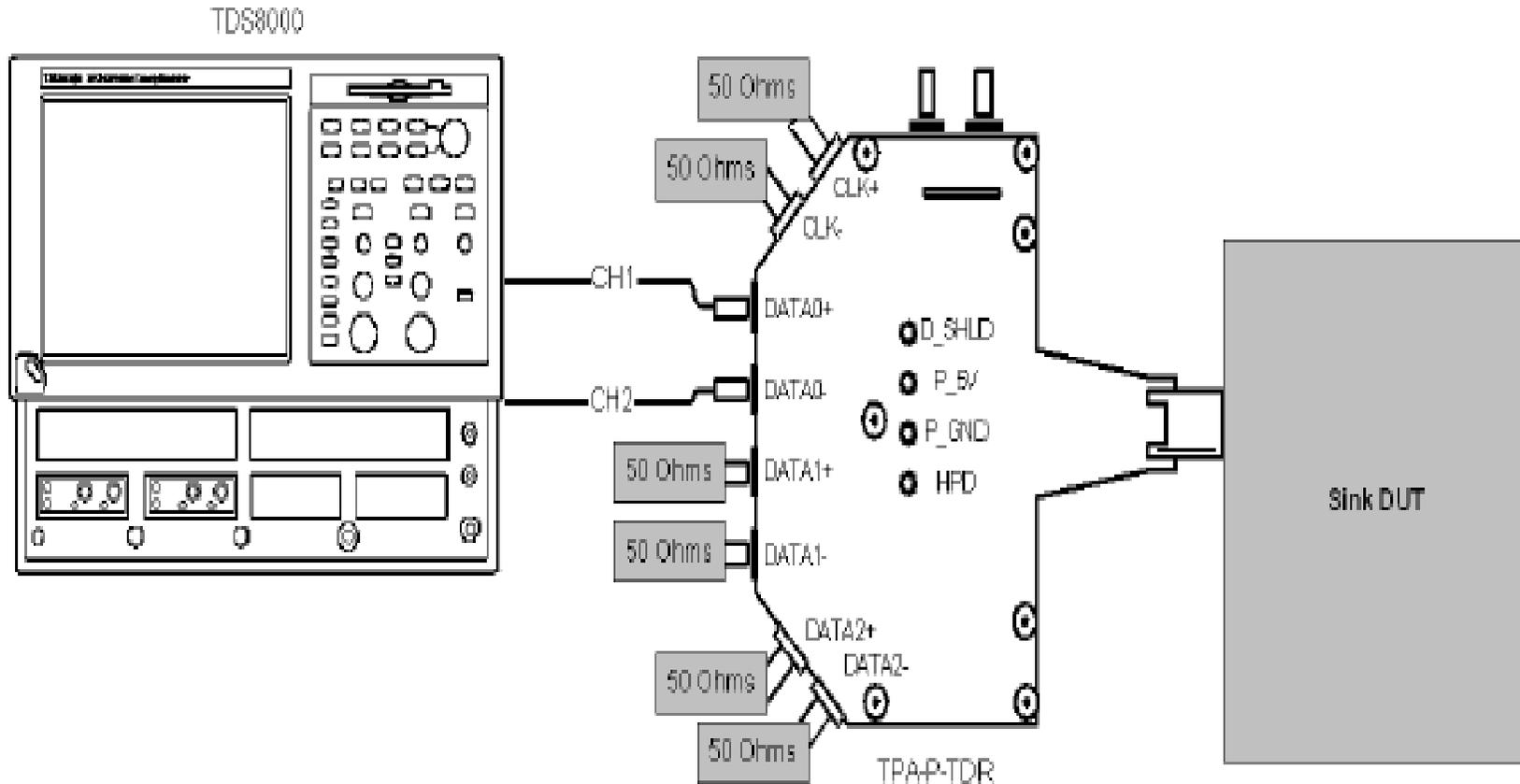
- 配置TMDS信号源输出Sink所支持的最高时钟速率的信号。
 - 设置所有的TMDS信号的共模电压为3.05V 逻辑摆幅为 500mV.
 - 连接 TPA-P 到 HDMI Sink DUT.
 - 针对每一对 TMDS clock 和data均进行下面的测试：
 - 配置 TMDS 信号源使其可以对TMDS +和-信号调节Skew。
 - 以小于等于 $0.1 \cdot \text{TBIT}$ 步进 (Differential Timing Offset)逐步增大 直到 Sink DUT 出现输出错误或者到达 $0.6 \cdot \text{TBIT}$ 或 1nsec.
 - 如果出现输出错误:
 - 以一个步进减少 skew, 直到 Sink DUT 不出现输出错误.

信号对内时间偏移容限 (8-6)

- 如果TMD S clock frequency $\leq 222.75\text{MHz}$:
 - intra-pair skew $< 0.4 \cdot \text{TBIT}$, then FAIL.
- 如果 (TMD S clock frequency $> 222.75\text{MHz}$):
 - intra-pair skew $< 112\text{psecs} + 0.15 \cdot \text{TBIT}$, then FAIL.
- 在相反的方向增加skew再进行一遍测试。
- 在所有的 T M D S 信号上进行测试。
- 由于DTGM30模块不能在差分输出之间调节skew,所以必须将被测的差分对分别连接到两组差分输出的DATA+信号上,这也是为什么要使用3个DTGM30模块的原因。

TMDS - 差分阻抗 8-8

CTS规范中唯一指定进行阻抗测试的仪器

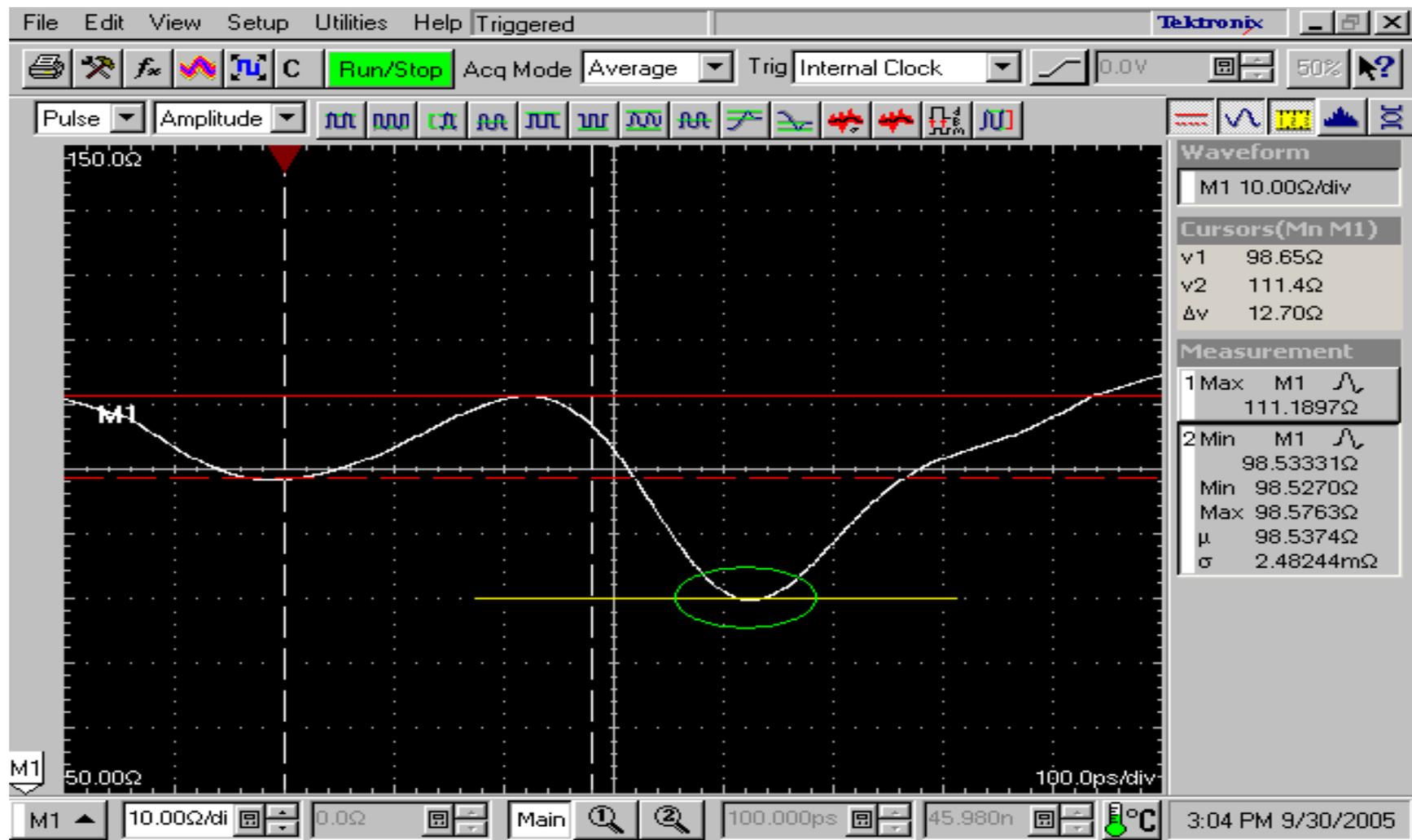


Setup 45. Test ID 8-8: TMDS - Differential Impedance

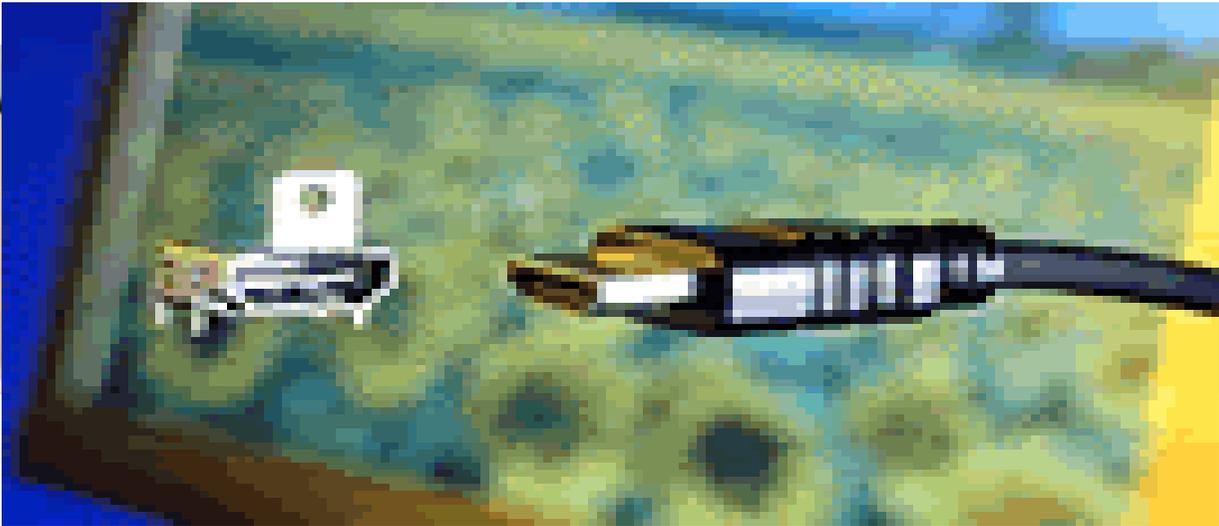
TMDS差分阻抗测试步骤

- 第1步：按照图示连接Fixture和DUT
- 第2步：通过Filter的设置使TDR的Rise time为200ps.
- 第3步：进行Skew 的校准
- 当DUT power on 时：
 - 如果(ZDIFF_LOW < 75Ω) OR (ZDIFF_HI > 125Ω) then FAIL
 - 如果 (ZDIFF_LOW < 85Ω) OR (ZDIFF_HI > 115Ω) 则当偏离区间大于250ps,then Fail.
- 当DUT power off 时：
 - 如果(ZDIFF_LOW < 75Ω) OR (ZDIFF_HI > 125Ω) then FAIL
 - 如果 (ZDIFF_LOW < 85Ω) OR (ZDIFF_HI > 115Ω) 则当偏离区间大于250ps,then Fail.
- 注意ATC只进行Power off情况下测试。

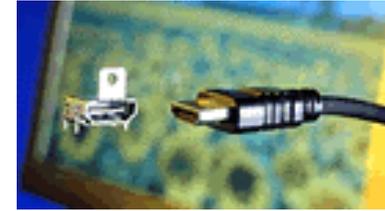
TMDS差分阻抗测试结果图示



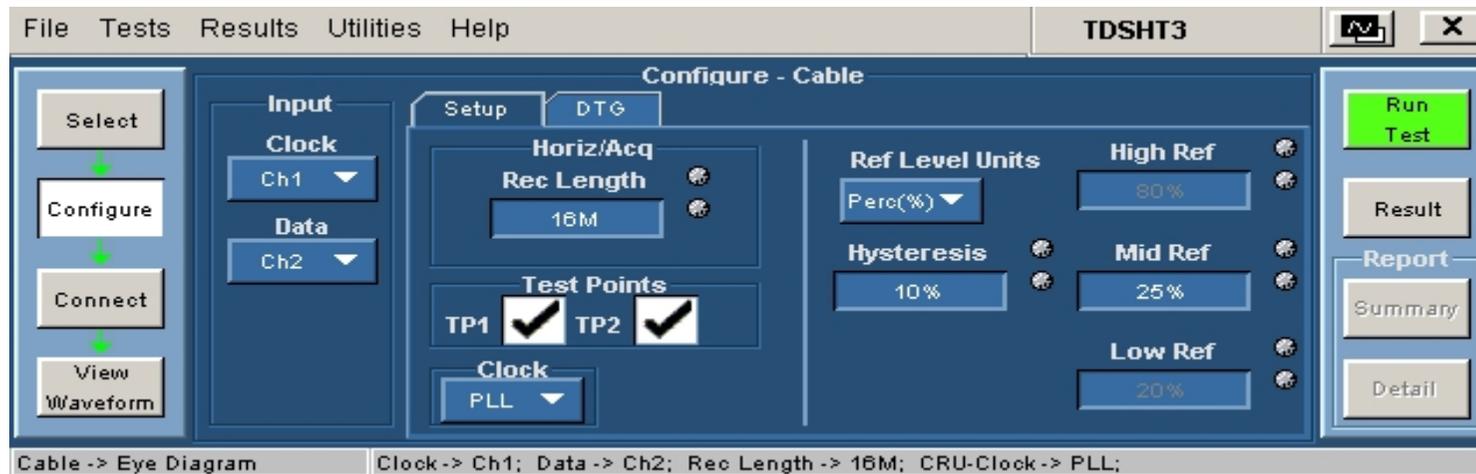
HDMI Cable一致性测试



电缆测试



- TMDs数据眼图(必测项)
- 阻抗(必测项)



▶ 其它（可选项）

- 信号对间和信号对内时间偏移
- 衰减
- 串扰

} 使用TDR示波器或NA进行测试

TMDS数据眼图(5-3)

- Category 1 (up to 74.25MHz):
 - 必须符合 HDMI Table 4-21的Category 1参数要求
 - 在74.25Mhz的时钟速率符合不带均衡补偿的眼图测试要求
- Category 2 (up to 340MHz):
 - 必须符合 HDMI Table 4-21的Category 2参数要求
 - 在165Mhz的时钟速率时符合不带均衡补偿的眼图测试要求
 - 在340Mhz的时钟速率时符合带均衡补偿的眼图测试要求
 - CTS规定对于Category 2 Cable的340Mhz测试时可以使用335MHz的时钟速率

Cable Assembly TMD5 参数

Table 4-21 Cable Assembly TMD5 Parameters

| Parameter | Category 1 (74.25MHz) | Category 2 (>74.25MHz) |
|---|-----------------------|------------------------|
| Maximum Cable Assembly Intra-Pair Skew | 151psec | 111psec |
| Maximum Cable Assembly Inter-Pair Skew | 2.42nsec | 1.78nsec |
| Far-end Crosstalk | < -26dB | < -26dB |
| Attenuation | See Figure 4-22 | See Figure 4-23 |
| 300kHz - 825MHz | < 8dB | < 5dB |
| 825MHz - 2.475GHz | < 21dB | < 5dB...< 12dB |
| 2.475GHz - 4.125GHz | < 30dB | < 12dB...< 20dB |
| 4.125GHz - 5.1GHz | -- | < 20dB...< 25dB |
| Differential Impedance | | |
| Connection point and transition area: Up to 1nsec** | | 100 ohms ±15% |
| Cable area: 1nsec - 2.5nsec:** | | 100 ohms ±10% |

Compliance test point for Cable

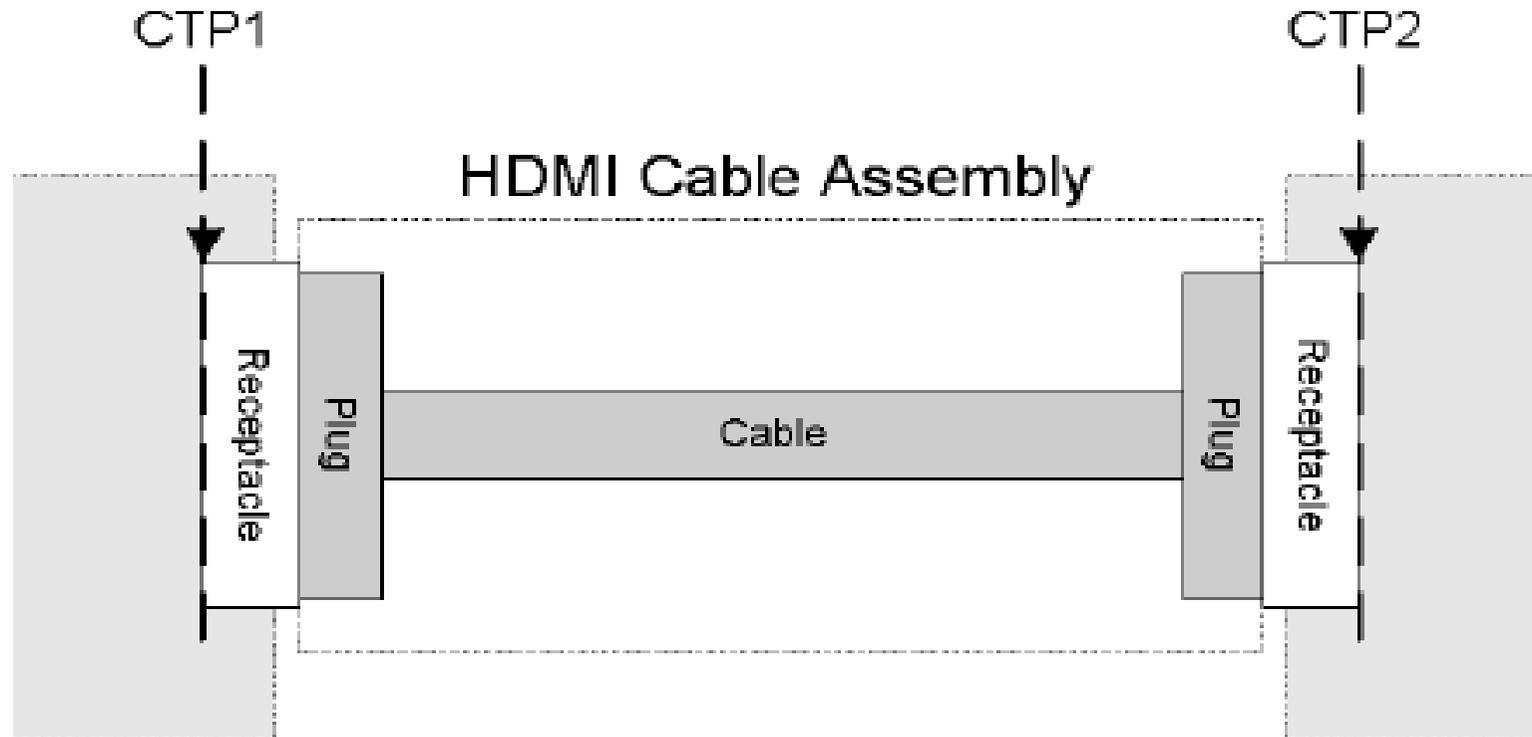
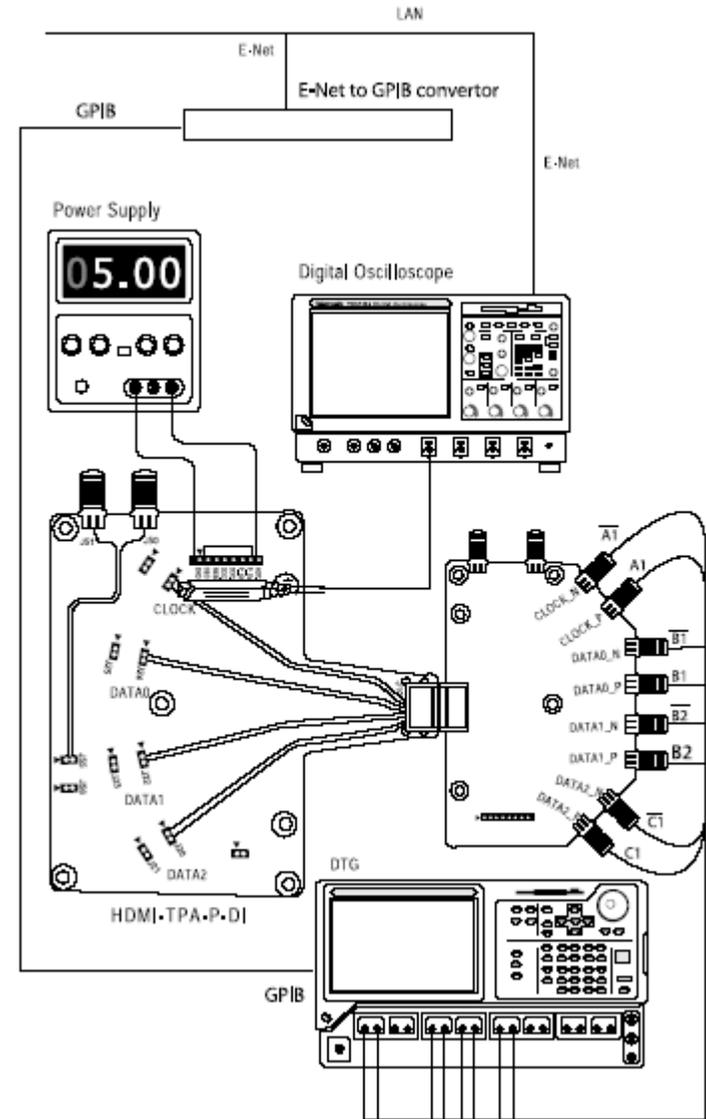


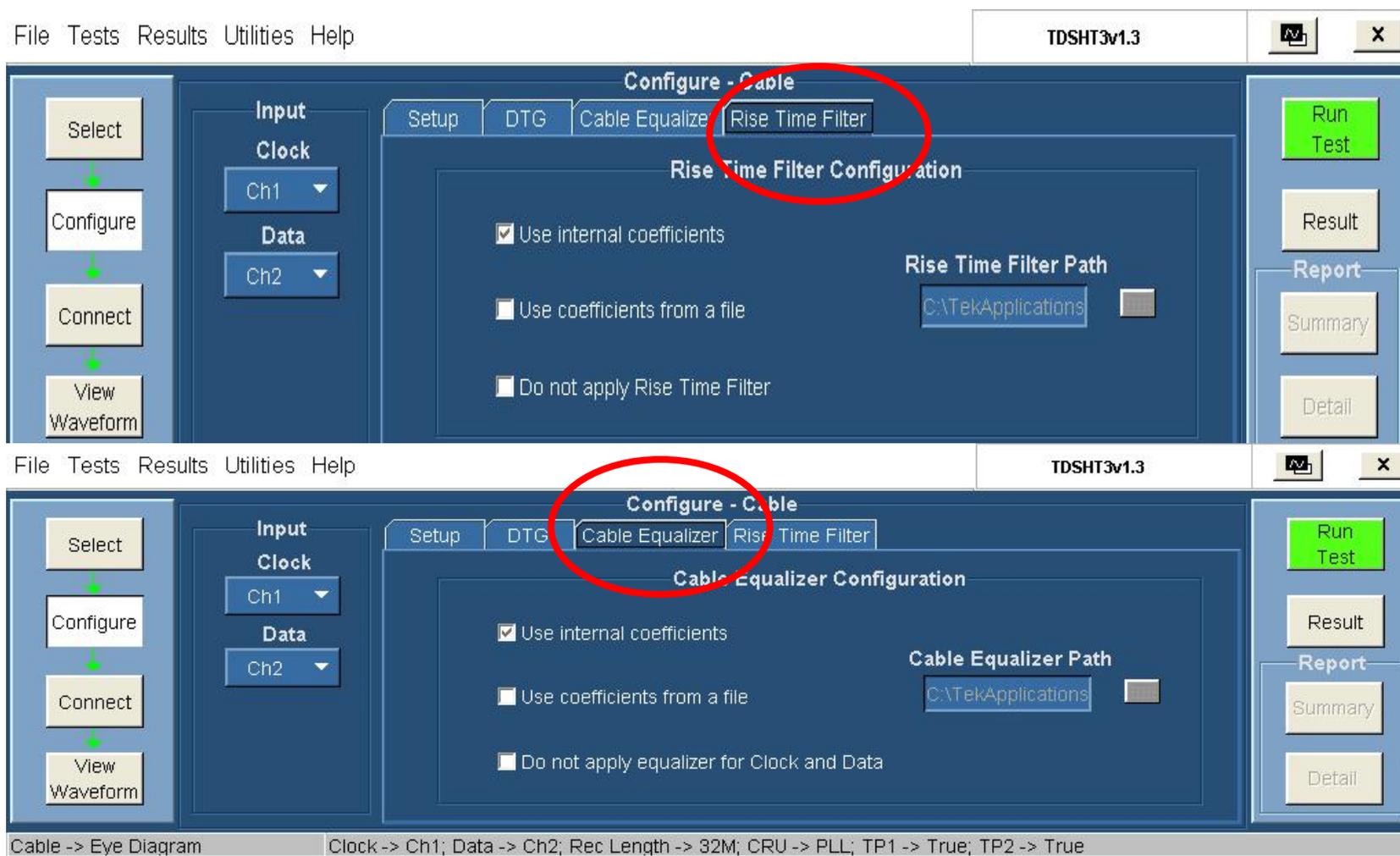
Figure 5-1 Cable Test Points

在 TP1得到Worst Case 的眼图

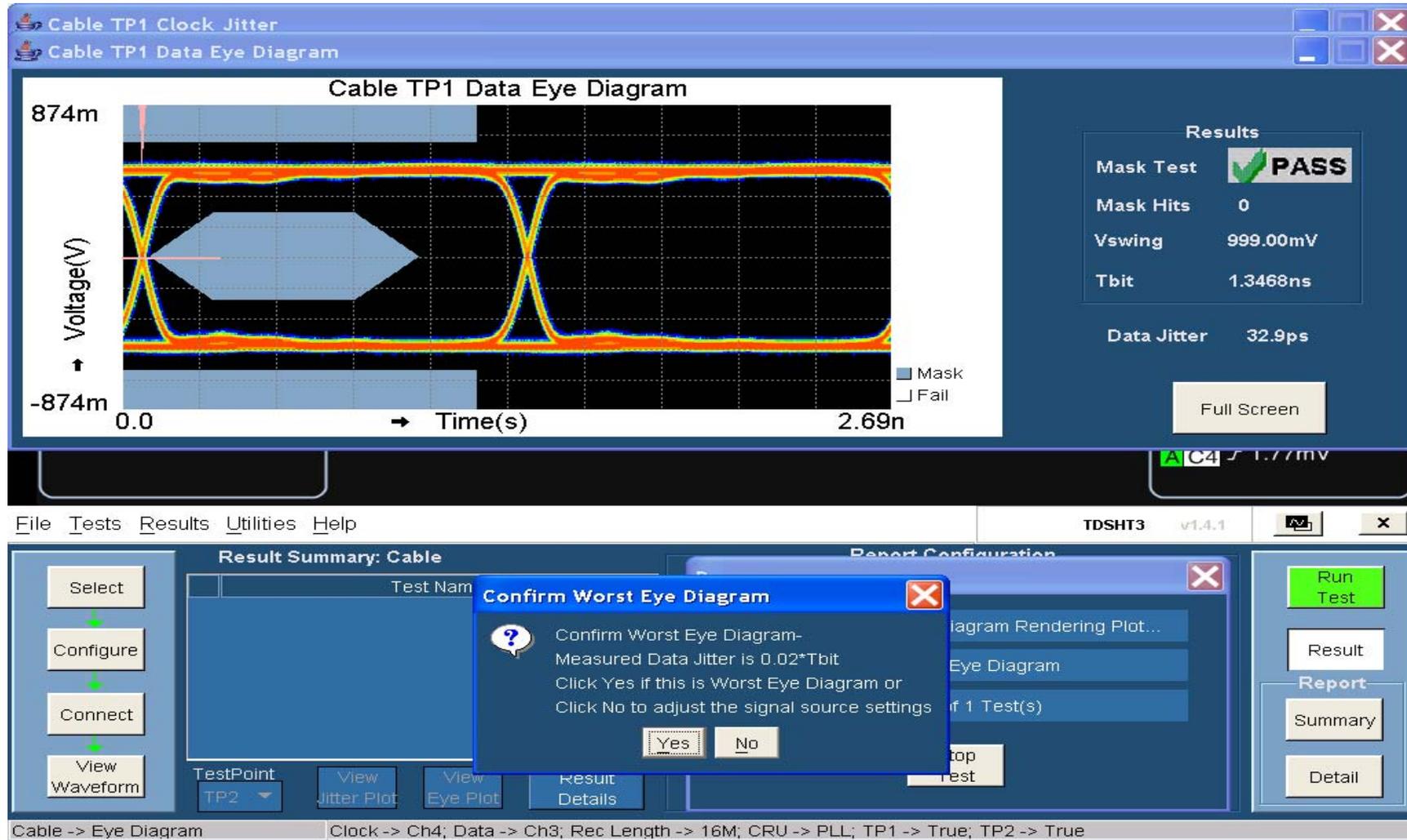
- 在 TP1得到Worst Case 的眼图
 - 在 DTG中调出相应的码型文件
 - 调节 TMD5 clock 信号的抖动使其输出包含 $0.3 \times T_{bit}$ 频率为500KHz 的抖动。
 - 将逻辑摆幅设置为 400mV
 - 通过右图的Fixture连接方式通过示波器获得TP1的眼图可以使用软件TTC或者硬件TTC的方式。
 - 如果抖动幅度不符合要求，微调抖动幅度至合适的值。
 - 如果测试的 2 类Cable,则在眼图测试时使用均衡补偿。



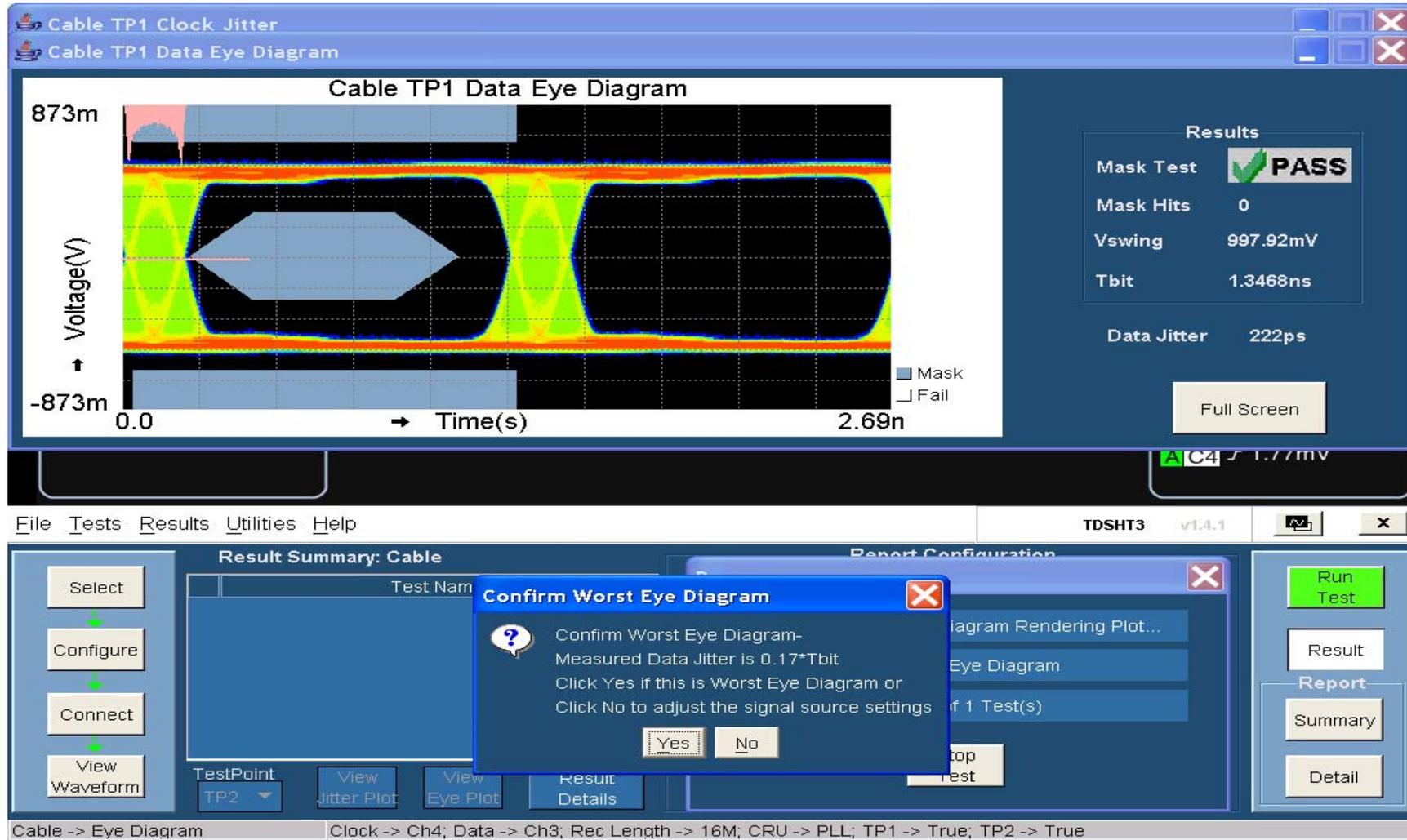
软件TTC和Cable均衡补偿



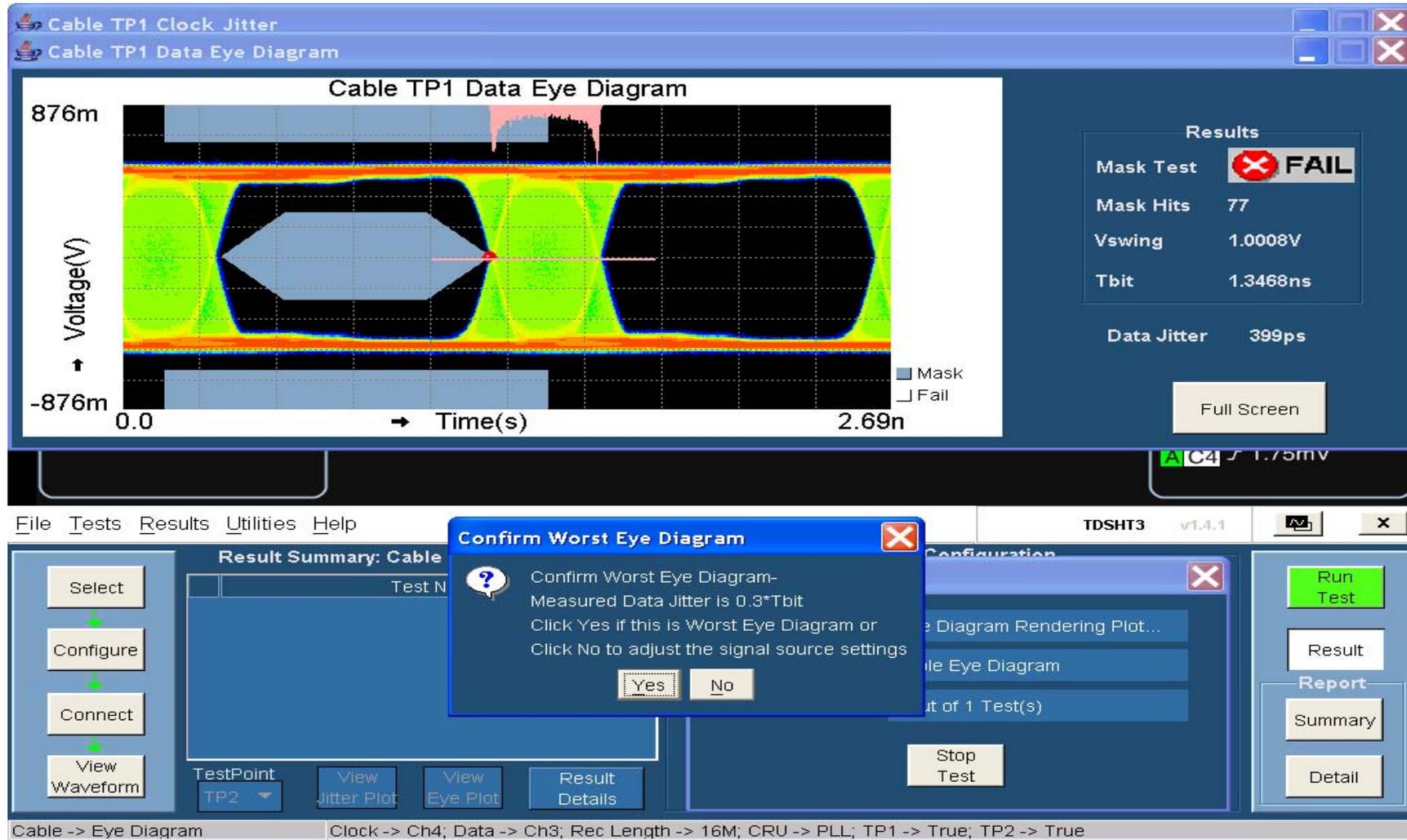
Create the worst eye at TP1



Create the worst eye at TP1



Create the worst eye at TP1



测试 TP2的眼图

- 在TP1测试完成后，将被测Cable连接进Fixture
- 测试经过Cable传输后TMDS信号的眼图。
 - 如果有任何的点接触到模板，则Fail.
- Change the Vswing voltage and Repeat the test(1.2a)

$$\{V_h, V_l\} = \{3.3V \text{ and } 2.9V\}$$

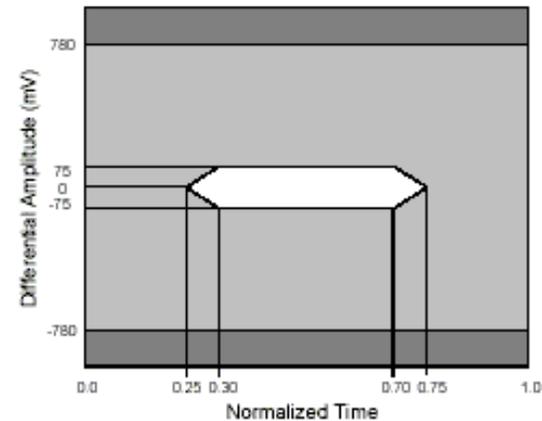
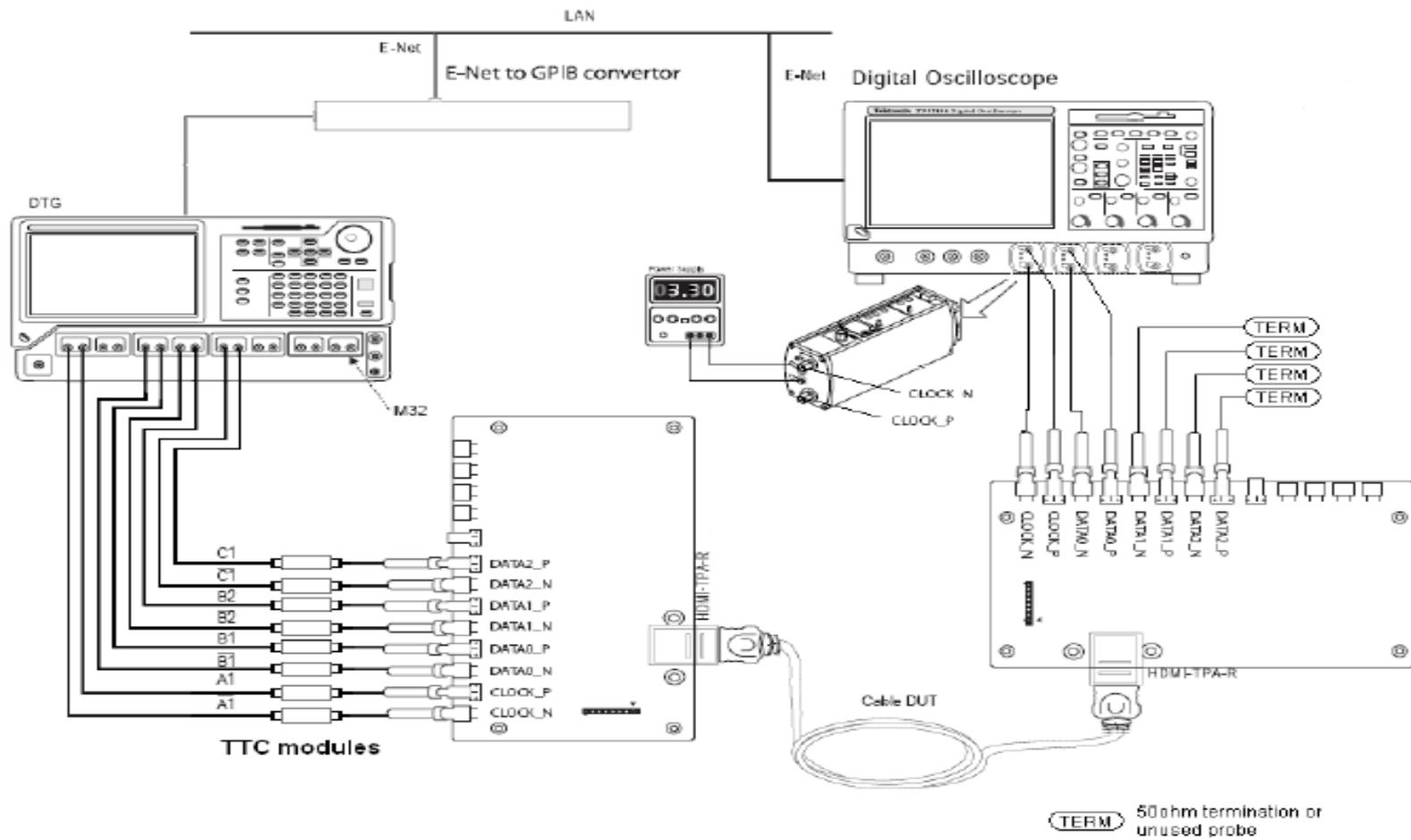


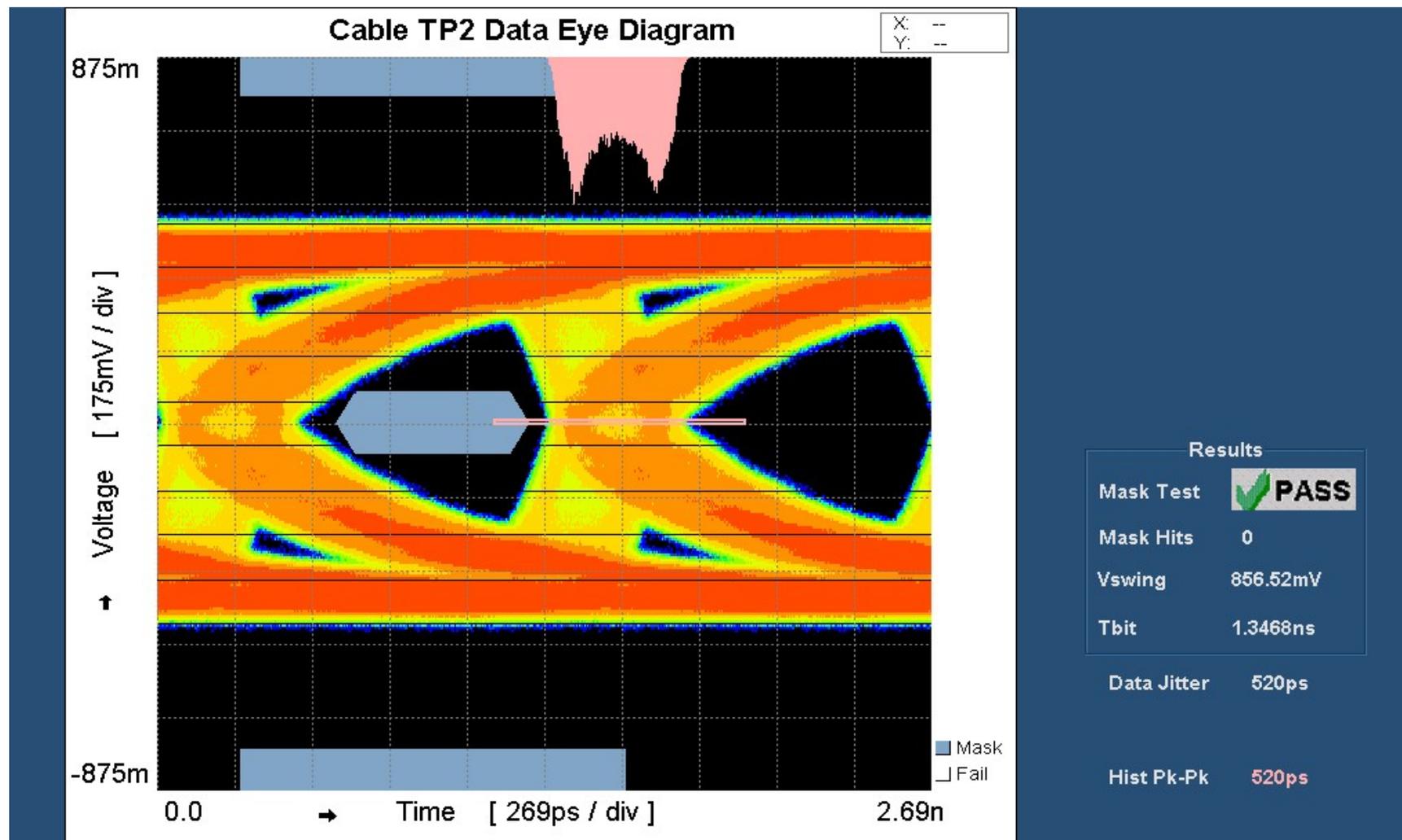
Figure 4-14 Absolute Eye Diagram Mask at TP2 for Sink Requirements

线缆的测试连接

For Category 1 or Category 2 Testing:



TP2眼图测试结果

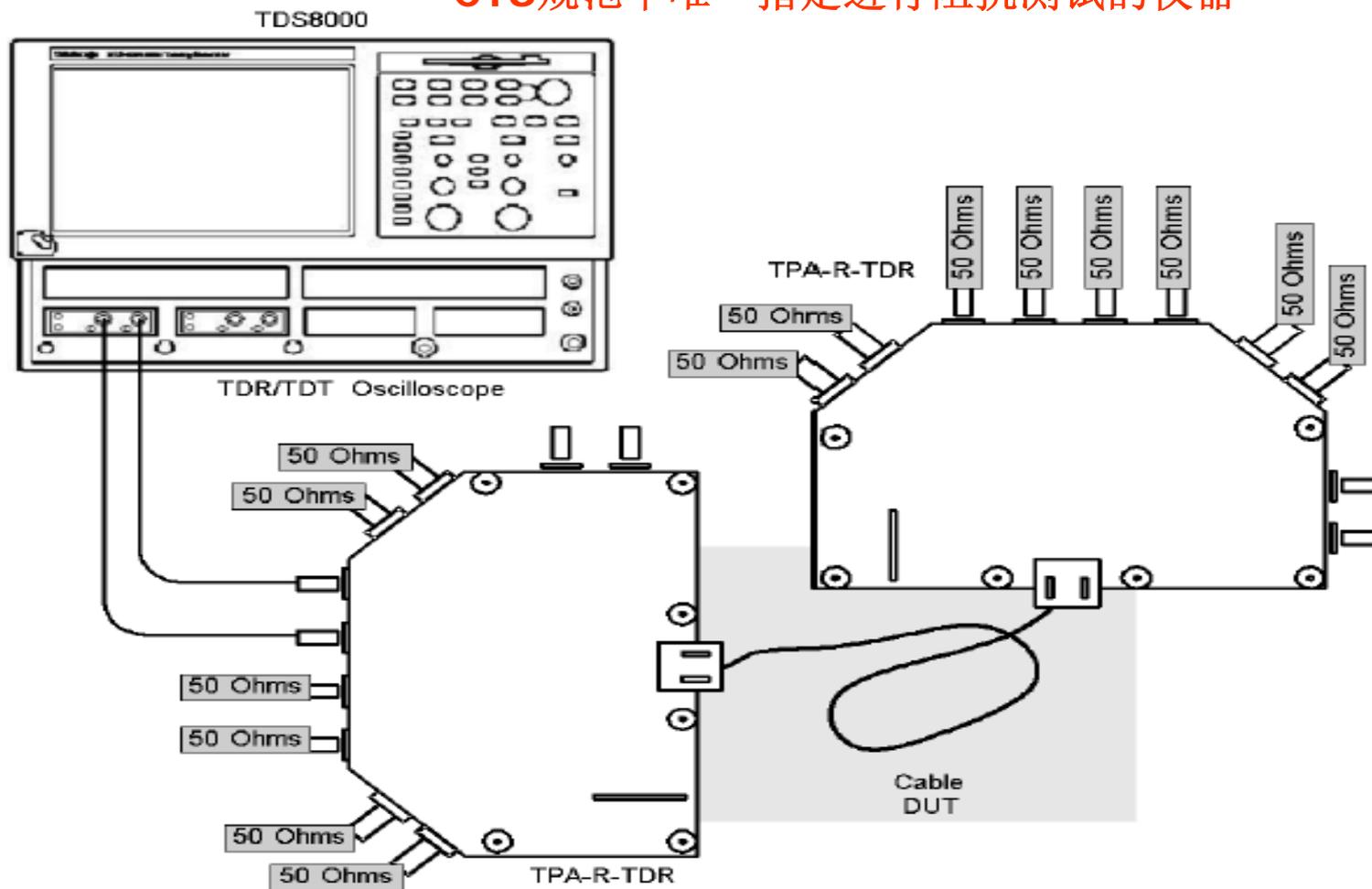


Cable差分阻抗测试5-8

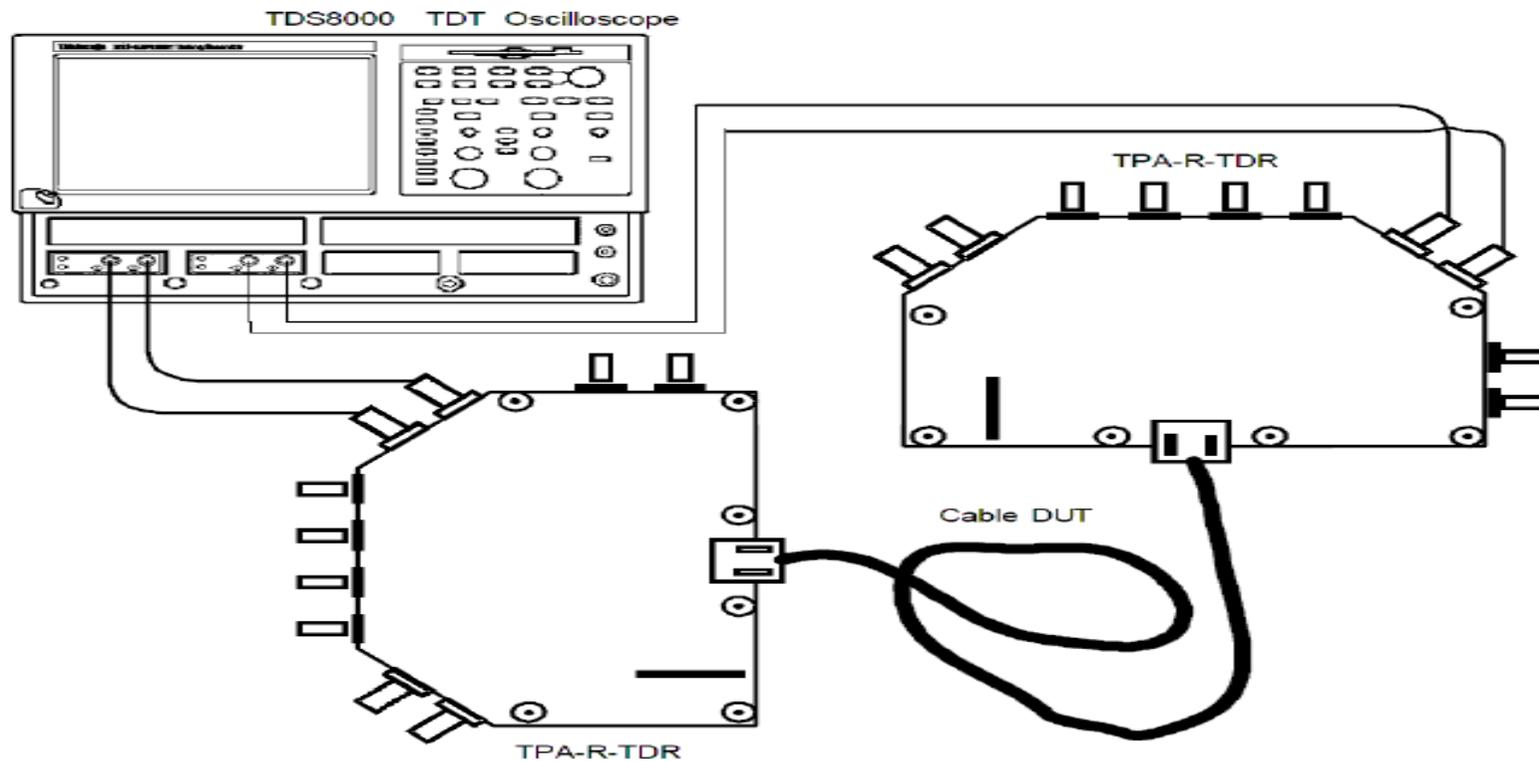
- 不管是ATC认证还是用户预测试，都强制要求测试该项目
- 要求 T D R 采用200ps的Rise Time filter
- 阻抗要求：
 - (ZDIFF_CABLE_LOW < 90Ω) OR (ZDIFF_CABLE_HI > 110Ω) 则 FAIL.
 - (ZDIFF_CONN_LOW < 75Ω) OR (ZDIFF_CONN_HI > 125Ω) 则FAIL.
 - (ZDIFF_CONN_LOW < 85Ω) OR (ZDIFF_CONN_HI > 115Ω)，如果 阻抗偏离超过 250psec 则 FAIL

Cable差分阻抗测试5-8

CTS规范中唯一指定进行阻抗测试的仪器



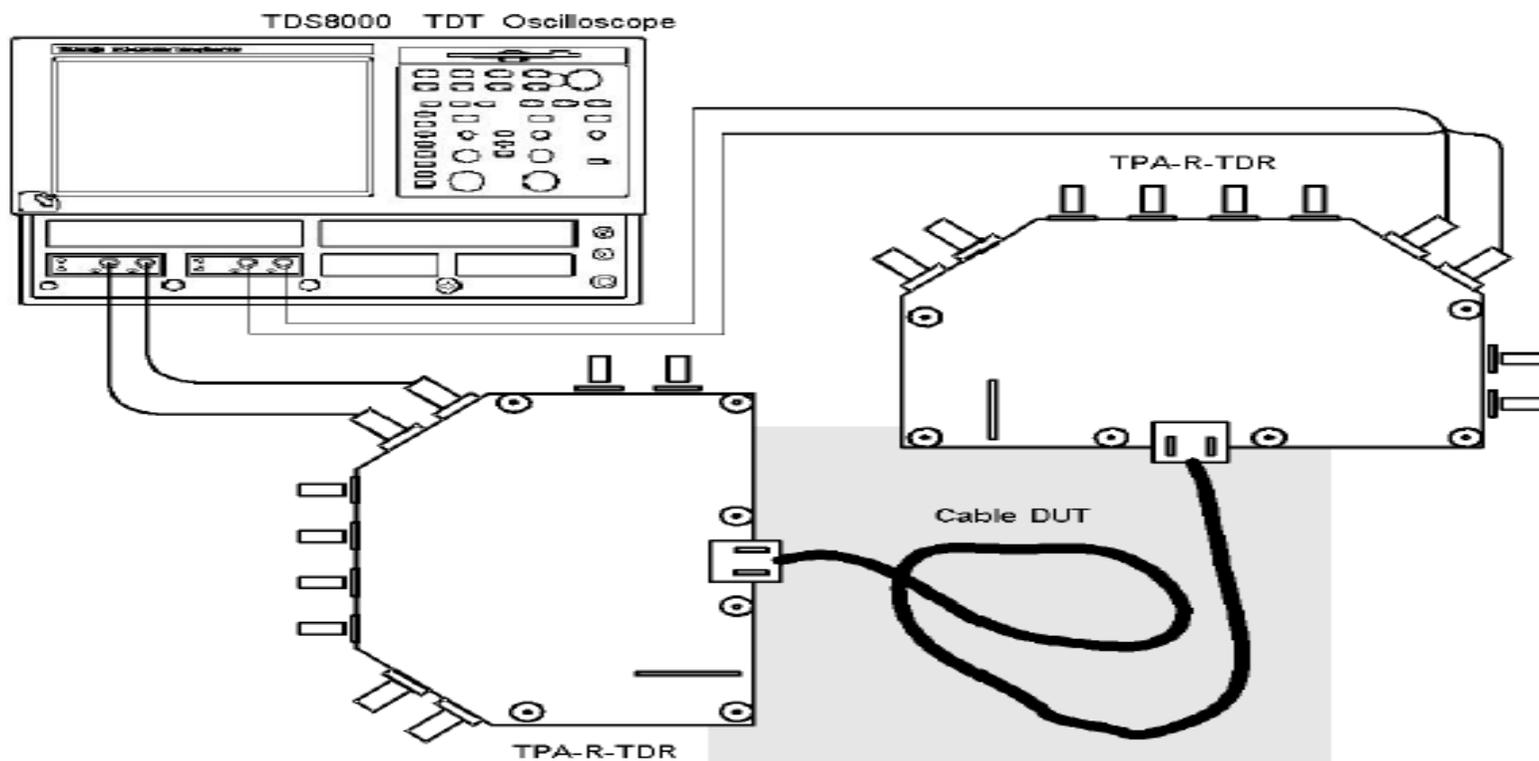
Cable intra-pair skew 5-4 测试



Cable Category is 1: If $(TIPSKEW > 151ps)$ then FAIL.

Cable Category is 2: If $(TIPSKEW > 111ps)$ then FAIL.

Cable inter-pair skew 5-5 测试



- 每测试一对信号均进行一次保存，最后统一进行比较
- Cable Category is 1: If $(TXPSKEW > 2.42ns)$ then FAIL.
Cable Category is 2: If $(TXPSKEW > 1.78ns)$ then FAIL.

Tektronix solution

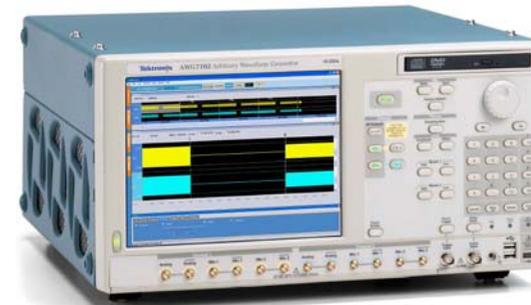
DPO70804B/DSA70804B

Digital Phosphor Oscilloscope



DTG5334
Digital Timing
Generator
With #3 M30

DSA8200



TDSHT3
Compliance
Test
Software



P7313SMA
Differential Probes



P80318
TDR Probe



TPA-x
Test Adapters

AWG7122B

