

PWM 電路設計技術

脈衝寬度變調(PWM:Pulse Width Modulation)電路除了可以監控功率電路的輸出狀態之外，同時還提供功率元件控制信號，因此廣泛應用在高功率轉換效率的 switching 電源、馬達 Inverter、音響用 D 極增幅器、DC-DC Converter、UPS 等各種高功率電路。

接著本文要介紹 PWM 動作原理，同時還要深入探討可以利用軟體變更輸出功率、電流等高功率規格的數位式 PWM 電路應用技巧。

動作原理

如圖 1 所示 PWM 電路主要功能是将輸入電壓的振幅轉換成寬度一定的脈衝，換句話說它是將振幅資料轉換成脈衝寬度。一般 switching 輸出電路只能輸出電壓振幅一定的信號，為了輸出類似正弦波之類電壓振幅變化的信號，因此必需將電壓振幅轉換成脈衝信號。

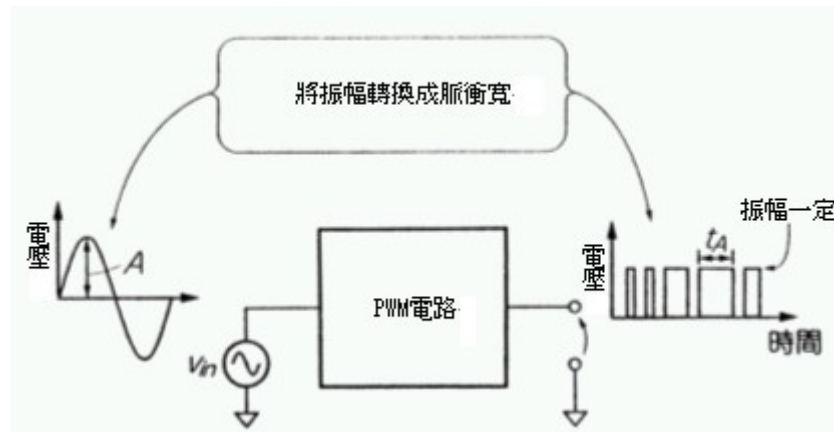


圖 1 PWM 電路主要功能

如圖 2 所示高功率電路分別由 PWM 電路、Gate 驅動電路、Switching 輸出電路構成，其中 PWM 電路主要功能是将三角波的振幅與指令信號進行比較，同時輸出可以驅動功率 MOSFET 的控制信號，透過該控制信號控制功率電路的輸出電壓。

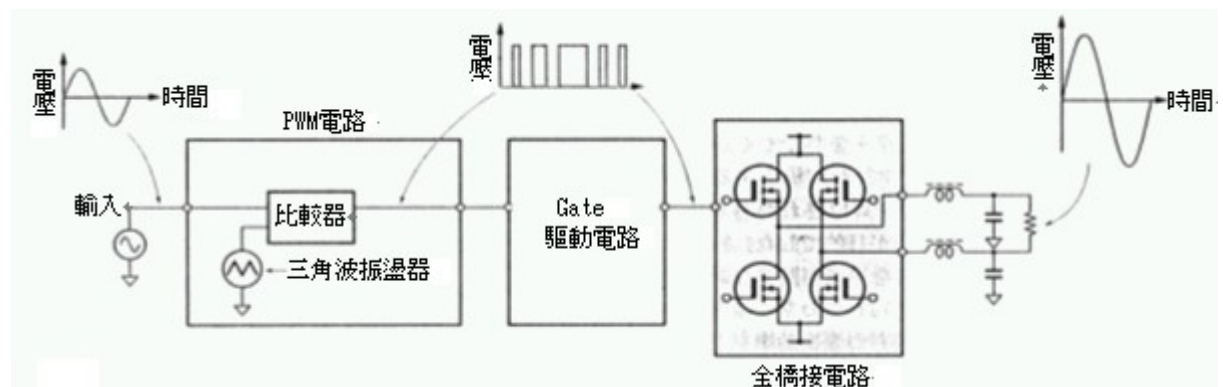


圖 2 PWM 電路在高功率電路中的扮演的角色

由圖 2 可知 PWM 必需具備可作一定頻率振盪的三角波振盪器。圖 3 是可以產生信號 carry 的振盪電路，一旦開起電源該振盪器就會開始自動振盪同時輸出鋸齒狀信號，該鋸齒狀波形振盪器的輸出波形與輸入信號的信號振幅，如果被輸入到比較器(comparator)，該比較器就會輸出 PWM 波形。

如圖 3 所示 current mirror 的輸出電流(I_1)取決於電阻 R_T ，current mirror 電路會使 $I_1 = I_2$ ，換言之電容器 C_T 會利用 I_2 充電，比較器 IC_1 則檢測 C_T 兩端的電壓，當電壓達到預設值 T_{r1} 就會變成 ON 並且開始進行放電，換言之只要反覆上述動作， C_T 兩端會輸出鋸齒狀波形，至於振盪頻率則取決於 R_T 阻抗值構成的電流值，以及 C_T 靜電容量構成的充電時定數。

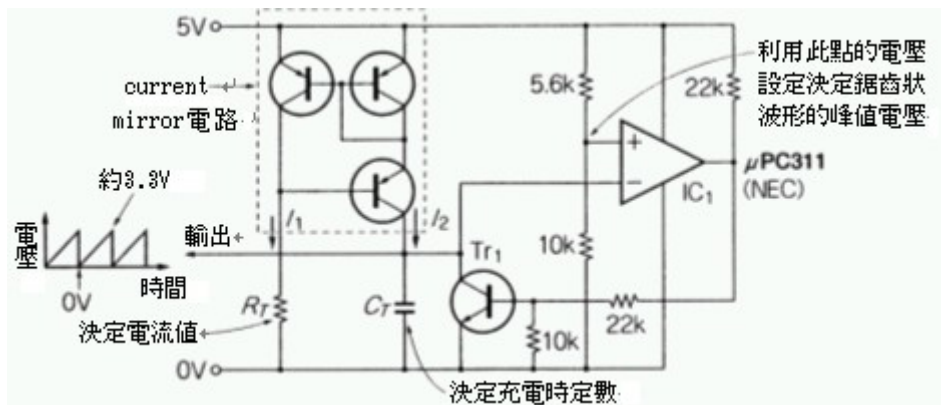
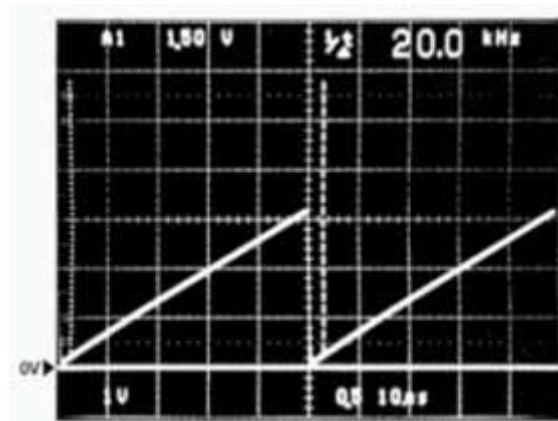


圖 3 carry 產生電路

照片 1 是觀察圖 3 carry 電路後獲得的輸出波形，由照片可知波形呈一定傾斜直線性上升接著遽降變成 0V；圖 4 是目前常用 4 種內建控制 IC，PWM 電路用的 carry 信號的波形，由圖可知實際波形分別有鋸齒狀與三角形兩種。



照片 1 圖 3 carry 產生電路的輸出波形
(1V/div., 10 μ s/div.)

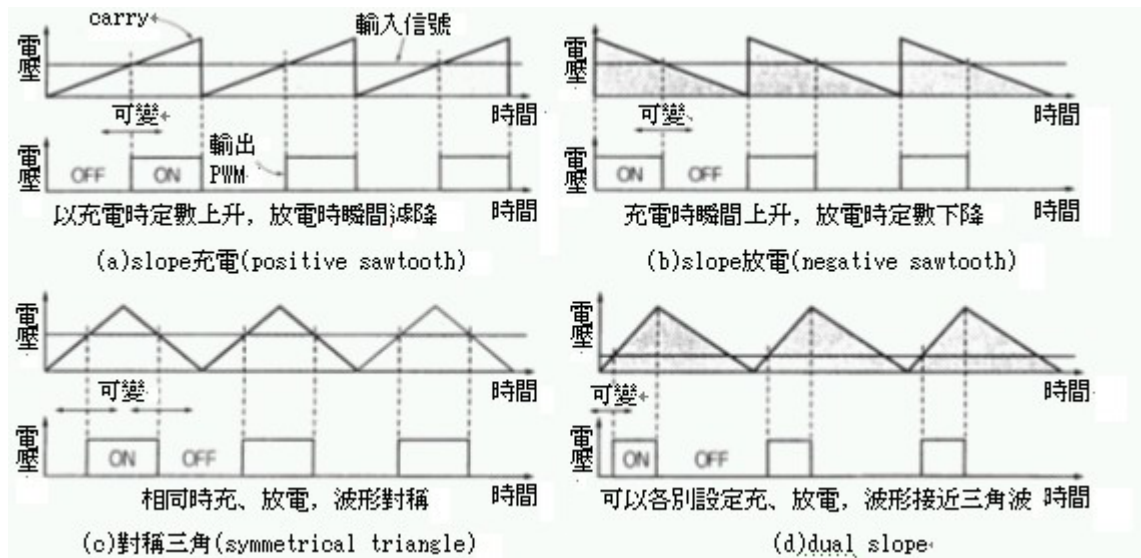


圖 4 PWM 控制 IC 常見的 carry 信號

圖中的 slope 充、放電振盪器是以三角波的谷底當作基準時間，因此不論是充電時間或是放電時間都可以任意更改，不過 ON 時間則採用脈衝寬度方式控制；對稱三角波則分別在 slope 上改變 ON/OFF 雙方的 timing；dual slope 三角波則將充、放電時間其中一項設成 ON/OFF 時間，接著在 slope 上改變 ON timing 並控制脈衝寬度，不過整體而言為精確獲得 OFF 時間，目前 PWM 控制方式依舊是市場主流。

圖 5 是將上述圖 3 產生的鋸齒狀波形加入比較器的反相端子，同時將輸入信號輸入到比較器的非反相端子，如此一來比較器的輸出波形會變成與脈衝寬度呈一定比例的矩形波，當脈衝周期一定時頻率會與鋸齒狀波形振盪器的頻率相同，只有輸出的脈衝寬度會改變，周期則維持一定。

產生 PWM 信號的比較器又稱為 PWM 比較器，如果將比較器脈衝的面積平均化，該值與輸入信號的振幅呈一定比例，換言之以振盪器當基準製作鋸齒狀波形，再將檢測獲得的直流信號變化轉換成脈衝寬度，如此一來便可透過輸入信號，改變脈衝寬度同時還可以控制電力(power)。

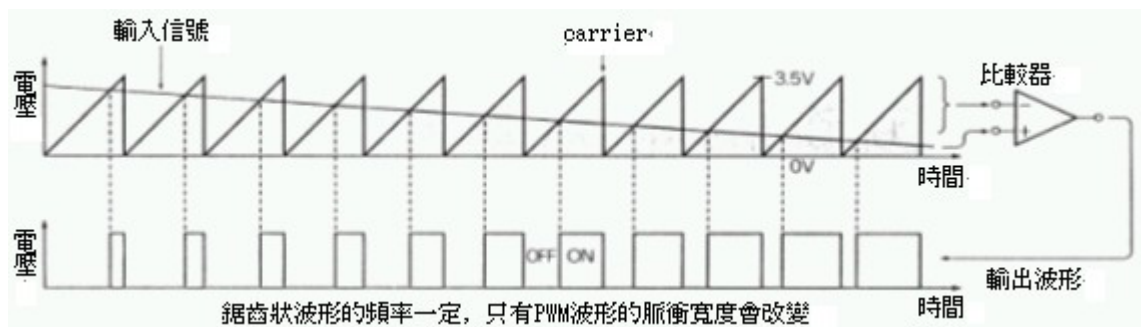


圖 5 PWM 電路的基本動作特性

如圖 6 所示比較單元的電路又分成兩種結構，分別是：

- 利用三角波的峰谷固定 OFF timing，接著在 slope 上改變 ON timing 的 ON 轉換(transition)方式(圖 6(a))(又稱為前緣控制)。
- 利用三角波的峰谷固定 ON timing，接著在 slope 上改變 OFF timing 的脈衝寬度，亦即所謂的 Off 控制方式(圖 6(b))(又稱為後緣控制)。

如果 switching 電源的輸出電壓過高的話，PWM 電路會使該電壓降低，此時會釋出 over shoot 同時出現 under shoot;利用 ON/OFF 轉換方式會分別釋出 over shoot 與 under shoot。

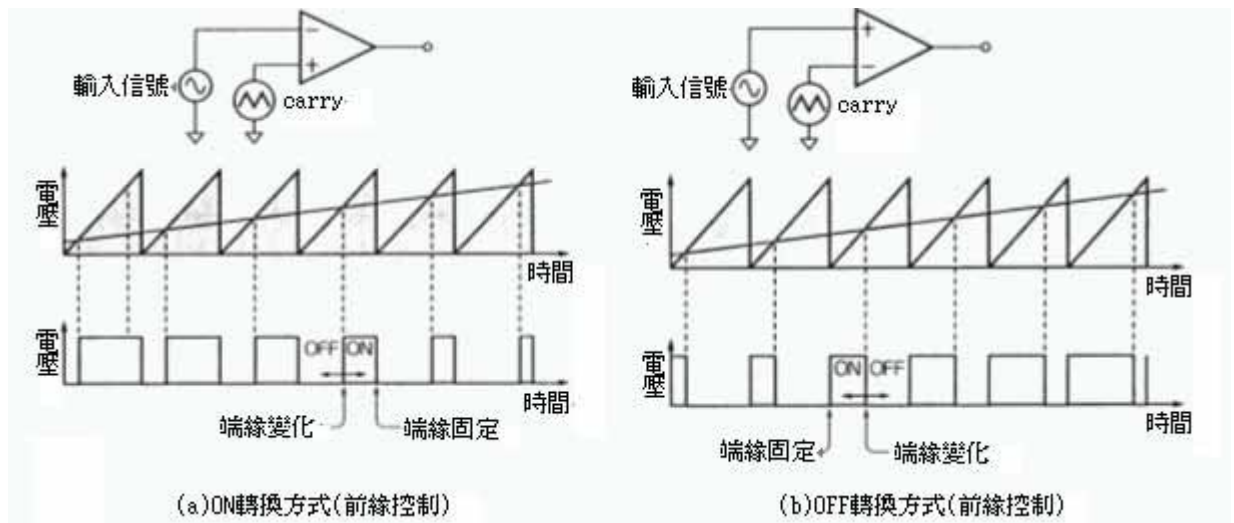
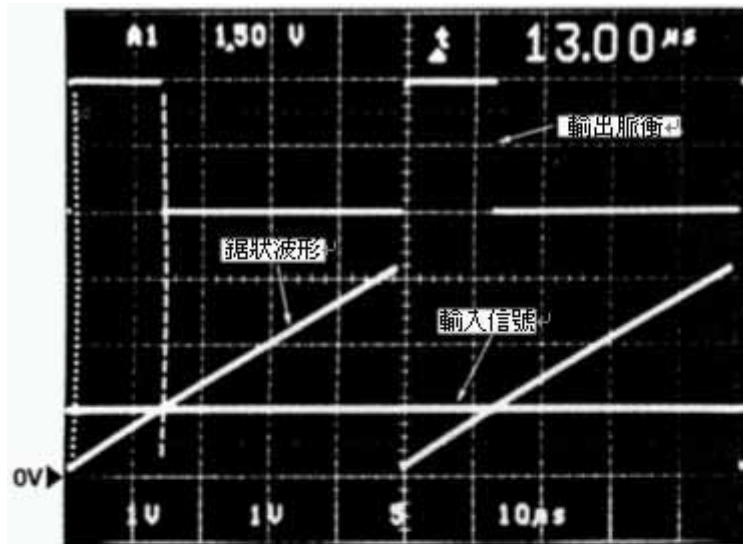
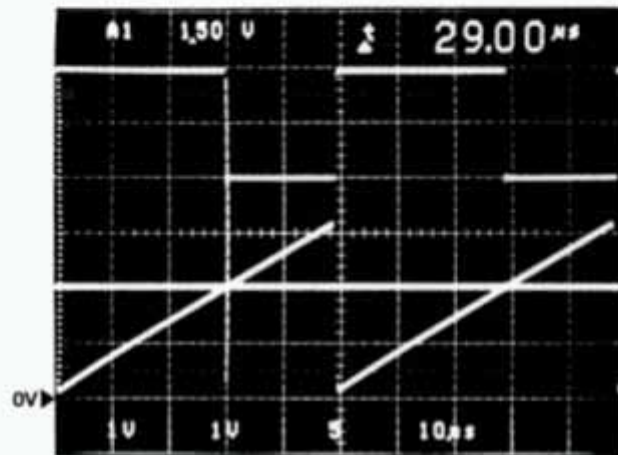


圖 6 PWM 控制 IC 常用的比較電路

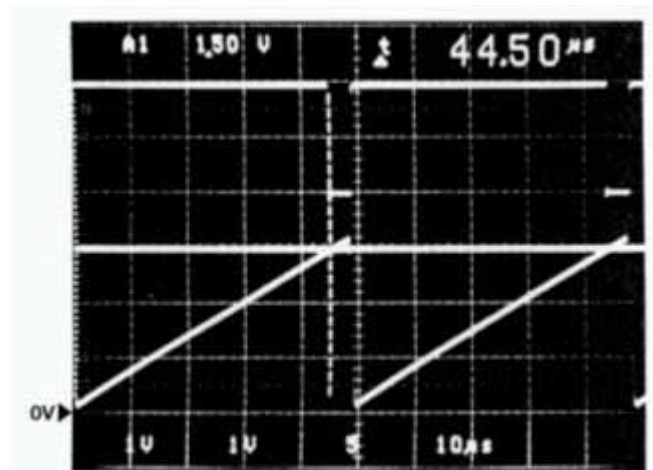
照片 2 是輸入信號作 1~4V 變化時，PWM 比較器的輸出脈衝波形、鋸齒狀波形以及輸入信號實際狀態；圖 7 是照片 2 的測試電路。



(a) 低Level輸入信號，輸出脈衝的H極短



(b) 中Level輸入信號



(c) 高Level輸入信號，輸出脈衝的H極長

照片 2 圖 3 的 carry 產生電路與比較器整合後的 PWM 電路變調波形(1V/div.,10μs/div..)

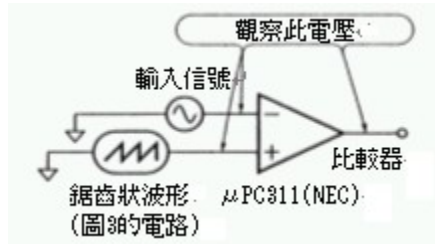


圖 7 照片 2 的測試電路

輸入信號 1V 時輸出脈衝”H”期間大約 13 μ s(25%duty), 2V 時大約 29 μ s(60%duty), 3V 時大約 45 μ s(90%duty), 此外 4V 時鋸齒狀波形的電壓非常高, 因此仍維持”H”狀態。必需注意的是不論檢測定電壓電源的輸出電壓, 或是定電流電源的輸出電流, 藉此獲得的結果被當作直流信號輸入到 PWM 比較器時, 基於穩定輸出電壓等考量一般都採用歸返 loop 方式, 接著再利用輸出電壓或是輸出電流, 改變 switching 元件的 on duty, 進而達成穩定輸出電壓或是輸出電流的預期目標。

Carrier 產生電路與比較器必備性能

PWM 控制 IC 的三角波會影響功率電路的特性, 其中最重要的參數分別是:

- 振盪波形
- 振幅電壓
- 波形的直線性

接著詳細介紹上述各參數對功率電路的影響。

由於三角波的振幅越大噪訊越強, IC 的消費電力與起動前電流也隨著增加, 實際上爲了降低振盪器的端子阻抗(impedance)並使動作穩定, 因此加大電容器 C_T 的容量成爲重要指標, 一般而言振盪頻率 100kHz 時, C_T 若超過 1000pF 的話, 即使出現噪訊也能夠穩定動作。

類似圖 3 carry 產生電路的電容器 C_T 可以與阻抗值 R_T 組合, 例如與可以獲得振盪頻率爲 100kHz 的時定數組合時, 1000pF 電容器的容量阻抗值大約是 10k Ω , 100pH 時的阻抗值大約是 100k Ω , 雖然後者的充電電流會減少 10 倍, 可以作低電力(低功率)動作, 不過實際上爲了提高抗噪訊特性, 充分的充電電流反而更容易獲得良好的動作效果。

如圖 8(a)所示 slope 呈直線性的話, 此時若對直流信號變化進行三角波任意點控制, 輸出脈衝的寬度會以相同速度變化; 相較之下 slope 如果呈非直線性三角波的話, 隨著三角波任意點控制, 由於可以改變輸出脈衝寬度的速度也會隨著發生變化, 因此無法獲得均一的控制特性圖 8(b)。

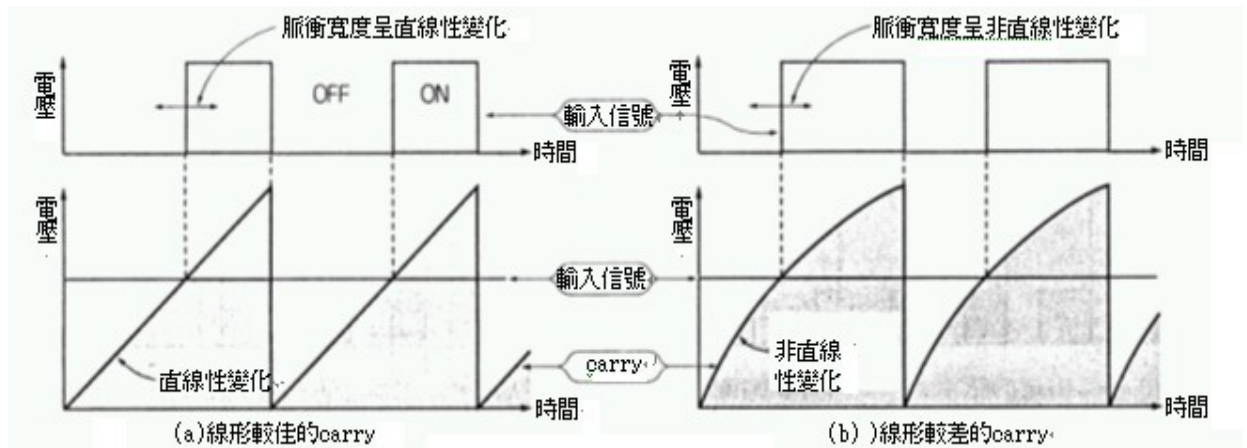


圖 8 carry 與 PWM 電路反應特性

如圖 9(a)所示 PWM 電路的比較器反應速度若是無限大的話，當輸入信號的電壓 Level 為 0V 時，比較器的輸出脈衝 duty 變成 1；輸入信號的電壓為鋸齒狀波形最大值時，比較器的輸出脈衝 duty 則變成 0，然而實際上比較器 IC 的反應速度並不是無限大，所以無論如何都會出現類似圖 9(a)所示的延遲現象(使用 $t_{D(on)} > t_{D(off)}$ 的比較器 IC)。

由圖 9 可知脈衝寬度比理想比較器的輸出脈衝短，類似這種比較器即使輸入信號為 0V duty 也不會變成 1，而且輸入信號變成 carry 最大值之前 duty 會變成 0，其結果造成可以控制的功率範圍變小，不過若是在 $t_{D(on)} > t_{D(off)}$ 與施加歸返電路等前提下，基本上比較器都可以正常動作。

此外 PWM 控制 IC 的 carry 頻率只要不超過 100kHz 就不會有輸出、入信號延遲問題；反之 carry 頻率若超過 500kHz 以上輸出、入信號延遲問題就非常明顯，此時不只是 PWM 比較器，即使三角波形振盪器與 PWM 比較器的輸出阻抗，以及之後的輸出驅動器都會受到影響。由於比較器的反應速度一旦變慢，短路的檢測也隨著延緩，過電流保護電路的起動也會受到影響，最後導致功率元件(power devices)遭受破壞，有鑑於此某些 PWM 控制 IC，內建 PWM 電路以外的過電流保護專用比較器，當電路發生短路時能夠在最短時間內關閉驅動器的輸出，試圖藉此避免功率元件遭受嚴重破壞。

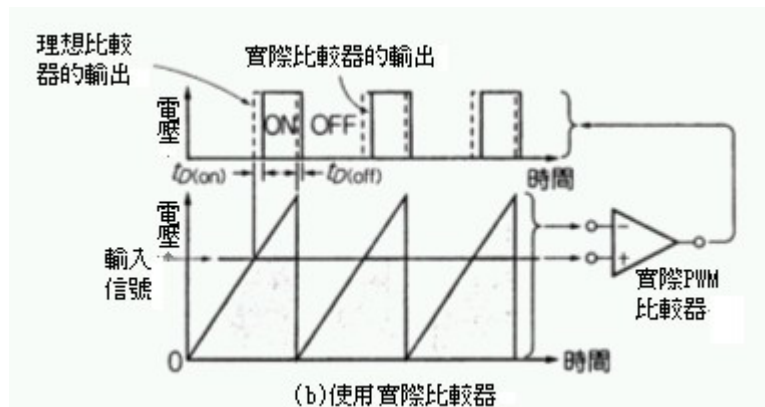


圖 9 比較器的延遲對功率電路控制範圍的影響

圖 10 是 PWM 電路的 Gain，假設 PWM 的 Gain 為 G_{PWM} ，它可用下式表示：

$$G_{PWM} = V_{out} / V_{in}$$

V_{out} : 輸出電壓

V_{in} : 控制電壓

根據上式可知當輸入信號 $V_{in}=1.5V$ ，輸出信號 $V_{out}=12V$ 時，PWM 的 Gain 大約是 8 倍。一般而言 PWM 的 Gain 越大，open loop gain 也隨著變大，因此輸出電壓的精度、阻抗、偏斜都必需設法改善。

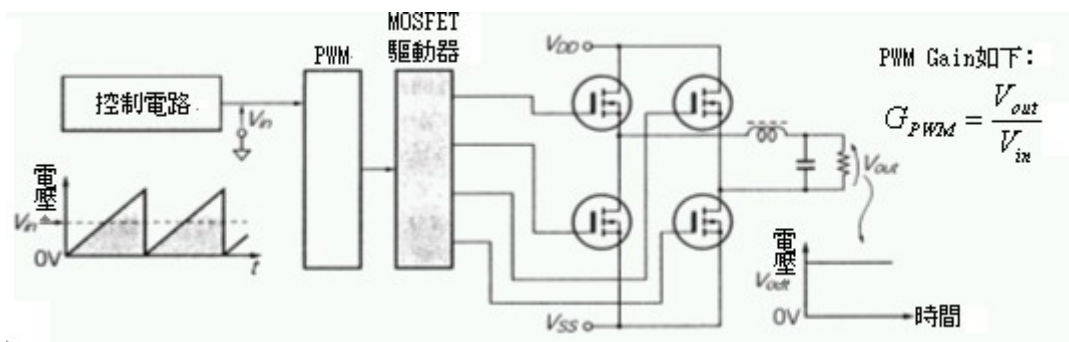


圖 10 PWM 的 Gain

數位輸入 PWM 電路設計

目前市面上有許多內建數位 PWM 電路的單晶片微處理器與 DSP 可供選擇，例如 Renesas 的 H8 系列產品幾乎都有內建數位 PWM 電路，除此之外還有許多 DSP 也都有內建數位 PWM 電路。接著要介紹利用數位控制的 PWM 電路動作特性。

圖 11 是利用泛用邏輯 IC 製成的數位輸入 PWM 電路，它的解析度為 8 位元，carry 頻率為 20kHz；照片 3 是該數位輸入 PWM 的電路基板實際外觀。

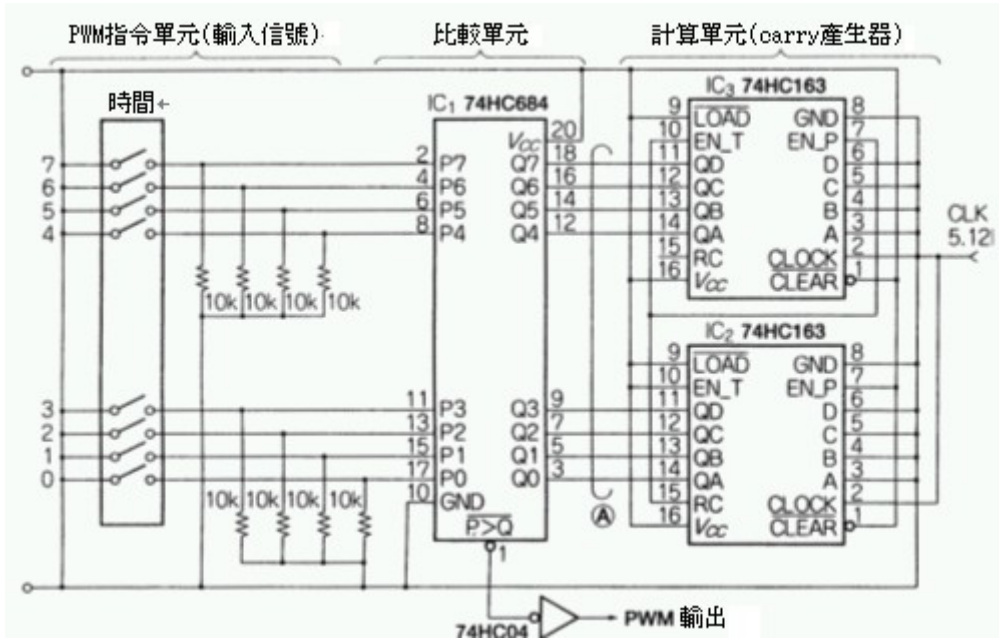
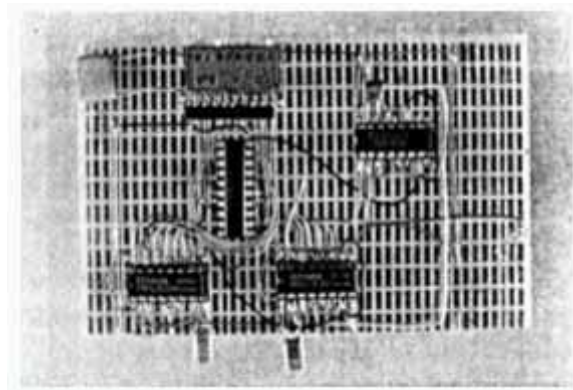


圖 11 8 位元，20kHz carry 頻率的數位輸入 PWM 電路



照片 3 8 位元，20kHz carry 頻率的數位輸入 PWM 基板

clock 頻率為 5.12kHz，信號源使用可以將正弦波振盪器的輸出作波形整形的石英振盪器。上述 clock 信號源利用 74HC163 分割成 1/28，同時產生頻率為 20kHz 的 carry 信號。

圖 12 是 counter IC 74HC162 的 timing chart；圖 13 是 8 位元等級(magnitude)比較器 74HC684 的功能方塊圖。輸出電壓頻率為 50/60Hz 的交流輸出 switching 電源，基於波形偏斜與轉換效率等考量，一般 carry 頻率大多是 20kHz，由於 20kHz 的一周期為 50 μ s，50Hz 的一周期為 20ms，因此正弦波一周期的脈衝數等於 20ms/50 μ s=400 脈衝。

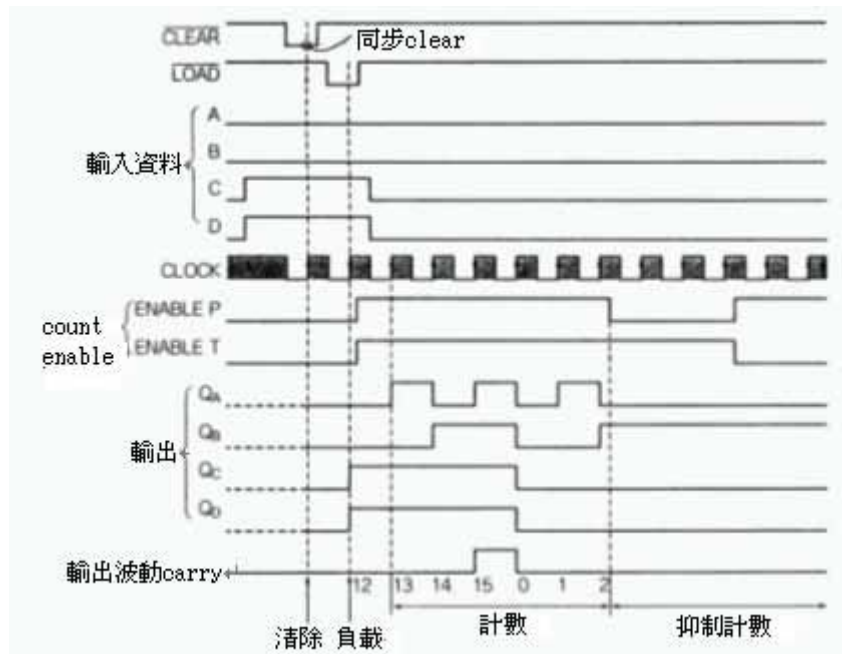


圖 12 4 位元 binary counter IC 74HC162 的 timing charter

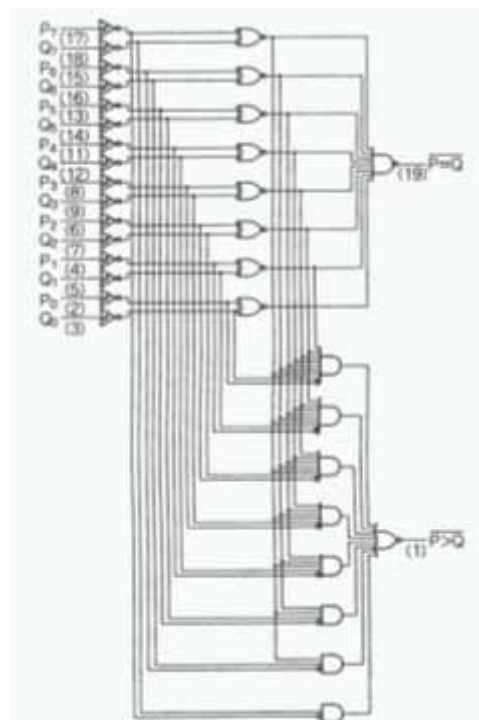


圖 13 8 位元等級比較器 74HC684 的功能方塊圖

動作上首先利用 DIP 開關設定 8 位元的信號(它相當於上述類比 PWM 的信號輸入), 如此便可以將 8 位元的信號輸入到比較器 IC 74HC684 內部, 接著使用 2 個

8 位元的計數器(counter)依照 0~255 順序, 使 4 位元二進位(binary)計數器 74HC163 輸出計數(此時計數器相當於 carry 產生器, 比較器相當於 PWM 的比較器)。

假設取圖 11 的 carry 產生器(亦即計數器的輸出(部)),以及 clock 為橫軸進行描繪(plot),就可以獲得圖 14 的輸出波形特性圖。如果計數器的輸出一直到 $2^8-1=255$ 都能夠 count up 的話,此時只要簡單的 reset 動作就可以歸零,並獲得階梯狀的三角波。至於比較器 74HC684 主要功能,是使 DIP 開關的輸出信號與計數器的輸出信號進行比較。

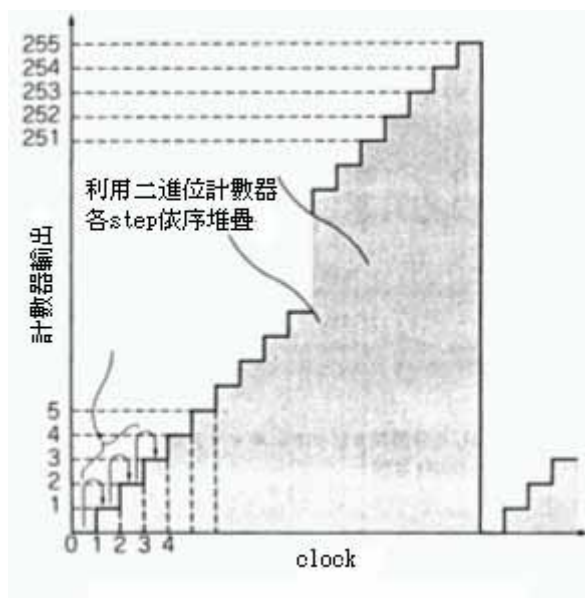
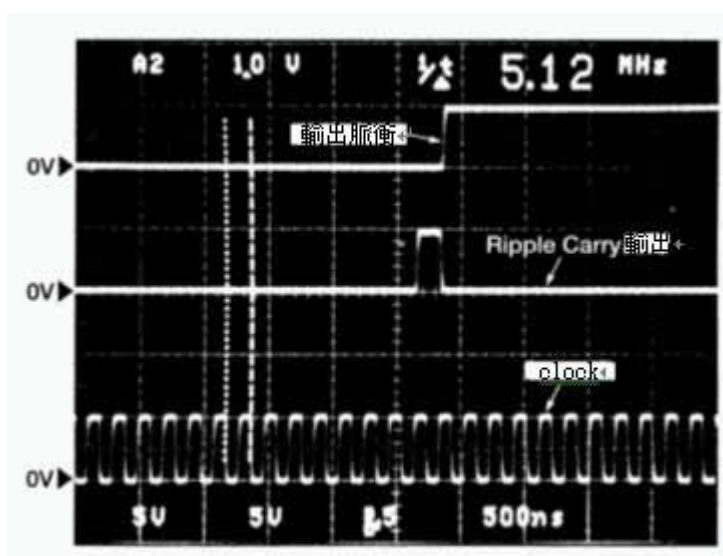


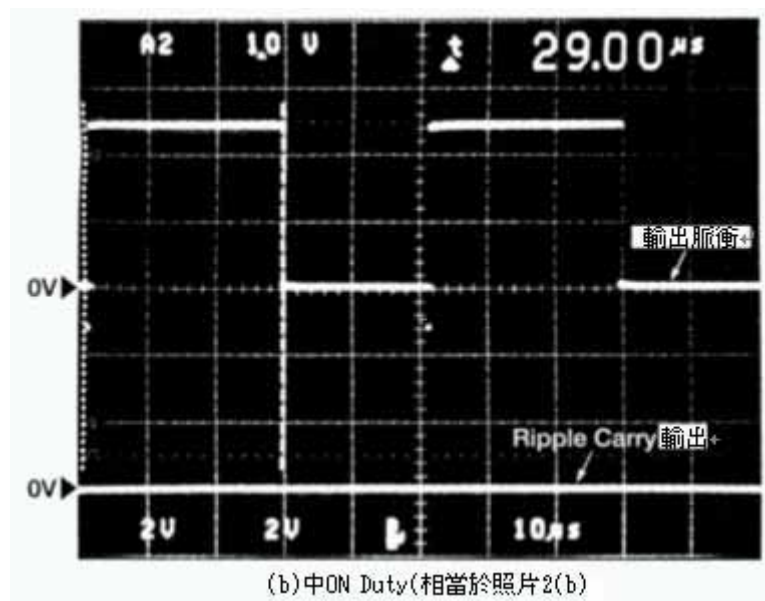
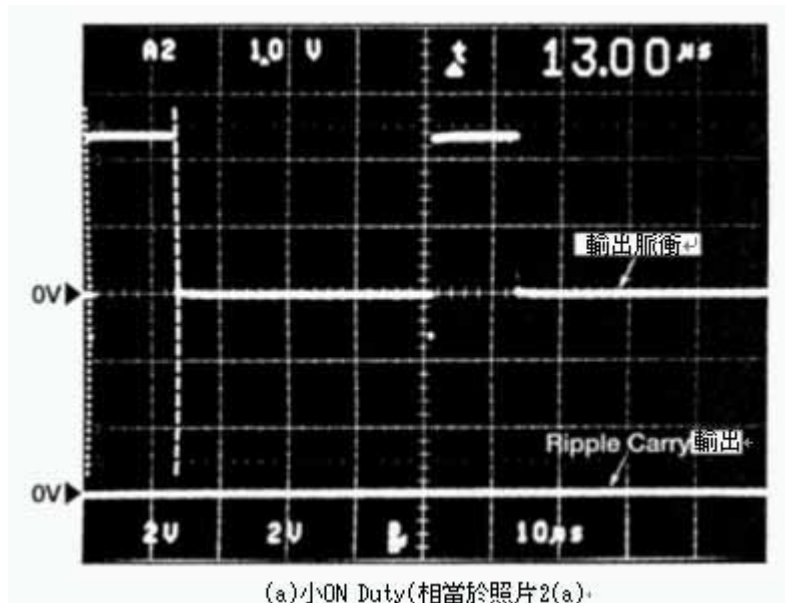
圖 14 Carry(圖 11)的輸出波形特性

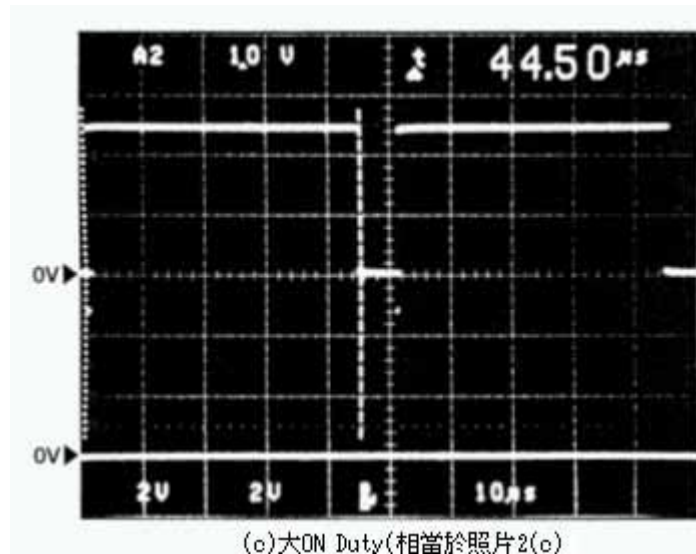
照片 4 是上述圖 11 數位輸入 PWM 電路各部位的動作波形,由上而下分別是 PWM 輸出脈衝的站立端緣(edge)、IC₃ 第 15pin(counter 255 時的”H”),以及 5.12MHz 的時序(clock)波形。



照片 4 圖 11 數位輸入 PWM 電路各部位的動作波形
(5V/div.,500ns/div.)

照片 5 是上述圖 11 電路的動作波形，它幾乎與類比 PWM 電路完全相同條件動作，由上而下分別是輸出脈衝與 IC₃ 第 15pin(Ripple Carry Output)的脈衝波形。





照片 5 圖 11 數位輸入 PWM 電路的動作(5V/div.,500ns/div.)

圖 11 是 8 位元數位輸入 PWM 電路，單位 cycle 脈衝寬度只能作 256 階變化，換句話說該電路的分解能為 1/256，若換算成時間頻率為的 20kHz 脈衝寬度為 50 μs，換句話說 $50 \mu s \div 256 = 0.195 \mu s$ 大約只能獲得 0.2 μs 的控制精度。

假設上述數位輸入 PWM 電路適用於 48V 輸出的電源，如此一來單位 step 為 0.4%，若換算成電壓大約可作 188mV 變化，如此的電壓變化根本稱不上所謂的精密控制，理論上提高位元數可以增加電路的分解能，進而獲得更精密的控制，例如 16 位元的分解能為 0.0015%(大約是 0.73mV)，不過根據下式計算結果顯示，此時 clock 頻率卻高達 1310MHz：

$$20\text{kHz} \times 2^{16} = 1310000\text{kHz} = 1310\text{MHz}$$

雖然目前 CPU 的動作頻率還有高頻化發展空間，不過對電源電路而言卻不具實用化價值，尤其是隨著電力轉換除了噪訊對策之外，clock 造成的額外輻射使得噪訊對策更加棘手，雖然類比 PWM 電路的分解能可以無限大，相較之下數位輸入 PWM 電路的分解能卻有一定限制，而且分解能會與位元數呈一定比例關係。

如何決定 Carry 頻率上限

相同輸出電力(功率)時 Carry 頻率越高，電感與電容器就可以更小型化。

switching 電源通常可作 $\frac{1}{\sqrt{f}}$ 比例的小型化，事實上 switching 頻率的高頻化，對使用者也沒有太大幫助，因為高頻化反而更容易引發 switching 損失。決定 switching 頻率的方法之一是參考噪訊(noise)規格，尤其是各種電子產品都會根據特定的頻寬，特別制定動作時的噪訊限度值。噪訊規格中規範的噪訊有 2 種，分別是：

- 從牆面內電源插座(concentric plug)折返的噪訊端子電壓。
- 電波放射的額外輻射。

噪訊端子電壓規範的最低頻率非常低，如圖 15 所示日本資訊處理設備等電波障礙自主規範協會(VCCI)規定的噪訊限度值為 150kHz 以上；美國 FCC 的噪訊限度值為 450kHz 以上。

PWM 控制方式的 switching 電源的 switching 頻率，亦即三角波的頻率若低於上述限度值規範時，就可以輕易進行噪訊對策，因此筆者建議外銷日本地區的資訊設備盡量採用 130kHz 的 switching 頻率，美洲地區則採用 400kHz 的 switching 頻率，尤其是高功率振盪頻率低於規範的限度值，對日後的噪訊對策具有直接助益。

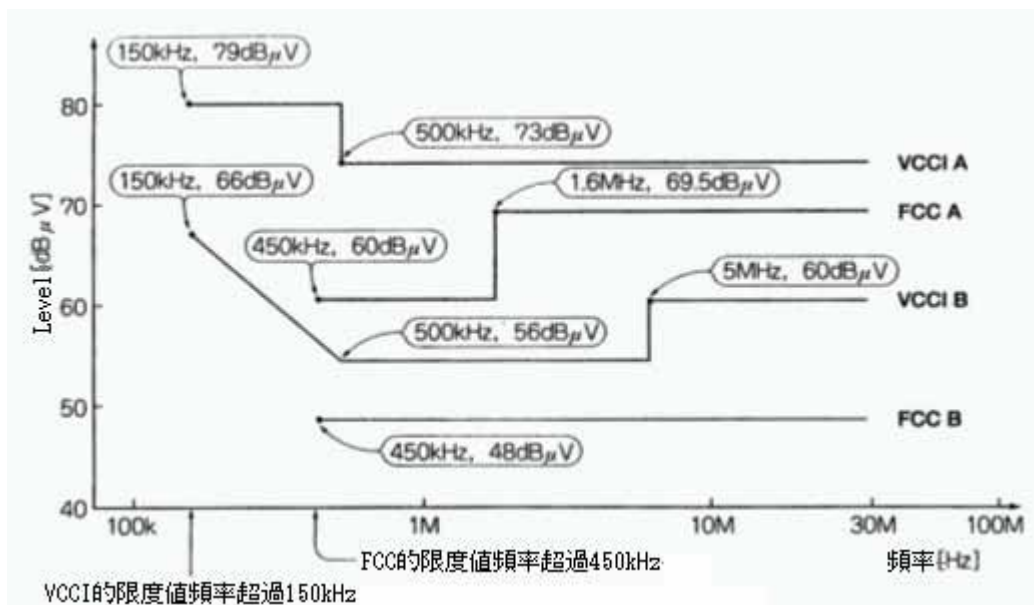


圖 15 雜訊端子電壓的限度值

數位輸入 PWM 電路的 clock 頻率比 switching 頻率高，例如上述 20kHz、8 位元的 switching 頻率為 20kHz，16 位元的 switching 頻率則為 1310MHz，如此高頻電波會變成噪訊四處放射。

至於輻射噪訊的規範，基於 5.12MHz 與 1310MHz 的輻射噪訊對策，必需使用高單價金屬筐體等考量，因此規定限度值不可以超過 30MHz 以上。此外 carry 頻率的上下限則取決於元件的特性，一般而言功率 MOSFET 等 switching 元件的 turn off 時間大多低於 20 μs 以下，若考慮該元件的規範範圍與 dead time，switching 周期的 0.5% 時，根據下式計算結果顯示 carry 頻率的上下限大約是 。

$$f_{sw} = \frac{1}{20ns \times 100 / 0.5} = 250kHz$$

整流電路常見的 fast recover 二極體等高速逆復原時間低於 50ns，此處同樣假設 switching 周期為 0.5%，根據下式計算結果顯示 carry 頻率的上限大約是 100kHz。

$$f_{sw} = \frac{1}{50ns \times 100 / 0.5} = 100kHz$$

雖然計算值相當低不過實際上電路設計時，若干改善技巧仍然可以有效提高 carry 的動作頻率。

switching 方式的電源電路分成數位輸入 PWM 電路與類比 PWM 電路兩種，基於成本效益(cost performance 等考量，類比 PWM 電路方式依舊是市場主流。一般認為 pipeline 積和演算的 DSP，未來若能大幅降低製作成本，類似 Inverter、Switching 電源、DC-DC Converter 等電源電路，勢必全部被數位控制方式取代。