

应用ADS软件进行线性调频和脉冲压缩信号的仿真

肖秋 赵雷
西安电子工程研究所

摘要: 本文提出应用Agilent ADS仿真软件进行信号级线性调频信号和脉冲压缩的仿真,在本文中,我们应用ADS进行包含射频链路和信号处理在内的雷达全系统的仿真,从而实现从chirp基带信号源产生到射频链路的仿真并最终完成脉冲压缩的信号处理。此外,将chirp信号下载到矢量信号发生器输出射频信号,并由矢量信号分析仪进行矢量解调和频谱分析。

关键词: 线性调频 脉冲压缩 Agilent ADS 矢量信号发生器 矢量信号分析仪

1、引言

随着电子技术的日益发展,雷达与电子战系统面临的战场环境信号越来越复杂,对雷达系统而言,各种有源、无源电子干扰信号以及复杂的杂波信号严重的影响了雷达系统对目标的检测和处理。如何逼真的仿真和模拟这些电子战干扰和强地杂波信号成为雷达系统工程师面临的重要课题,同时,如何在强干扰复杂射频环境下,进行雷达系统指标参数的合理配置,也成为系统设计师面临的技术难题。本文提出应用Agilent ADS仿真软件进行信号级线性调频信号和脉冲压缩的仿真,从半实物仿真的角度进行雷达信号模拟,实现线性调频的产生和脉冲压缩信号处理的软件模拟。

ADS (Advanced Design System) 仿真软件是Agilent公司专门面向电路和通信系统设计和仿真的EDA工具。利用ADS软件,可以进行数字信号处理算法、中频和射频集成电路、射频电路板和微波、毫米波混合电路的设计和仿真,并将这些电路和子系统结合起来进行系统级仿真,实现从数字入到数字出的系统仿真,此外,该软件还具有强大的和仪表互连能力,通过仿真软件和仪表的连接,实现测试数据的传输、信号模拟和半实物仿真,扩展测试仪表的功能,实现仿真与测试的统一,实现雷达系统、子系统的设计验证工作。在本文中,我们应用ADS进行雷达信号级仿真,实现从chirp基带信号源产生到射频链路的仿真并最终完成脉冲压缩的信号处理。此外,通过ADS软件将chirp信号下载到矢量信号发生器输出射频信号,并由矢量信号分析仪进行矢量解调和频谱分析。

2、ADS软件系统功能

ADS软件可实现系统仿真和电路仿真两大部分,目前我们购买的是系统仿真部分,主要针对雷达系统进行信号模拟和系统建模,完成雷达的设计验证工作。具体的说,在系统仿真方面,ADS软件的系统仿真提供了雷达系统的自顶向下设计和自底向上的验证能力,可以在ADS软件中进行DSP,模拟,射频,目标,信号路径的单独建模仿真或进行不同部分的协同仿真,帮助雷达总体设计人员进行系统架构设计;在雷达信号模拟方面,利用ADS软件的DSP建模和射频建模能力模拟雷达信号发射系统或加入目标模型模拟雷达回波,并加入相应的噪声源和干扰源,形成复杂雷达信号波形。仿真后的波形直接下载到E8267D矢量信号器产生信号,或将外场采集的数据存储到磁盘阵列、并通过PCI-X高速数据总线实时下载到E8267D中,完成外场环境信号的回放。

此外,ADS与测试仪表互连,还可以实现部件测试,利用ADS软件与安捷伦测试仪表连接,构成半实物仿真平台。ADS软件仿真被测部件的前级以及后级电路。仿真的前级电路输出信号由E8267D信号源产生并用来激励被测件,被测件的响应由分析仪如数字存储示波器、矢量信号分析仪、频谱分析仪记录并在ADS软件中回放,回放的信号继续在后级电路仿真中作为信号源激励后级电路。最终,通过软件与硬件结合的半实物仿真,验证真实部件在虚拟系统中工作的性能,进行指标的优化设计。

3、线性调频脉冲压缩信号的产生原理

为了提高雷达系统的发现能力、测量精度和分辨能力，要求雷达信号具有大的时宽、带宽、能量乘积。但是，在系统的发射和馈电设备峰值功率受限制的情况下，大的信号能量只能靠加大信号时宽来得到。单载频脉冲信号的时宽和带宽乘积接近于1，增大信号时宽势必减小了带宽，大的时宽和带宽不可兼得。因此，对单载频脉冲信号来说，测距精度和距离分辨力同测速精度和速度分辨力以及作用距离之间存在不可调和的矛盾。基于解决这个矛盾，最初提出了线性调频脉冲压缩的概念，在宽脉冲内附加线性调频，以扩展信号的频带，得到的信号时宽带宽乘积大于1，称之为脉冲压缩信号或大时宽带宽积信号。

线性调频矩形脉冲信号的解析表达式可以写成式1形式：

$$S(t) = A \text{rect}\left(\frac{t}{T}\right) e^{j2\pi\left(f_0 t + \frac{kt^2}{2}\right)} \quad (1)$$

f_0 —— 载波中心频率

k —— 线性调频信号的调制斜率

图1、图2分别显示了线性调频信号的时域和频谱图。

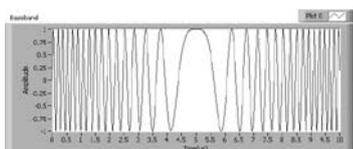


图1.典型线性调频信号

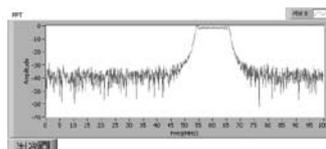


图2.线性调频信号的频谱

当接收的雷达回波信号经过匹配滤波器后，形成极窄脉冲信号，称之为脉冲压缩信号，脉冲压缩可以通过模拟和数字的办法实现，模拟的办法是采用声表面波（SAW）滤波器完成脉冲压缩，数字脉冲压缩通常有时域法和频域法，本文采用时域卷积进行线性调频信号的脉冲压缩。

4、线性调频脉冲压缩信号的ADS实现

下面是利用ADS仿真雷达Chirp信号的产生和脉冲压缩信号处理的设计实例，系统主要包括：ADS、矢量信号发生器E8267D、矢量信号分析仪89641和矢量信号分析软件89601A。在ADS软件中通过控制滑块移动，改变目标距离，通过Agilent Ptolemy仿真器的设置，在ADS和89601A软件中观测脉冲压缩前后波形幅度变化情况。图3给出ADS仿真的流程图，在ADS环境下完成Chirp信号的产生，上变频到10GHz射频信号，碰到目标后进行信号的接收、下变频处理并完成匹配滤波和脉冲压缩。Chirp信号的产生和接收以及脉冲压缩的处理结果均可通过89601A矢量信号分析软件完成信号的分析与显示，距离变化过程则在ADS软件进行图形显示。

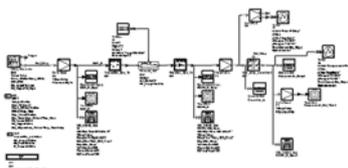


图3.线性调频脉冲压缩信号仿真

系统的参数均由变量传递，这可以方便灵活的进行参数的控制和回传，使ADS软件进行系统仿真犹如在仪器上进行频率、功率等参数设置一样方便，本文的线性调频带宽为±5MHz。

以下图片为仿真结果：

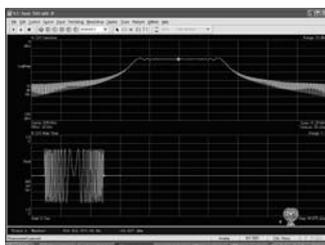


图4.应用89601A软件显示的chirp信号

图4是通过89601A矢量信号分析软件显示的ADS产生的Chirp信号,上半部分为其频谱,下半部为其时域信号,可以清楚的看到该Chirp信号带宽为10MHz左右,其基带调制信号具有正负对称特性。

图5为在ADS环境下某距离段的目标回波情况,左图为脉压前的接收回波,右图为脉压后信号取包络的仿真结果。图6、图7则显示在89601A软件对脉压处理前后的回波仿真结果。

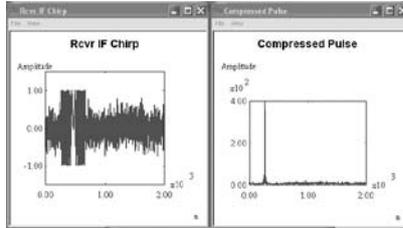


图5.在ADS环境下目标在某距离段的脉压处理前后仿真结果

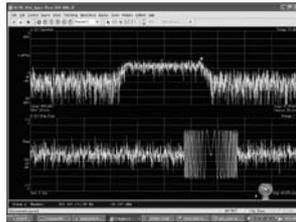


图6.用89601A显示的接收到的脉冲压缩前的回波信号

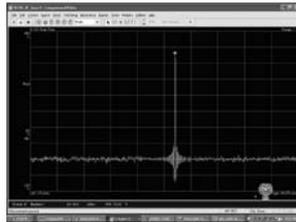


图7.89601A显示的脉冲压缩后的回波信号

下面几幅图片显示当目标后移以后,幅度变化情况,其中图8为ADS环境下的仿真结果,可以看到脉压前后目标回波在时域上有明显的后移,随着目标距离的后移,脉压前后的回波信号幅度发生衰减,图9、10显示在89601A软件下脉压前后幅度的变化过程。

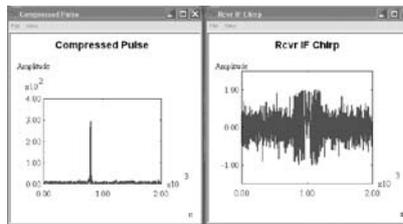


图8.目标移动后的脉压处理前后仿真结果

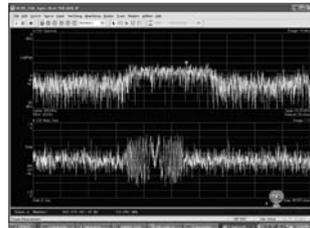


图9. 脉压前的回波信号

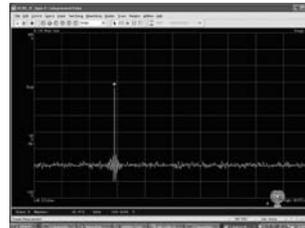


图10. 脉压后的回波信号

在上例基础上我们通过GPIB总线,通过ADS向矢量信号发生器E8267D下载chirp信号,并由矢量信号分析仪对chirp信号进行接收和解调。这一部分工作我们主要是通过ADS、矢量信号发生器E8267D、矢量信号分析仪89641,组成信号级的雷达半实物仿真系统,系统的组成框图见图11所示:

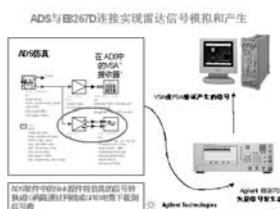


图11. 信号模拟组成框图

ADS原理设计图如图12所示:



图12. ADS完成信号模拟仿真原理图

仿真结果如图13、14所示, 其中图16表示通过矢量信号发生器E8267D实际输出到矢量信号分析仪89641进行矢量解调和频谱分析, 图14表示软件仿真的结果。

5. 结束语

通过ADS软件我们进行了线性调频信号的仿真与模拟, 并通过89601A软件对chirp信号进行解调, 此外, 采用时域卷积的算法, 在ADS软件中进行线性调频信号的脉冲压缩的仿真。通过这些仿真实验, 不但从纯数字环节对系统设计提供有效的设计依据, 同时, 将仿真的chirp信号下载到矢量信号发生器中完成射频复杂信号的调制, 并由矢量信号分析仪实时接收和解调, 并将在ADS软件中对仿真的回波信号进行数字脉冲压缩, 形成闭环的半实物仿真验证系统, 对雷达系统进行信号级的仿真验证, 使雷达系统设计师通过软件对系统指标进行规划和优化设计, 这在方案论证阶段尤为重要, 避免出现重大设计问题的出现。最后, 感谢安捷伦公司的魏东和李养哲二位工程师的大力支持和帮助。

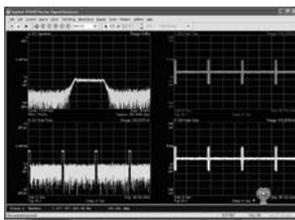


图13. 通过89641解调的Chirp信号以及信号的频谱

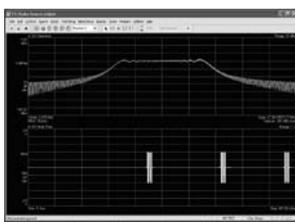


图14. 通过ADS产生的仿真结果 (用89601A软件进行分析)

参考文献:

- [1] 肖秋, 基于仪表和商用EDA仿真软件的雷达总体设计验证系统, 2005年度Eesof用户会论文集锦
- [2] 姜波. 线性调频脉冲压缩雷达视频目标模拟信号的产生. 国防科技大学硕士学位论文, 2003
- [3] 安捷伦公司, 2004年国防电子测试技术研讨会

运用ADS仿真WiMAX下行基带信号数据Bits资源

韩冬 陈志萍

深圳市中兴通讯股份有限公司研发体系射频部

摘要: 本文介绍了WiMAX系统信号组成以及产品设计特性,并阐述使用ADS仿真WiMAX基带码流资源过程,降低产品设计资源需求。

关键词: WiMAX 基带 Bits

1、前言

近年来移动通信领域呈现数据化、宽带化的趋势,WiMAX采用多载波调制技术,能够提供高速的数据业务,并且具有频谱资源利用率高,高效的带宽利用率,覆盖范围大等特点。WiMAX的成本相对较低,可以为个人、家庭/小型企业、企业提供便利、优良的移动多媒体宽带服务和高速的无线数据传输。WiMAX技术的这些特点,符合了移动通信的发展趋势,引起了业界的广泛关注。目前,许多标准组织和包括中兴通讯在内的设备制造商都在进行这方面的研究和开发工作。

目前业界的WiMAX的基站架构都采用的是射频/基带分离的分布式基站方式,射频单元与基带单元之间采用光纤传输数据以及信令。对于10MHz带宽的WiMAX系统来说,基带信号的CHIP速率高达11.2MHz,因此在光纤上传输的数据流量非常大。以目前通用的标准来计算,每路I/Q数据采用16Bits资源量化,那么每个载波的数据量为: $11.2 \times 2 \times 16 \times 10^6 = 358.4 \text{MSPS}$,如果再采用MIMO技术,那么I/Q数据量会成倍增加,造成传输资源压力过大。此外,过高的Bits资源虽然能够满足性能要求,但是造成了基带处理资源以及ADC/DAC器件选型的困难。因此降低Bits资源就能够降低产品设计复杂度,设计出最优性价比的产品。

本文从产品研发的实际需求出发,先理论分析降低下行BITS资源的可行性以及计算理论数值,然后通过ADS搭建模型,进行仿真验证,从而确定WiMAX系统下行最低的数据传输BITS资源。

2、理论分析

1. WiMAX系统下行EVM指标分配

对于WiMAX系统下行链路,要求最严格的是64QAM 3/4时的信噪比要求,协议规定对于64QAM 3/4的调制方式,信号解调信噪比大于30dB,也就是EVM小于3.16%,考虑到系统的竞争力以及余量,要求实际达到水平高于规范要求1dB,即系统下行64QAM 3/4时的信噪比要求大于31dB。

下行链路可以分为模拟部分+数字单元组成。指标分配如下:

分配后的要求为:

模拟电路 EVM=2.5%(-32dB)

数字电路 EVM=1.4%(-37dB)

则总体输出EVM=2.87% (-30.8dB)

简单地讲,对于基带来说,保证Wimax信号信噪比要求大于37dB。

2. 下行IQ数据位宽理论计算

I/Q数字位宽的要求,既要保证大信号的不溢出,又要保证小信号的精度。此外,还要保证每个Burst(相当于用户)的功率调整精度。即对于Wimax信号配置最恶劣情况下的所有Burst(相当于用户)的信噪比都要大于37dB。

WiMAX16e规范中的信号定义规则如下:

- 1、每个Burst的动态调整范围为-12~9dB
 - 2、每个Burst的功率调整步进为3dB
 - 3、每个Burst占用最少一个子信道,最大30个子信道
- 由此可以认为下图1的信号配置要求位宽资源最大。

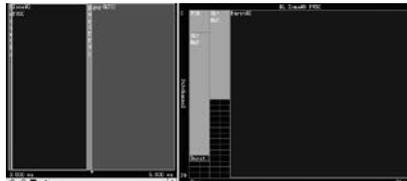


图1 基带信号配置位宽要求最高情况

其中FCH,DL-MAP,UL-MAP为公共信道,调制方式为QPSK。设置了两个Burst,其中Burst1设置为只占用1个子信道,一个symbol,boosting设置为-12dB的配置,代表最低信号。Burst2设置为占用30个子信道,18个symbol,boosting设置为+9dB的配置,代表最高信号。

因此为了保证最小信号SNR达到37dB,最大信号不溢出,那么需要的动态范围为: $37+21=58\text{dB}$ 。

如果再考虑占用不同子信道的增益影响情况,还需要加上 $10\log 30=14.8\text{dB}$,即总的动态要求达到72.8dB。基本上需要12bits的资源才能满足要求。

对于子信道的占用数量是否影响位宽是不能确定的因素,需要通过仿真来确认。

3、下行I/Q数据位宽仿真

1. ADS仿真设置:

1、因为目前版本ADS中没有WiMAX模型库,因此由Agilent仪表软件Signal Studio产生WiMAX波形数据。利用ADS来读取此文件,并生成IQ基带数据。

2、ADS将波形文件(时域数据,包含调制载频信息)转变为数字IQ数据,然后进行归一化,保证IQ数据最大值为1,然后分别按照 2^{N-1} 来量化,并转换为整数。

3、将转变为整数的IQ数据输入到理想DAC模型,输出时域信号到VSA89600软仪表进行数据解调,从仪表信息判断Burst的信噪比是否满足要求。

4、改变不同的N值来查看位宽变化对信号SNR的影响。

5、改变不同的子信道配置,来查看子信道占用数量对SNR的影响。

下图2是ADS的仿真原理图。

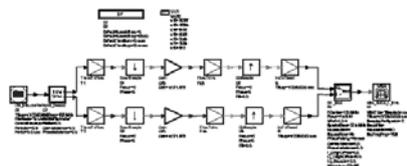


图2. ADS仿真原理图

2. 下行IQ数据位宽仿真结果

2.1 不同Bibs量化情况下的仿真结果:

采用如图1所示的信号配置得到WiMAX信号文件,开始进行仿真。

1、图3是Nbits=16bits的解调情况,此时Burst2的SNR大于56dB。Burst1的SNR大于54dB。

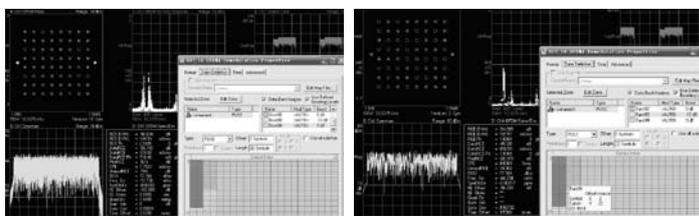


图3. 16bits的解调情况

2、图4是Nbits=12bits的解调情况,此时Burst2的SNR大于53dB。Burst1的SNR大于47dB。

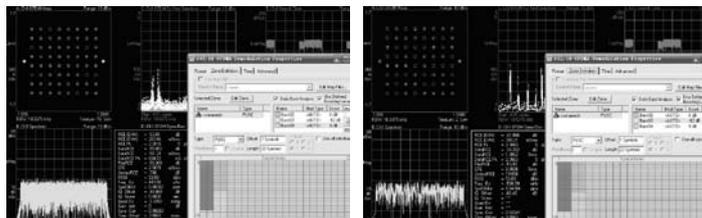


图4. 12bits的SNR情况

3、图5是Nbits=10bits的解调情况,此时Burst2的SNR大于44dB。Burst1的SNR大于37dB。

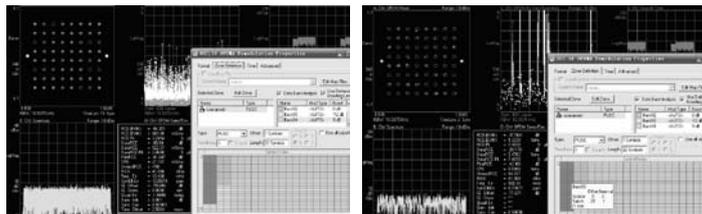


图5. 10bits位宽情况下SNR情况

4、小结

从仿真结果可以看出, 10bits位宽最大/最小信号均能满足要求。因此10bits可以看作是位宽的最低要求。

2.2 不同子信道影响的仿真结果。

1、图6是将burst2的子信道数从30降为1, 考察子信道数目是否影响位宽。

2、图7是Nbits=10bits的解调情况,此时Burst2的SNR大于48dB。Burst1的SNR大于45dB。

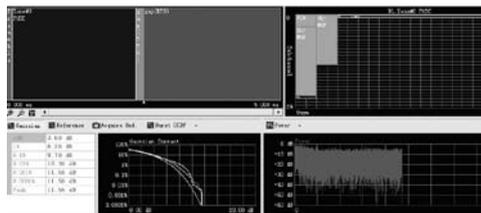


图6. 减少子信道数目的信号配置情况

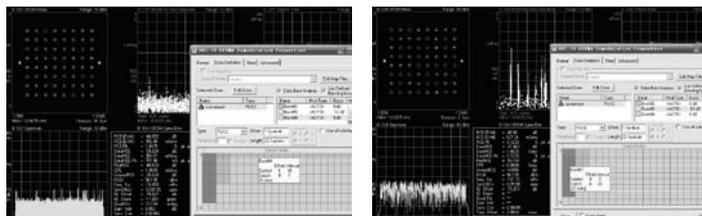


图7. 10bits情况下减少子信道仿真结果

3、小结

由此可以看出, 子载波的数量会造成信号动态的较大变化。两个burst的子载波相差越小, 对位宽要求越低。

4、结论

通过ADS提供的DSP仿真环境, 我们对理论分析做出了精确的评估。我们从此次仿真中得到如下结论:

- 1、仿真结果确认10bits是满足Wimax系统下行信号指标要求的最低界限。
- 2、理论计算和仿真结果具有较大的差异, 需要修正理论计算中的问题。理论计算中的可以不考虑子信道影响。
- 3、每个Burst子信道的数量差距越小, 对响应宽资源要求越低。

通过此仿真分析, 产品设计从可以将基带资源从16Bits降低到10 Bits, 将每个载扇的流量降低了38%; 同时也降低了对数据处理难度, 对于产品设计具有较大意义。

在ADS上对六端口直接变频接收机进行系统验证

吴乔 杨涛 刘宇 杨自强 仝仲彬
电子科技大学电子工程学院

摘要: 本文介绍了基于六端口技术的直接变频接收机的原理, 并对整个系统在ADS(Advanced Design System)上进行了联合仿真(Ptolemy), 以验证系统的正确性与合理性。

关键词: Ka频段六端口结, 直接变频接收机, ADS, 联合仿真

1、引言

1972年美国国家标准局Hoer等人提出六端口电路的概念及其用于微波网络分析的新思想。在过去的30年中, 六端口技术在微波毫米波段作为一种有效的信号幅度和相位测量手段得到了长足的发展, 被广泛应用在精确的自动微波网络分析仪中。

现在, 随着无线通信需求的持续增长, 人们对无线通信接收机提出了更高的要求, 而基于六端口技术的直接变频接收机由于其在体积, 电路复杂程度, 功耗, 带宽上的优势, 受到了越来越多的关注。

2、基于六端口电路的直接变频接收机

直接变频接收机在无线通信系统中在电路的复杂度, 以及电路的高度集成上, 都较超外差接收机有着不可比拟的优势。而六端口直接变频接收机已经被提出作为一种新型的直接变频接收机结构应用在调制解调系统中。

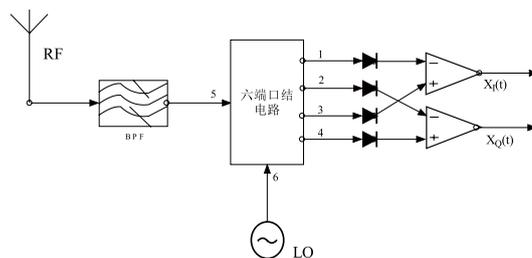


图1. 六端口直接变频接收机系统

图1展示了基于六端口电路的直接变频接收机。

理想的六端口结S参数:

$$[S] = \frac{1}{2} \begin{bmatrix} 0 & 0 & 0 & 0 & -j & +j \\ 0 & 0 & 0 & 0 & +1 & +j \\ 0 & 0 & 0 & 0 & +1 & +j \\ 0 & 0 & 0 & 0 & -j & -1 \\ -j & +1 & +1 & -j & 0 & 0 \\ +j & +j & +1 & -1 & 0 & 0 \end{bmatrix} \quad (1)$$

设 $\Delta\varphi = \varphi_6 - \varphi_5$, 他们之间的比率为 α ,

$$a_5 = a \cdot \exp(j\varphi_5) \quad (2)$$

$$a_6 = \alpha \cdot a_5 \cdot \exp(j\Delta\varphi) \quad (3)$$

我们能使用六端口结的S参数计算出输出的归一化波:

$$b_i = a_5 \cdot s_{5i} + a_6 \cdot s_{6i} \quad (4)$$

为了获得直流输出信号, 四个检波二极管被接在四个数出口, 理想的检波二极管与输入的RF信号的幅度成平方关系:

$$V_i = K_i |b_i|^2, \quad i=1, 2, 3, 4 \quad (5)$$

所以有:

$$\begin{aligned} V_1 = K |b_1|^2 &= K \frac{a^2}{4} [1 + \alpha^2 - 2\alpha \cdot \cos(\Delta\phi)] & V_2 = K |b_2|^2 &= K \frac{a^2}{4} [1 + \alpha^2 - 2\alpha \cdot \sin(\Delta\phi)] \\ V_3 = K |b_3|^2 &= K \frac{a^2}{4} [1 + \alpha^2 + 2\alpha \cdot \cos(\Delta\phi)] & V_4 = K |b_4|^2 &= K \frac{a^2}{4} [1 + \alpha^2 + 2\alpha \cdot \sin(\Delta\phi)] \end{aligned} \quad (6)-(9)$$

在I/Q复平面上, 向量能被六端口电路的四个直流输出分量所定义:

$$\Gamma = (V_3 - V_1) + j(V_4 - V_2) \quad (10)$$

所以:

$$I = V_3 - V_1 = \alpha \cdot K a^2 \cdot \cos(\Delta\phi) \quad (11)$$

$$Q = V_4 - V_2 = \alpha \cdot K a^2 \cdot \sin(\Delta\phi) \quad (12)$$

3、六端口直接变频接收机系统仿真

本次仿真是在ADS (Advanced Design System) 中对整个六端口直接变频接收机进行Ptolemy联合仿真。

Agilent Ptolemy 仿真器是基于混合数据流和时序同步技术的ADS系统级仿真和设计工具。它可简化基于数字(DSP)、模拟和混合信号射频系统及电路的设计和仿真, 包括有线和无线接收器、发送器、调制解调器、蜂窝电话和雷达。

在这里, 我们主要使用其模拟和混合信号射频系统及电路的方针与设计功能, 仿真模块与电路封装仿真器一起, 就可以将码恢复前端和基带中的相关数字逻辑与模拟模块一起进行协仿真, 这样就可以观察对数据解调的影响。这是一个很有效的技术, 这里时间步长由调制带宽决定, 而不是根据系统的最高频率。调制信号类型为QPSK。

首先, 我们先对六端口结电路在ads momentum中进行了仿真。典型的六端口电路是由一个威尔金森功分器和三个90°电桥组成, 我们本次仿真也采用了这种结构。如图2所示。

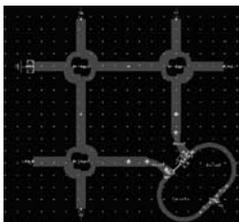


图2. ADS Momentum 六端口结电路仿真图形

然后在电路原理图 (Analog/RF Network) 中, 对六端口接收机进行了电路仿真。

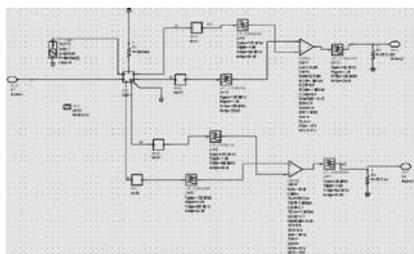


图3. Ptolemy联合仿真的底层电路结构

最后在数字信号处理 (Digital Signal Processing Network) 原理图中, 对整个调制解调系统进行了仿真模型的建立, 采用了QPSK调制系统。如下图所示:

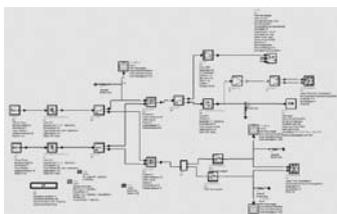


图4. Ptolemy联合仿真的顶层电路结构

在RF=-20dBm,LO=0dBm,MBPS=1 MB/S, Fr=28 GHz条件下, 我们得到了如下的仿真结果:

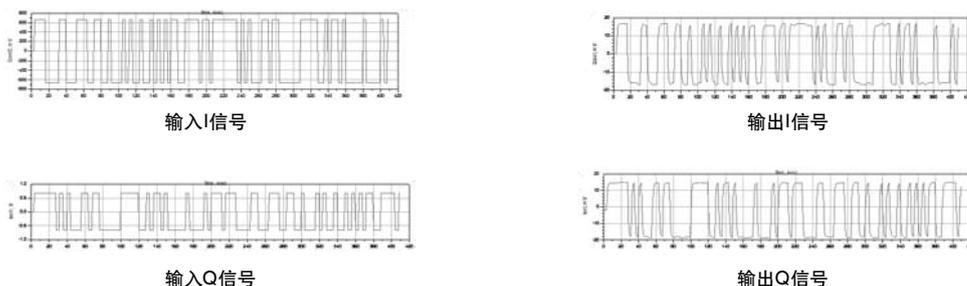


图5. 输入与输出的IQ信号

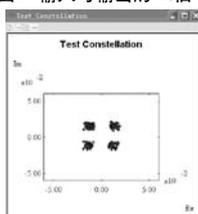


图6. Ptolemy联合仿真星座图 (QPSK解调信号)

图6为Ptolemy联合仿真星座图, 调制信号为QPSK信号。

4、总结

由系统仿真图中可以看出, 在28GHz 时, 基于六端口技术的直接接收机, 能够准确地解调出我们所需要的信号。

ADS为我们提供了一种在模拟信号与数字信号之间进行联合仿真的功能, 这种功能为人们在进行诸如此类仿真时提供了极大的方便。

参考文献

- [1] G.F. Engen and C.A. Hoer, "Application of an arbitrary 6-port junction to power measurement problems," IEEE Trans. Instrum. Meas., vol. 21, pp. 470-474, Nov. 1972.
- [2] G.F. Engen, "The six-port reflectometer: An alternative network analyzer," IEEE Trans. Microwave Theory Tech., vol. 25, pp.1075-1080, Dec. 1977.
- [3] B. Huyart, E. Bergeault, Y. Delisle, and R.G. Bosisio, "A MMIC six-port reflectometer," in Proc. 35th Midwest Symp. on Circuits and Systems, Washington DC, 1992, pp. 1485-1488.
- [4] Ji. Li, R.G. Bosisio, and K. Wu, "A six-port direct digital receiver," IEEE Int. Microwave Symp. Dig., San Diego, CA, 1994, vol. 3, pp. 1659-1662.
- [5] M. Ratni, D. Krupezevic, Z. Wang, and J.-U. Ju`rgensen, "Broadband digital direct down conversion receiver suitable for SDR," PIMRC 2002.
- [6] J.-U. Ju`rgensen, D. Krupezevic, M. Ratni, and Z. Wang, "Baseband aspects of a direct conversion receiver concept utilizing five-port technology," in Proc. 2nd Karlsruhe Workshop on Software Radio, 2002, pp. 63-66.

窄脉冲产生的ADS设计

纪建华

北京理工大学电子工程系

jijianhua_1981@126.com

摘要: 设计了一种超宽带窄脉冲的脉冲发生器, 此脉冲发生器主要由阶跃恢复二极管, 微波FET管和肖特基二极管组成。利用ADS软件对阶跃恢复二极管进行建模, 并用其进行脉冲产生的设计仿真。最后给出了测试结果, 实验结果与仿真结果吻合得很好。

关键词: 窄脉冲产生; 阶跃恢复二极管; ADS

超宽带窄脉冲, 在超宽带 (UWB) 雷达、超宽带无线通信系统中, 是一个非常重要的研究内容。超宽带窄脉冲的类型主要有阶跃脉冲, 高斯脉冲和单周期脉冲, 这3类脉冲都有比较宽的频谱。本文采用的脉冲是高斯脉冲。

文中用ADS软件先对SRD进行建模, 然后将其模型用于脉冲发生器中, 并进行分析仿真、优化设计和制作, 最后给出了测试结果。

1、SRD模型

现有的EDA软件中没有集成SRD的spice模型, 这给硬件工程师对其仿真带来了极大的不便。因此本文在设计脉冲发生器之前, 要先对SRD进行建模, 从而能够完成脉冲发生器的仿真设计。

SRD的等效电路如图1所示:

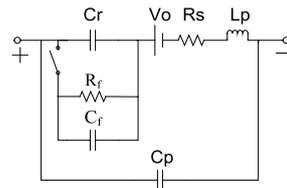


图1. SRD等效电路

其中, C_f 是正向偏置的扩散电容, C_r 是反向偏置的耗尽层电容, R_f 是二极管的结电阻, R_s 是二极管的串联电阻, V_0 是结的势垒电压。等效电路表示了SRD正反向偏置时的两种工作状态, 在正向偏置电压下, 等效电路由较大的 C_f 和 R_f 构成, 在反向偏置电压下, 等效电路由较小的 C_r 构成。

本文要建立的SRD模型采用M-pulse公司的阶跃恢复二极管MP4023, 它的少数载流子寿命 τ 为15ns, 阶跃时间 t_f 为50ps, C_r 约为0.2~0.5pF, R_s 为0.8 Ω 。

C_f 的值生产厂家没有直接给出, 需要通过测试和计算得到。先测得SRD的直流I-V曲线从而得到 R_f , 经过计算求得 C_f 。

SRD等效电路中的各个元件值已知后, 再根据SRD电量和电压的关系式, 如式1所示, 就可以建立其spice模型。

$$Q = \begin{cases} C_f V & V \leq 0 \\ \frac{C_f - C_r}{2V_0} \left(V + \frac{C_f V_0}{C_f - C_r} \right)^2 - \frac{C_r^2}{2(C_f - C_r)} \cdot V_0 & 0 < V < V_0 \\ C_f V - \frac{C_f - C_r}{2} \cdot V_0 & V \geq V_0 \end{cases} \quad (1)$$

具体的方法是用ADS软件中的SDD (Symbolically Defined Devices) 来建模。SDD表示N端口器件的不同端口间电流、电压及其微分的关系, 通过代数式定义端口间的关系, 从而来表征器件的特性。把式1中给出的电量

和电压之间的关系,用SDD来表示,并把前面得到的SRD的相关参数 C_f 、 C_r 等输入,就可以得到其模型,如图2所示。设计好SRD的SPICE模型后,就可以在下面的仿真中调用,如图3所示。

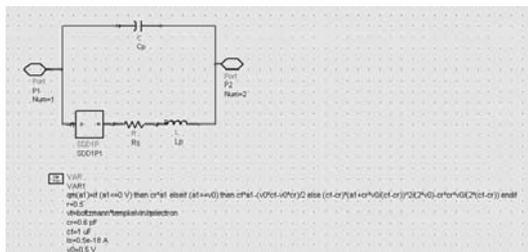


图2. SRD的spice模型

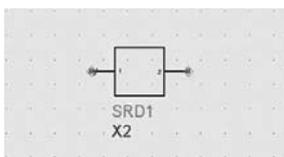


图3. SRD器件库中的调用模型

2、设计及其仿真

脉冲发生器由三部分组成:脉冲产生电路、隔离和放大电路及整形电路。其中脉冲产生电路主要由耦合电路、匹配电路、阶跃恢复二极管和短路线组成,隔离和放大电路由微波FET管组成,而整形电路由肖特基二极管组成,如图4所示。

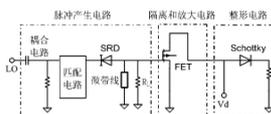


图4. 脉冲发生器原理图

LO信号经过耦合电路和匹配电路激励SRD。耦合电路和RL构成SRD的自偏压电路,自偏压电路避免了外加DC偏置电路的使用,减小了电路的尺寸,同时又很好的控制了电荷存储量,保证了脉冲的最大幅度输出。匹配电路的运用是为了实现功率的最大传输,因为SRD的输入阻抗只有十几欧姆,而整个系统为 50Ω 。信号经过SRD后产生一个速度很快的阶跃脉冲,经过微带短路线后,向前传播的阶跃脉冲和反射后的阶跃脉冲两部分相减形成窄脉冲,这时的窄脉冲拖尾比较大,脉冲宽度也比较宽,需要后面电路的处理。微波FET管主要作用是脉冲的放大和脉冲产生、脉冲整形两部分电路间的隔离。经过FET放大之后的窄脉冲幅度有所变大,同时由负脉冲变为正脉冲。整形电路部分的肖特基二极管,其作用是一个快速开关,它只允许高于一定门限的脉冲才能通过,其他部分截止。这个门限由DC偏置电压 V_d 来设置。负的偏置电压会使脉冲波形整体向下移动,可以从理论上消除正、负振铃,但实际上由于肖特基二极管的开关转换时间不可能为零,所以输出仍有一定的振铃存在。 V_d 的具体值由振铃的大小决定。

在ADS中设定电路板材,仿真器,建立电路图。其中电路板材为介电常数为9.6,厚度为0.8mm,覆铜厚度为35um,仿真器用Transient,进行时域仿真,具体设置如图5,图6所示。

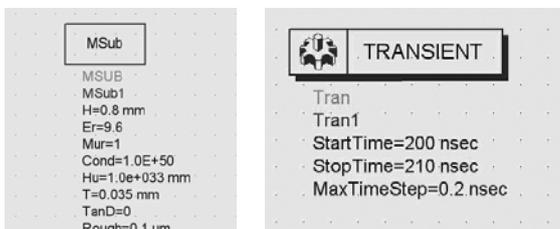


图5. 电路板材和仿真器设置

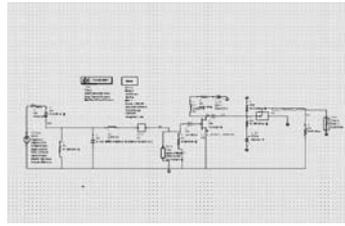


图6. 脉冲发生器仿真电路

图7是用ADS仿真的输出脉冲波形图。仿真的过程中已经把SRD的模型运用于脉冲发生器中。

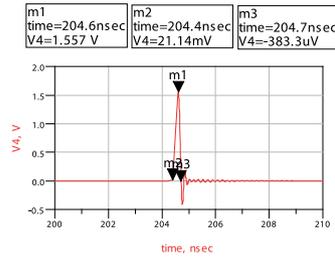


图7. 仿真输出波形

从图中可以看出脉冲宽度 (50%~50%) 大约为300ps, 脉冲幅度约为1.557V。仿真的波形有一定拖尾。

3、制作及测试

脉冲发生器的电路制作在聚四氟乙烯的板材上, 它的介电常数为9.6, 厚度为0.8mm, 输入输出采用50欧姆微带线, 整个电路结构紧凑, 体积小。

输入的LO信号为10MHz方波, 测试仪器使用Lecroy Wave Master 8600A的6GHz示波器。

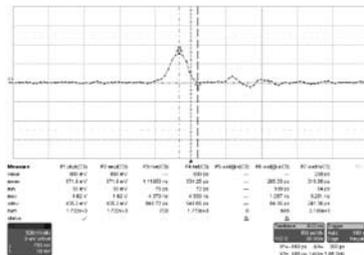


图8. 脉冲发生器的测试图

测试的结果如图8所示, 脉冲幅度为1.88V, 脉冲宽度为307ps (50%~50%)。通过比较测试结果和仿真结果可以看出, 测试的脉冲幅度比仿真结果偏大, 测试的脉冲振铃比仿真的脉冲偏大, 总体来说两者基本吻合。

4、结论

本文通过用ADS软件对SRD模型进行建模, 成功的设计、仿真、制作并测试了超宽带皮秒级脉冲发生器。测试结果与仿真结果一致。

用ADS仿真软件设计新型带阻滤波器

代博嘉, 羊恺, 诸亮
电子科技大学电子工程学院

摘要: 本文首先介绍了一维谐振槽电磁带隙共面波导 (SR-EBG-CPW) 的结构及特性, 然后利用这种新型结构设计带阻滤波器, 最后给出了在ADS的Momentum中的仿真结果。

关键词: 带阻滤波器 SR-EBG-CPW ADS Momentum

1、引言

在许多微波系统中, 要求信号以尽可能小的衰减在其中传输, 而对不需要的干扰要有很高的衰减。在一般情况下可以用一个普通的微波带通滤波器完成。但如果某一干扰特别强, 就必须采用专门措施进行抑制; 或者在频谱发生器中只有某个 (或某几个) 频率上需要高衰减。这时采用一个或几个带阻滤波器就比采用带通滤波器的宽阻带抑制更加有效。

常规的共面波导由中心导体带条及其两边的半无限大平面组成。这种结构传播的是准TEM模。相比于传统的微带线结构, 共面波导具有以下优点: 第一, 这种结构简化了制作工艺; 第二, 便于并联支路的实现及有源或无源器件的安装; 第三, 消除了对接地孔的需求; 第四, 减少了散射损耗。同时, 由于在相邻线之间存在有地平面, 所以相邻线之间的串扰效应很弱。因此, 共面波导电路可以比微带电路更加紧凑。正因为有这些优点, 共面波导非常适合用于微波集成电路的设计及应用。

2、电路设计

SR-EBG-CPW的电路结构如图1 (a) 所示, 相对应的等效电路模型如图1 (b) 所示。图1 (a) 中的变量a, b, c, d, g1, g2都会影响传输效果。实际上, 地平面上的槽也会影响传输线的电磁特性。这种影响会改变共面波导的电容效应和电感效应。因此, 带隙的效应必须考虑在内。同时, 截止频率的存在意味着引入SR-EBG-CPW结构会提高介电常数, 从而提高共面波导的慢波效应。



图1. (a) 电路结构

(b) 等效电路

在图1 (b) 中, 带隙的特性可以由LCR网络进行建模。其中, 对集总元件电容C贡献最大的是槽的缝隙, 而电感L主要于通过地平面上的孔径的磁通量有关。电容R决定了散射效应及传输损耗。根据传输线理论和谱域理论, 电路的参数可以由以下公式确定:

$$R = 2Z_0(1/|S_{21}| - 1) \Big|_{f=f_0} \quad (1)$$

$$C = \frac{\sqrt{0.25(R + 2Z_0)^2 - 4Z_0^2}}{3.464\pi Z_0 R \Delta f} \quad (2)$$

$$L = \frac{1}{4(\pi f_0)^2 C} \quad (3)$$

其中 Z_0 是传输线的特性阻抗, f_0 是谐振频率, S_{21} 是插入损耗, Δf 是 S_{21} 的-6dB带宽。

3、利用ADS软件进行仿真

在ADS软件中利用Momentum对设计好的电路图进行建模如图2所示。

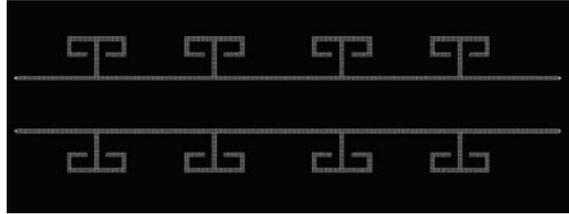


图2. Momentum下的电路模型

本次设计采用介电常数为6, $h=0.254$ 的介质材料。在设计时还要注意在Momentum中的层设置, 其中红色部分应该设置为槽。而背面的地设置应该删除。利用Momentum中的后处理功能可输出三维结构图如图(3)所示, 从而加以对照。

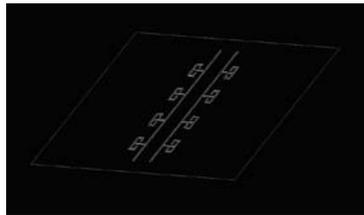


图3. 后处理三维视图

最终得到的仿真结果如图(4)所示:

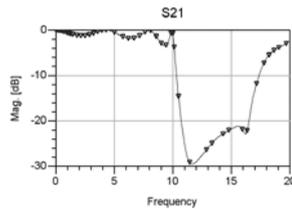


图4. 仿真结果图

4、结论

近几年, 随着ADS仿真软件不断推出新版本。对于常规滤波器的仿真, 特别是在Momentum环境下的场仿真已经非常快捷而准确。通过本次设计, 我们感觉即使是对于常规滤波器的仿真, Momentum依旧可以给我们提供方便而强大的仿真界面, 从而大大减少设计周期, 提高了工作的效率。

作为一种新型结构, SR-EBG-CPW在单一的带阻特性上弱于常规的带阻滤波器。但其具有结构紧凑, 频带宽, 相位特性好等诸多优势。因此, 可以预测这种电路结构在将来广泛应用于MMIC, LTCC以及MEMS技术中。

参考文献

- [1] Coplanar Waveguide Circuit Components and Systems, Rainee N.Simons, ISBN 0-471-16121-7
- [2] Slot resonator-based electromagnetic bandgap coplanar waveguide and its filter application, Haiwen Liu, Lingling Sun, Toshihiko Yoshimasu, Physics Letters A, Volume 359, Issue 3, 20 November 2006, Pages 171-174
- [3] 现代微波滤波器的结构与设计, 甘本祯等著, 科学出版社, 1973

Genesys与ADS协同仿真设计LC滤波器

晋怡, 刘情, 肖齐璐

摘要: 本文采用Agilent公司的EDA软件Genesys和ADS, 结合项目开发中的具体实例, 介绍如何快速高效地设计LC滤波器。

关键词: LC滤波器, Genesys, ADS

1、引言

滤波器是无线电技术中许多设计问题的中心, 可利用它们来分开或组合不同的频率, 如在变频器、倍频器以及多路通信中, 都需要相应的滤波器。电磁波频谱是有限的, 且须按应用加以分配; 而滤波器既可以用来限定大功率发射机在规定频带内辐射, 反过来又可以用来防止接收机受到工作频带以外的干扰。现代滤波器的理论知识已经非常成熟和完备, 拓扑结构异常丰富, 计算公式和设计方法多种多样。多数的理论计算方法都是通过低通, 高通原型变换的方式, 实现带通和带阻滤波器的理论推导, 进而得出具体的实现方法。

实用中对滤波器的要求是各种各样的, 几乎每一个滤波器都有自己非常具体的指标。为了使滤波器的频率分隔理想, 一方面要求通带的衰减尽可能小, 阻带衰减尽可能大, 亦即通带和阻带的衰减差值要尽量大; 另一方面要求通带和阻带之间衰减的变化尽可能快, 最好是陡峭的跳变, 使阻带和通带的分隔十分明显。但这两方面的要求往往是矛盾的。可以通过以下途径来解决: (1) 增加滤波器的节数, 即以滤波器结构复杂的代价来换取其性能的改善。(2) 采用综合设计方法。全面综合上述要求, 将指标予以分配, 从而以最经济的方法实现滤波器的性能要求。

微波EDA软件的出现, 可以将广大设计人员从复杂的公式推导中解放出来, 同时节省了大量调试的时间。只要具有初步的滤波器知识, 就可以实现滤波器的设计。

本文将Agilent公司的EDA软件Genesys和ADS相结合, 同时结合本人在项目开发中的实例, 描述如何快速、高效地设计LC滤波器。

2、设计实例

课题中, 需要设计这样一种滤波器。它接在一个倍频器之后, 该倍频器将20M信号5倍频到100M, 滤波器需要取出100M的信号, 将100M处的插损控制在5dB之内以及将该处反射控制在-20dB以下, 由于在倍频器前后都有放大电路, 所以该滤波器应对80M和120M信号的抑制达到70dB以上。如果要达到以上的指标, 滤波器至少需要10级以上, 并且插损会很大。为了调试方便, 可以设计两个5级滤波器, 中间通过放大电路级联。

在此滤波器的设计中, 首先通过Genesys建模, 获得初值。根据以前调试滤波器的经验, 选择Shunt C Coupled结构, 切比雪夫型带通滤波器, 便于调试。同时在建模时选用带Q值的电感和电容——分别设定Q值为50和500, 这样和实际元器件的情况更相符。然后, 设定截止频率、带内波动、带外抑制、滤波器级数和电感值。通过观察Response窗口中曲线的变化来微调带内波动和带外抑制。最后生成滤波器初值如图所示:

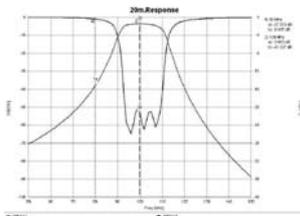


图1.

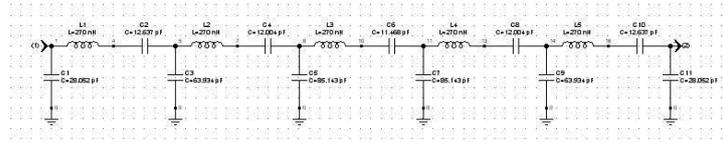


图2.

通过Genesys获得初值后, 把它导入ADS中, 用带同样Q值的电感和电容, 采用S参数仿真得到波形曲线。如图所示:

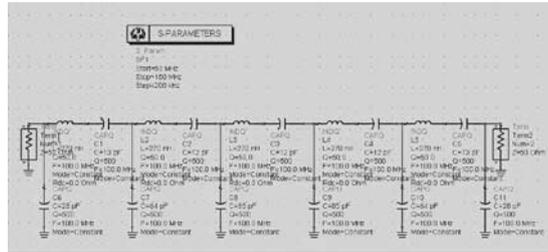


图3.

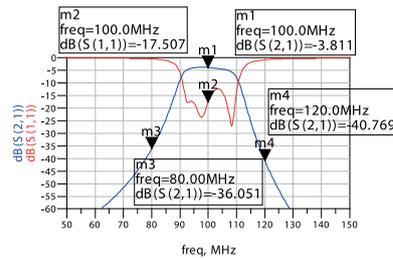


图4.

可以发现, 由ADS仿真得到的曲线和Genesys得到的曲线有一定的差异。由于采用的是两个五级滤波器通过放大电路级联, 并且对带外80M和120M两点的抑制要大于70dB, 所以单个滤波器在这两点的传输S参数必须小于-40dB。

对电路进行优化, 设定优化目标。因为已经很接近指标了, 所以采用Gradient优化方式。通过Dataset窗口可以直观地观察滤波器的各种性能指标。在优化过程中, 可进行人工协作, 如改变优化范围、修改目标函数等, 还可以根据实时的波形随时终止优化进程, 不断修改权重 (Weight), 它能针对当前权重最大的参数, 加快仿真速度, 提高仿真质量。优化过后的图形如下:

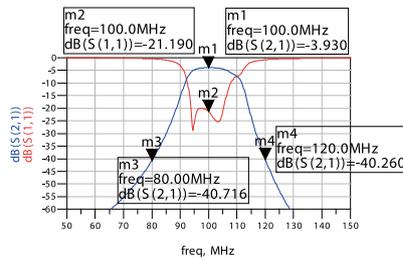


图5.

经过多次的滤波器设计总结, 用带Q值的器件仿真达到设计要求后, 再把它们全部换成Component Library里的器件, 选取易在当地采购的器件和封装, 进一步进行仿真、调试, 这样得到的仿真结果与制成电路的测试结果就吻合得较好。这样以一来, 设计周期可以被大大降低, 后期调试电路的时间也会随之缩短。从成本上来说, 也可以减少调试时的浪费。

下图是我选用0805封装的ATC电感和电容替换带Q值的电感电容后, 通过局部的微调, 得到的图形。

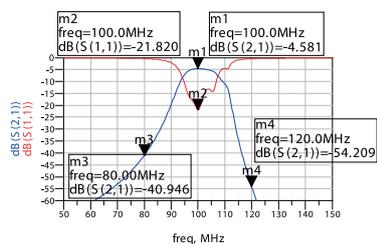


图6.

与之前带Q值的器件的仿真图形比较,可以看出,把器件换成带封装的过后,带内插损有所增大,带外抑制有所改善。

3、联合仿真

为了让仿真结果和现实中更接近,还可以采用联合仿真的方式。首先还是用Genesys生成初值,然后导入到ADS中,用微带线代替理想导线,根据所选用的基板参数对微带线进行设置——这里我选用的是介电常数为3.48,厚度为0.5mm的基板。然后生成Layout,对微带线在所需频率进行Momentum仿真(图7)。



图7.

仿真结束后,把算好的微带线导入原理图中,再对滤波器用带Q值的元件进行优化。最后替换成带封装的元件进行微调,直到达标为止。下图是最终调试好的波形图。

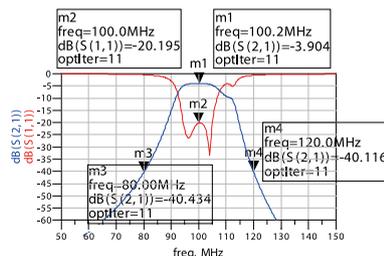


图8.

4、结论

本例中,滤波器的拓扑结构在Genesys中有现成的原型。推而广之,如果需要设计的滤波器在Genesys中没有现成的模型,可以根据滤波器指标直接通过ADS建模,采用Random优化方式生成元件初始值。在多数情况下,自动生成的许多元件值无法物理实现,此时通过ADS进一步仿真,优化。在接近指标的时候再换成Gradient或者Least Path优化方式,继续优化,直至扫描的指标接近设计值。然后不断调整各目标的权重,细化参数。直到目标函数全部达标。最后从Component Library选取合适的封装再次进行仿真,调整元件值,达到目标为止。

通过Genesys和ADS两个软件的有效结合,能使滤波器的设计过程变得方便,快速,设计效率得到极大地提高,这有助于降低设计人员的设计周期和调试时间。

参考文献

- [1] 现代滤波器的结构与设计。吴万春编。科学出版社。1973。
- [2] ADS联机帮助
- [3] 微波集成电路。国防工业出版社。1995。

利用ADS设计超宽带高方向性微波定向耦合器

来晋明 补世荣 宁俊松 张天良
电子科技大学电子工程学院

摘要: 本文介绍了用ADS设计超宽带高方向性微波定向耦合器的设计方法,并以2-14GHz为例讲述了设计的全过程,展示了ADS强大的电路设计功能和电路CAD功能。

关键词: 超宽带 定向耦合器 ADS

1、引言

定向耦合器是一种广泛应用于微波系统中的微波器件,例如在矢量网络分析仪,微波接收机中的混频器等都要应用定向耦合器。近年来,随着耦合器的广泛应用,对其带宽的要求也是越来越高,因此宽带和超宽带定向耦合器的设计就显得非常重要和实用。本论主要研究用ADS进行超宽带高方向性定向耦合器的设计。

要设计超宽带定向耦合器就需要用1/4波长等效阶梯阻抗滤波器的最优等波纹多项式,即切比雪夫多项式。需要求解复杂的非线性方程组,得出需要的综合值,由于方程的复杂和电磁耦合的复杂性,综合出来的结果并不是就可以作为超宽带和高方向性耦合器的最终电路,所以我们就需要一种功能足够强大的软件来帮助我们完成电路的准确设计,ADS就可以满足这种需要。

2、耦合器初值的综合

多节对称平行耦合线定向耦合器的综合,是以单节为基础的,而单节是四端口网络,不能直接应用双端口网络的综合方法来综合。单节定向耦合器与1/4波长阶梯阻抗滤波器等效,而1/4波长阶梯阻抗滤波器是个双端口网络,故可用1/4波长阶梯阻抗滤波器作为多节定向耦合器的原型。对于单节平行耦合线定向耦合器,当其偶模阻抗 Z_{oe} 为对特性阻抗 Z_0 的归一化值时,如果1/4波长阶梯阻抗滤波器的归一化阻抗 z ,等于定向耦合器的归一化偶模阻抗 Z_{oe} ,则二者等效,奇模阻抗由 $Z_{oe} * Z_{oo} = Z_0^2$ 算出。故1/4波长阶梯阻抗滤波器可作为定向耦合器的原型。本文研究的主要是对称多节定向耦合器,所以其节数 n 为奇数。综合1/4波长阶梯阻抗滤波器的方法为:先把各节的[A]矩阵乘起来,求出 n 节滤波器[A]矩阵,然后写出它的插入衰减函数并用近似的契比雪夫或最平坦函数来逼近,最后由近似衰减函数综合出各阶梯阻抗来。以下是 n 节1/4波长阶梯阻抗滤波器原型的[A]矩阵:

$$[A]_n = \prod_{i=1}^n \begin{pmatrix} \cos\theta & jZ_i \sin\theta \\ j\sin\theta / Z_i & \cos\theta \end{pmatrix} \quad (1)$$

式中,

$$A_{11} = A_n \cos^n \theta + A_{n-2} \cos^{n-2} \theta + A_{n-4} \cos^{n-4} \theta + \dots$$

$$A_{12} = j \sin\theta (A_{n-1} \cos^{n-1} \theta + A_{n-3} \cos^{n-3} \theta + \dots)$$

$$A_{21} = j \sin\theta + (B_{n-1} \cos^{n-1} \theta + B_{n-3} \cos^{n-3} \theta + \dots)$$

$$A_{22} = B_n \cos^n \theta + B_{n-2} \cos^{n-2} \theta + B_{n-4} \cos^{n-4} \theta + \dots$$

由此可得,原型的插入衰减函数是:

$$L_A = 1 + \frac{1}{4}(A_{11} - A_{22})^2 + \frac{1}{4}(A_{12} - A_{21})^2$$

对于对称结构的多节耦合线定向耦合器, $A_{11} = A_{22}$, 则上式变为:

$$L_A = 1 + \frac{1}{4}(A_{12} - A_{21})^2 \quad (2)$$

可见, 衰减函数中 $(A_{12} - A_{21})$ 都可表示成 $\sin\theta$ 的多项式, 所以可有:

$$L_A = 1 + P_n^2(\sin\theta) = 1 + P_n^2(x), (x \in [0, 1]) \quad (3)$$

在定向耦合器中, 它的传输衰减函数与 $1/4$ 波长阶梯阻抗滤波器的衰减函数相同, 耦合函数与反射函数相同。对于定向耦合器, 通常要求在一定带宽内, 具有允许波纹, 也就是具有允许波纹的所需衰减。因此有 $P_n^2(x)$ 契比雪夫多项式来逼近衰减函数, 根据此衰减特性可以求得它的耦合特性。由于 $k = \Gamma$, 故有:

$$\begin{aligned} C &= 10 \lg |k|^2 = 10 \lg |\Gamma|^2 \\ &= 10 \lg (1 - |\tau|^2) \end{aligned} \quad (4)$$

同时,

$$L_A = 10 \lg \frac{1}{|\tau|^2}, \quad \text{即: } |\tau|^2 = 10^{-\frac{L_A}{10}} \quad (5)$$

于是可得:

$$10^{\frac{C}{10}} = 1 - 10^{-\frac{L_A}{10}}$$

上式表明了衰减与耦合间的互换关系, 式中 C 的值是负的。当衰减为零时, 耦合为无穷大; 衰减呈小波纹变化, 故为契比雪夫耦合波纹的定向耦合器, 即可作为定向耦合器的原型。可以用牛顿法来求解上面的非线性方程组, 其具体过程如下: 设非线性方程组及初值如下给出:

$$f_i(X) = 0, \quad i = 0, 1, \dots, n-1, \quad (6)$$

$$X = (x_1, x_2, \dots, x_{n-1})^T \quad (7)$$

若 x 的第 k 次迭代近似值为:

$$X^{(k)} = (x_1^{(k)}, x_2^{(k)}, \dots, x_{n-1}^{(k)})^T \quad (8)$$

则 $k+1$ 次迭代近似值为:

$$X^{(k+1)} = X^{(k)} - F(X^{(k)})^{-1} f(X^{(k)}) \quad (9)$$

令

$$\delta^{(k)} = F(X^{(k)})^{-1} f(X^{(k)}) \quad (10)$$

$$F(X^{(k)}) \delta^{(k)} = f(X^{(k)}) \quad (11)$$

则式(11)变为:

$$X^{(k+1)} = X^{(k)} - \delta^{(k)} \quad (12)$$

其中 $F(x)$ 为雅克比矩阵:

$$F(X) = \begin{pmatrix} \frac{\partial f_0(X)}{\partial x_0} & \frac{\partial f_0(X)}{\partial x_1} & \frac{\partial f_0(X)}{\partial x_{n-1}} \\ \frac{\partial f_1(X)}{\partial x_0} & L & \frac{\partial f_1(X)}{\partial x_{n-1}} \\ M & O & M \\ \frac{\partial f_{n-1}(X)}{\partial x_0} & \frac{\partial f_{n-1}(X)}{\partial x_1} & \frac{\partial f_{n-1}(X)}{\partial x_{n-1}} \end{pmatrix}$$

一般的拟牛顿法要求雅克比矩阵, 想要对高阶非线性方程组求偏导数是一个很困难的问题, 定向耦合器带宽越宽, 阶数越高, 求解越困难。因此本文使用了一种近似拟牛顿法, 用差商代替雅克比矩阵中的偏导数。此法可以加快收敛速度, 且节省计算量, 其具体实现如下:

$$\frac{\partial f_i(x^{(k)})}{\partial x_j} \approx \frac{f_i(x_j^{(k)}) - f_i(x^{(k)})}{h} \quad (13)$$

其中h足够小, 且

$$f_i(x_j^{(k)}) = f_i(x_0^{(k)}, \dots, x_{j-1}^{(k)}, x_j^{(k)} + h, \dots, x_{n-1}^{(k)}) \quad (14)$$

则式(19)变为:

$$\sum_{i=0}^{n-1} f_i(X_i^{(k)}) z_j^{(k)} = f_i(X^{(k)}) \quad (15)$$

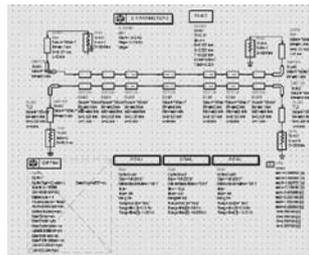
其中,

$$z_j = \frac{\delta_j^{(k)}}{h + \sum_{i=0}^{n-1} \delta_i^{(k)}}, j = 0, 1, \dots, n-1 \quad (16)$$

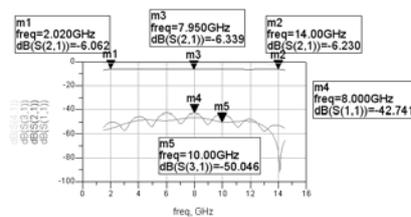
应用上面给出的近似拟牛顿法, 计算出耦合度C=6dB, 等波纹度 $\delta=0.2$ dB的七阶定向耦合器的多项式。可以得出其奇耦模的阻抗值: $Z_{e1}=51.9, Z_{o1}=48.1; Z_{e2}=56.7, Z_{o2}=44.1; Z_{e3}=68.6, Z_{o3}=36.4; Z_{e4}=136.1, Z_{o4}=18.4$ 。其带宽比: $B=f2/f1=7.6$, 分式带宽 $W=1.54$ 。

3、利用ADS设计2-14GHz 6DB定向耦合器

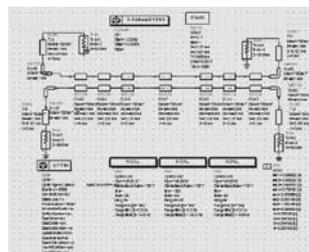
为了得到更加好的方向性和更小的损耗, 本文所做的耦合器采用带状线双层结构来实现[2]。把综合得到的奇耦模的阻抗值, 利用ADS计算出所需要做的耦合器的各个1/4波长微带线的长度和宽度。然后搭建原理图, 如下图:



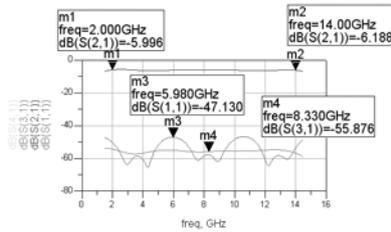
先用综合出来的结果对耦合器进行电路仿真, 可以得到其电路仿真的结果:



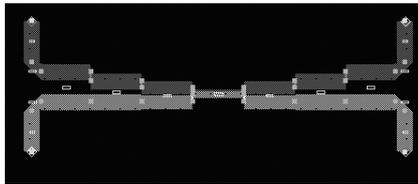
显然, 用求解矩阵方程的方法得到的耦合器仿真结果不是很令人满意, 所以必须用ADS进行优化, 才能得到更加完美的结果:



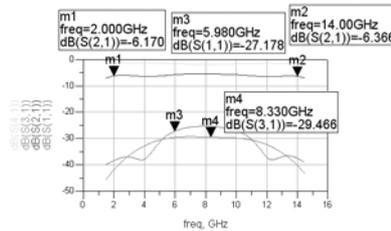
如上图, 开启优化控制器, 对设计的耦合器进行优化设计, 最后优化的结果:



由上图可以看出, 用ADS优化过的耦合器在耦合度, 方向性和带内反射都达到了一个很好的结果。将仿真好的结果, 用LAYOUT导出来, MOMENTUM里面得到其电路图:



在MOMENTUM里面对电路进行调试, 最后得到仿真结果如下:



4、总结

本文利用ADS设计耦合器, 这样不仅可以得到准确的仿真结果, 也节省了人力计算时间成本, 加快了耦合器的研发周期。作为一名微波工程师ADS是一个不可或缺的设计工具, 其强大的电路CAD功能和仿真都给我们带来了很大的帮助。相信在以后ADS软件会做的更加完美, 会给微波工程师提供一个更加快捷更加实用的设计平台。

参考文献

- [1] L. Yong. The Analytical Equivalence TEM-MODE Directional couplers and Transmission-Line Stepped-Impedance Filters. Proc. IEE(London), vol. 110. PP. 275~281, February 1963
- [2] E.G. Cristal mad L. Yong. Theory and Tables of Optimum Symmetrical TEM-Mode Coupled-Transmission-Line Directional Coupler. IEEE Tram. on Microwave Theory and Tech. , 1965; MTT--13(9); 544~558
- [3] 甘本被 吴万春. 现代微波滤波器的结构与设计,1974年11月第1版
- [4] 王家礼, 吴万春. 毫米波集成电路的设计及其应用. 西安: 西安电子科技大学出版社. 1989
- [5] 张爽, 王家礼. 超宽带定向耦合器的设计

W波段波导带通滤波器

赵明华 张永鸿 张显静

摘要:本文介绍了一种W波段E面波导带通滤波器。首先对波导E面中央插入膜片的等效电路进行了分析,并利用滤波器的经典理论分析了T型等效电路与K变换器等效电路之间的变换关系,最后基于EMDS三维电磁仿真软件进行了滤波器的仿真优化,通过实验研究,实验数据和仿真数据一致,证明了理论分析和仿真优化的正确性。

关键词:W波段 E面膜片 波导滤波器

1、引言

毫米波滤波器是毫米波电路与系统中的重要部件。在结构形式上,毫米波滤波器分为微带滤波器和波导滤波器。毫米波微带滤波器拥有较小的电路尺寸和较宽的工作带宽,但是较大的插入损耗限制了微带滤波器的应用,尤其在毫米波频段的高端。波导滤波器由于波导具有很高的Q值,能够在毫米波频段实现很低的插损。目前,Ka波段的波导带通滤波器的插损约为0.7dB,W波段的带通滤波器的插损约为1.5dB。优良稳定的性能使得波导滤波器仍然是毫米波应用中滤波器的主要形式。

传统的波导滤波器使用横向支节或膜片以形成谐振单元,但这种结构过于复杂,装配难度较大。1976年,Konishi提出了在波导宽边E面插入金属膜片的波导滤波器结构,这种滤波器结构简单,易于电路的调谐和装配,适于大批量的生产。本文首先分析了在波导中部E面插入感性膜片的等效电路及其等效电路网络的变换。然后基于等效电路的分析,利用三维电磁仿真软件EMDS对滤波器的结构尺寸进行了进一步的仿真优化,根据优化得出的电路尺寸进行了滤波器和膜片的加工。在实验研究中,实验结果与仿真结果基本一致。

2、E面膜片的等效电路

在E面金属波导滤波器中,在波导宽边中部平行于E面的方向插入的金属膜片将滤波器分为几个等效的谐振单元。每一段插入的金属膜片可以等效为一个T型的电抗网络,等效电路如图1所示:

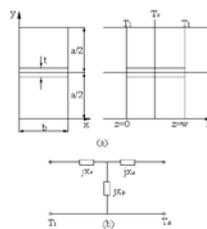


图1. 波导宽边插入膜片的结构图及其等效电路

在波导中,当膜片中部 T_0 处分别处于开路和短路状态时,相对应的输入导纳 Y_{short} 和 Y_{open} 与T型等效电路中并联电抗 X_p 和串连电抗 X_s 由如下关系:

$$Y_{short} = -\frac{1}{jX_s} \quad (1)$$

$$Y_{open} = \frac{1}{j(2X_p + X_s)} \quad (2)$$

所以,E面金属波导滤波器可以等效为膜片的T型等效电路的级连,如图2 (b) 所示。根据滤波器的设计原理,T型等效电路也可以变换为K变换器的级连网络,如图2 (c) 所示:

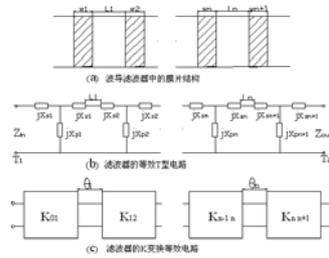


图2. E面膜片滤波器的结构及其等效电路

在从T型等效网络变换到K变换器网络中,有着如下的变换关系式:

$$K_{j-1,j} = Z_0 \left| \tan \left(\frac{\phi_j}{2} + \arctan \frac{X_{sj}}{Z_0} \right) \right| \quad (3)$$

$$\phi_j = -\arctan \left(2 \frac{X_{pj}}{Z_0} + \frac{X_{sj}}{Z_0} \right) - \arctan \left(\frac{X_{sj}}{Z_0} \right) \quad (4)$$

$$\theta_j = \frac{2\pi}{\lambda_g} L_j - \frac{1}{2} (\phi_j + \phi_{j+1}) \quad (5)$$

$$\lambda_g = \frac{\lambda_0}{\left[1 - \left(\frac{\lambda_0}{2a} \right)^2 \right]^{\frac{1}{2}}} \quad (6)$$

上式中, ϕ_j 为两T型等效网络间的相位常数, θ_j 为K变换网络中的相位常数, L_j 为传输线长度, λ_g 为导波波长。

3. 仿真优化和实验结果

根据滤波器的设计要求,采用了五阶切比雪夫型带通滤波器的电路结构。滤波器设计的中心频率为94GHz,带宽2GHz,插入金属膜片的宽度为0.15mm,采用的波导为标准的BJ900波导 ($a=2.54\text{mm}$, $b=1.27\text{mm}$)。根据上面对滤波器等效电路的分析,得到了最初的设计初值,然后在三维电磁仿真软件EMDS中建立模型,进行仿真优化。通常利用三维电磁仿真软件进行滤波器的设计时,容易出现滤波器中心频率低偏的现象,所以在进行优化仿真时,设定滤波器仿真的中心频率为96GHz,带宽为2GHz。仿真模型及其滤波器内部的场分布如图3所示,仿真曲线如图4所示:

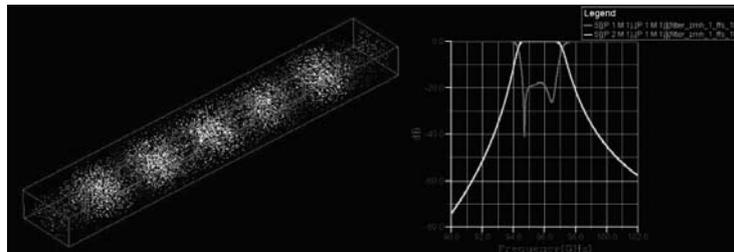


图3. 滤波器的结构模型及其场分布

图4. 滤波器的仿真结果

通过仿真优化,我们得到了滤波器设计的最优值,如表1所示:

BW	W1=W11	L2=L10	W3=W9	L4=L8	W5=W7	L6
2GHz	0.15mm	1.53mm	1.05mm	1.56mm	1.49mm	1.52mm

根据滤波器的仿真优化值,我们对滤波器的腔体和膜片进行了加工。通过实验研究,滤波器的中心频率为93.85GHz,带宽为2GHz,带内最小插损为1.36dB,带外抑制大于50dB。实验结果与仿真结果吻合得较好,由于

在仿真中预先提高了滤波器的中心频率,使得实际滤波器的中心频率与设计中心频率相差很小,满足设计要求。滤波器的测试结果如图5所示:

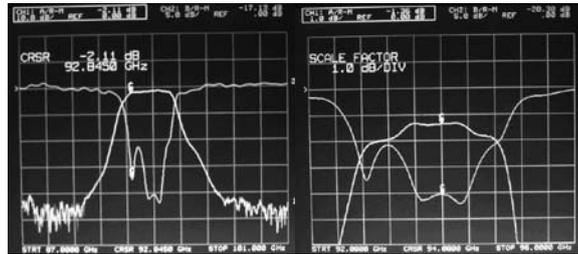


图5. 滤波器的测试结果

在实验研究中,滤波器在以93.4GHz-94.4GHz的频率范围内的插入损耗均小于1.5dB,而在92.9GHz~93.4GHz和94.4GHz~95GHz的频率范围内,插入损耗逐渐增大到约2dB。插入损耗的增加很大程度上是由于滤波器腔体和膜片的加工装配误差所引起,这可以通过对插入膜片表面镀银以提高膜片的导电率,以及提高腔体和膜片的加工精度等手段来降低。滤波器的实物图如图6所示:

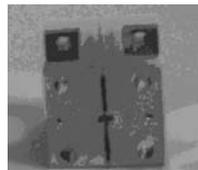


图6. W波段波导带通滤波器的实物图

4. 结论

本文介绍了一种W波段E面金属带通滤波器的设计方法,并对插入膜片的T型等效电路及其与K变换器等效电路间的变换进行了分析。在对滤波器等效电路分析的基础上,利用EMDS三维电磁仿真软件对滤波器的电路结构进行了仿真优化,根据优化结果研制的滤波器性能良好,实验结果与仿真结果吻合得较好,满足了设计指标。

参考文献

- [1]Y.Konish, and K.Uenakada, "The Design of Bandpass Filter With Inductive Strip-planar Mounted in Waveguide". Microwave Theory and Techniques, IEEE Transactions on, Vol.22, Oct 1974, PP.869-873.
- [2]Hae-Seon Lee, Dal Ahn, "A Design of Magnetically Tunable E-plane Type Waveguide Filter". APMC, Vol.3, 1999,PP 852-855.
- [3]J.Uher, and W.J.R Hoefler, "Tunable Microwave and Millimeter Wave Bandpass Filter". IEEE Trans, Microwave Theory and Techniques, Vol MTT-39, Apr 1991, PP 643-653.
- [4]马敏, E面金属膜片波导滤波器研究, 电子科技大学硕士学位论文, 2003.
- [5]刘焯, 毫米波双工器的研究, 电子科技大学硕士论文, 2002.

X波段宽带频综源中的滤波器设计

郑秀云

中兴通讯股份有限公司上海研发中心

摘要: 在用DDS+PLL实现的X波段宽带频综源中, 为了提高频谱纯度需要用到多个不同频段的滤波器来抑制杂波干扰。这里采用ADS对S/C/X波段微带滤波器进行仿真和优化, 并与实测结果进行了比较。

关键词: ADS, 微带滤波器, 平行耦合线

1、引言

频率合成器是现代通信、雷达等电子系统中非常重要的部件, 对频谱纯度有极高的要求。图1给出了一种用DDS+PLL再倍频的方式实现的X波段宽带频综源, 其输出频率为10~12GHz。用DDS激励PLL的方案先合成S波段(2.5~3GHz)的基准信号, 经一级二倍频放大输出到C波段(5~6GHz), 最后再经一级二倍频输出X波段的信号。为了抑制非线性器件产生的杂波信号, 其中用到了三个微带滤波器, 分别是S波段低通、C波段带通、X波段带通。

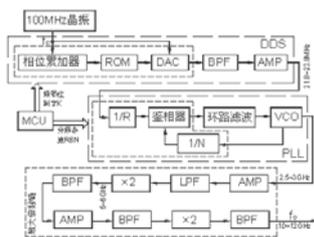


图1. X波段宽带频综源系统方案图

带通滤波器的实现方法很多, 比如基于SIR结构的平面滤波器、传统的平行耦合线滤波器, 前者的一个优势就在于寄生通带容易控制, 带外抑制比较好, 但是带宽一般比较窄, 而后的带宽可以做到20%左右, 寄生通带大概出现在二倍通带的位置, 相当于本方案中倍频输出后四次谐波的地方, 对奇次谐波的抑制不会造成大的影响, 再加上这种结构的设计方法已经很成熟, 因此采用平行耦合滤波器的形式, 人工计算与软件仿真的方法相结合共同完成。

2、C波段带通滤波器的设计

参考平行耦合带通滤波器的设计方法, 确定0.01dB波纹的契比雪夫低通原型, 步骤如下:

首先, 明确BPF的技术参数: $f=5\sim 6\text{GHz}$, 带内纹波为-0.01dB, 带外衰减要求-30dB@7.5GHz; 基片材料采用 $\epsilon_r=9.6$, 介质厚度 $h=0.8\text{mm}$, 导带厚度 $t=0.018\text{mm}$, $\text{tg}\theta=0.001$;

已知低通原型与带通之间的近似线性频率变换关系式为:

$$\frac{\omega'}{\omega_1} = \frac{2}{W} \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right)$$

其中 $W = \Delta f = 1/5.5$, $\omega = 2\pi \times 7.5 \times 10^9$, $\omega_0 = 2\pi \times 5.5 \times 10^9$, 故得 $\omega' / \omega_1 = 3.467$, 查询契比雪夫低通原型滤波器的滤波特性曲线可以得到最少节数 $n=5$ 。

根据节数及带内纹波衰减值, 查询契比雪夫低通原型滤波器元件参量表, 得 $g_1=0.7128$, $g_2=1.2003$, $g_3=1.3212$, $g_4=0.6476$, $g_5=1.1007$; 应用公式计算各个导纳倒置转换器参量J:

$$J_{01} / Y_0 = \sqrt{\frac{\pi W}{2g_0 g_1}} \approx 0.633, \quad J_{12} / Y_0 = \frac{\pi W}{2\omega_1'} \cdot \frac{1}{\sqrt{g_1 g_2}} \approx 0.309, \quad J_{23} / Y_0 = \frac{\pi W}{2\omega_1'} \cdot \frac{1}{\sqrt{g_2 g_3}} \approx 0.227$$

$$J_{34}/Y_0 = \frac{\pi W}{2\omega_1'} \cdot \frac{1}{\sqrt{g_3 g_4}} = J_{12}/Y_0 \approx 0.309, J_{45}/Y_0 = J_{01}/Y_0 \approx 0.633$$

然后利用公式 $Z_{oc} = \frac{1}{Y_0} [J/Y_0 + (J/Y_0)^2]$ 和 $Z_{oo} = \frac{1}{Y_0} [-J/Y_0 + (J/Y_0)^2]$ 计算各段耦合线的奇偶模特性阻抗 Z_{oc}

和 Z_{oo} , 可以求得 $(Z_{oc})_{01}=101.68\Omega$, $(Z_{oo})_{01}=38.38\Omega$; $(Z_{oc})_{12}=70.22\Omega$, $(Z_{oo})_{12}=39.22\Omega$; $(Z_{oc})_{23}=63.93\Omega$, $(Z_{oo})_{23}=41.23\Omega$; $(Z_{oc})_{34}=(Z_{oc})_{12}=70.22\Omega$, $(Z_{oo})_{34}=(Z_{oo})_{12}=39.22\Omega$; $(Z_{oc})_{45}=(Z_{oc})_{01}=101.68\Omega$, $(Z_{oo})_{45}=(Z_{oo})_{01}=38.38\Omega$ 。

根据已求出的奇偶模特性阻抗, 查奇偶模特性阻抗曲线, 得每一耦合节的宽度 W 与间隙 S , $W01/h=0.425$, $S01/h=0.17$; $W12/h=0.76$, $S12/h=0.41$; $W23/h=0.89$, $S23/h=0.59$; $W34/h=W12/h=0.76$, $S34/h=S12/h=0.41$; $W45/h=W01/h=0.425$, $S45/h=S01/h=0.17$ 。

查奇偶模相速曲线^[3], 利用公式 $V=0.75(V_p/C_0)_e+0.25(V_p/C_0)_o$ 和公式 $L=VC_0/4f_0$, 求出每节耦合线的长度 L 。初值计算好后用ADS进行仿真优化, 最后得出每一耦合节的尺寸由表1所示。

表1 C波段BPF的尺寸比较

尺寸(mm)	W01	L01	S01	W12	L12	S12	W23	L23	S23
计算结果	0.34	5.536	0.136	0.608	5.461	0.328	0.712	5.379	0.472
ADS优化结果	0.4	5.536	0.166	0.429	5.15	0.424	0.552	5.36	0.443

比较表1中每一耦合节的计算尺寸与ADS优化后的尺寸可以发现, 二者非常接近, 实测结果和仿真结果也非常吻合(图2), 可见该C波段带通滤波器的设计是非常成功的。在agilent矢量网络分析仪E8363B上的测试结果表明通带内插损小于1.7dB, 寄生通带位于10GHz以外, 对基波2.5~3GHz的抑制大于50dB, 对三次谐波7.5~9GHz的抑制大于30dB, 中心频率和带宽也达到了期望的效果。

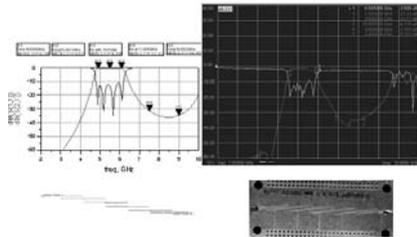


图2. C波段平行耦合线滤波器仿真数据与实测结果比较(右下为实物)

3. X波段带通滤波器的设计结果

X波段BPF的通带是10~12GHz, 用来抑制倍频产生的三次谐波15~18GHz以及基波泄露(5~6GHz), 类似地, 采用平行耦合线结构, 0.1dB波纹契比雪夫低通原型, 先计算出各耦合节的初始尺寸, 再代到ADS里边进行优化, 得到一组最佳解, 最后用ADS的Momentum和HFSS9.0进行仿真验证。各耦合节的尺寸分别为 $W/L/S=[0.3/3.147/0.282, 0.646/1.8/0.252, 0.47/2.989/0.812, 0.646/1.8/0.252, 0.3/3.147/0.282]$ (mm)。由测试结果(图3)可以看出, 10~12GHz通带插损小于3.5dB, 对5~6GHz的抑制大于34dB, 对15~18GHz的抑制大于25dB, 基本满足设计要求。通过实验发现, 腔体结构对该BPF的带外抑制有很大的影响, 这从测试曲线与仿真结果的对比中也可以观察出来, 如果腔体设计得不理想, 很容易产生谐振, 这是特别要注意的地方。

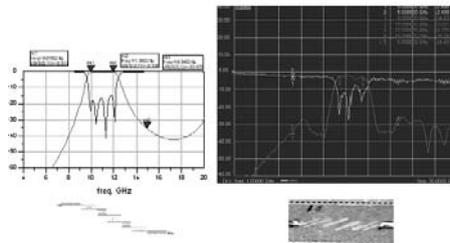


图3. X波段带通滤波器的仿真与实测结果比较

4、S波段低通滤波器的设计结果

由于S波段的平行耦合节尺寸比较大,几乎是C波段的二倍,而SIR结构平面滤波器带宽又不够,因此这里采用低通滤波器,具体设计方法不再赘述,实验结果如图4所示。

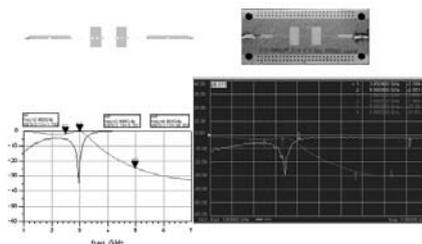


图4. S波段低通滤波器的仿真与实测结果比较

优化后各段短截线的尺寸分别为 $W/L=[0.1/4.7, 5/2.62, 0.1/3.404, 5/2.62, 0.1/4.7]$ (mm), 插损小于3.5dB, 带外抑制在-25dB以下。

5、结论

这三组滤波器的实际测试结果都比较理想,对杂波的抑制达到了要求。其中,ADS软件对各级微带滤波器的设计起了很大的帮助。结合微带电路知识先计算出一组初始值再代到ADS里进行仿真和参数优化,能够使实测结果与仿真结果吻合得很好。

参考文献

- [1] 郑秀云.X波段宽带频综源的研究:[硕士学位论文].成都:电子科技大学,2005
- [2] 清华大学微带电路编写组.微带电路.北京:人民邮电出版社.1975
- [3] 顾其净,项家桢,袁孝康.微波集成电路设计.北京:人民邮电出版社.1978

基于ADS的宽边耦合带状线巴伦设计

敬小东 汤超 杨兴
电子科技大学电子工程学院

摘要: 本文用Agilent公司ADS软件在1GHz~3GHz上设计、仿真了一种带状线结构的宽边耦合巴伦。这种巴伦结构紧凑,同时也能应用于PCB电路。利用ADS的原理图仿真进行建模和优化,最后用Momentum仿真并加以修正。结果在1GHz~3GHz输入反射在-12dB以下,平衡输出端幅度相差小于1.1dB,相位相差小于180+5度,达到设计要求。

关键字: Marchand巴伦 宽边耦合

1、引言

巴伦是由英文名称(BALUN)音译而来,是平衡-不平衡变换器的简称,它广泛应用于双平衡混合器,推-挽放大器,相位检波器,单边带调制器,天线反馈网络及倍频器中。在低频段,它只起到一个电压变换器的作用。巴伦的实质是把一个不平衡输入分为两个等幅反向的输出。因此任何能够把输入分为两个分支,而且两个分支有180度相位差,各端阻抗匹配的网络,都可以视为巴伦。最近,研发用于微波集成电路和微波单片集成电路的平面巴伦日益受到人们的关注。文献^[1]修改了Marchand的设计,使用平面宽边传输线设计MIC和MMIC巴伦,但他们没有提出定量分析或设计方法。文献^[2]Randal和Cam提出了多层Marchand巴伦的散射参数以及巴伦的设计方程。本文根据设计的是一种宽边耦合带状线巴伦。

2、巴伦分析

巴伦的结构形式有很多,主要有同轴型、微带型、共面波导型等。在微波集成电路中,信号传输线是平面结构,以便印刷、腐蚀、焊接,而且要易于调节传输线的几何参数,以便改善传输线的性能。满足这些要求的传输线结构主要有五种:微带传输线、裂缝线、共面线、带状线和共面波导。其中最常用的是微带线,微带线和其他结构相比,可近似为准TEM波传输,分析比较简单方便,而且封装尺寸较小,便于与同轴线耦合。在现代通信技术越来越小型化的趋势下,微带巴伦是应用最广泛的一种结构。微带巴伦中,最常见的是下面四种结构双面微带巴伦、带状线巴伦、三线巴伦和Marchand巴伦,如图1。

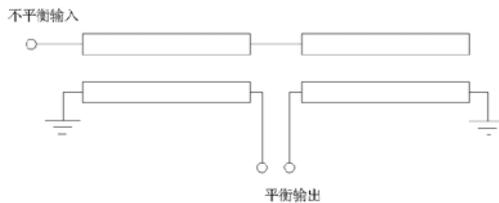


图1. 常用Marchand巴伦结构

巴伦是一个三端口网络,其中一个是不平衡输入端口,另外两个是平衡输出端口,如图(2)所示此三端口网

络的电压电流关系,可用Y参数表示为:
$$\begin{cases} I_1 = Y_{11}V_1 + Y_{12}V_2 + Y_{13}V_3 \\ I_2 = Y_{21}V_1 + Y_{22}V_2 + Y_{23}V_3 \\ I_3 = Y_{31}V_1 + Y_{32}V_2 + Y_{33}V_3 \end{cases}$$
。其导纳矩阵为:
$$[Y] = \begin{bmatrix} Y_{11} & Y_{12} & Y_{13} \\ Y_{21} & Y_{22} & Y_{23} \\ Y_{31} & Y_{32} & Y_{33} \end{bmatrix}$$

,由于巴伦是互易网络,故有 $Y_{ij}=Y_{ji}$ 此时该导纳矩阵变为:
$$[Y] = \begin{bmatrix} Y_{11} & Y_{12} & Y_{13} \\ Y_{12} & Y_{22} & Y_{23} \\ Y_{13} & Y_{23} & Y_{33} \end{bmatrix}$$
 在巴伦三端口网络中端口2、

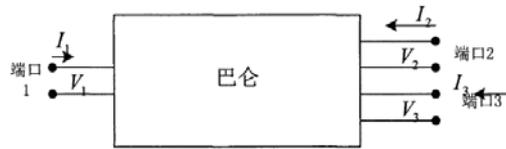


图2. 巴仑的三端口结构

端口3两个平衡端口应满足: $\begin{cases} V_2 = -V_3 \\ I_2 = -I_3 \end{cases}$ 将上两式, 则有: $\begin{cases} Y_{12} = -Y_{13} \\ Y_{22} = Y_{33} \end{cases}$ 这就是巴仑三端口网络平衡条件的导纳表示式, 它给出了巴仑三端口网络输入和输出的阻抗(导纳)关系, 又称为巴仑阻抗(导纳)匹配条件。设端口1的输入

导纳为 Y_1 , 端口2和端口3的输出导纳为 Y_2 , 得: $Y_1 = Y_{11} - \frac{2Y_{12}}{Y_2 + Y_{22} - Y_{23}}$ 这是三端口网络作为巴仑时, 输入导纳

和输出导纳之间应满足的关系。通常, Y_1 是一个与频率有关的复数, 如果想使巴仑在较宽的频带工作, 则应使 Y_1 尽可能与频率无关。

3. 巴仑的ADS原理图仿真

在ADS中调用带状线基片设置控件SSubO和带状线单双层线SLIN0和SBCLIN设置控件, 以及S参数模版画出原理图。最后设置优化变量和目标控件, 原理图如图3, 仿真结果如图4。

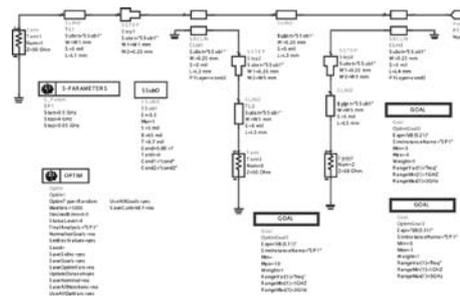


图3. ADS中原理图仿真

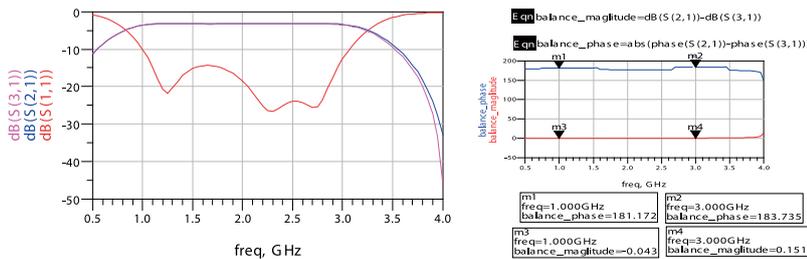


图4. ADS中原理图仿真结果

从图4可以看出输入反射在1GHz~3GHz上小于10dB, 平衡输出口幅度相差小于0.2dB, 相位相差 180 ± 3 度。

4. 巴仑的ADS Momentum仿真

从原理图中直接生成Layout图。在Momentum里面首先对层和过孔进行设置。然后对Layout图进行修改。考虑到电路尺寸太大, 所以把原理图中的宽边耦合线和输出线打弯, 以节省空间。最后Layout图如图5, 仿真结果如图6。

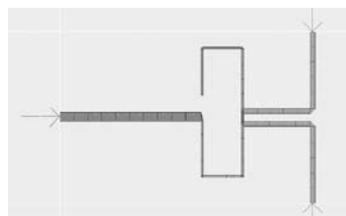


图5. ADS Momentum仿真图

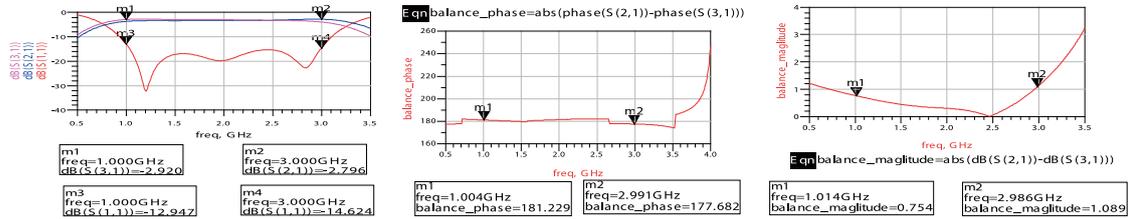


图6. ADS Momentum仿真结果

从图6仿真结果可以看出在1GHz~3GHz之间输入反射在-12dB以下，平衡输出端幅度相差小于1.1dB，相差小于 180 ± 5 度。达到预计要求。

5、结论

本文设计宽边耦合带状线巴伦结构紧凑，充分利用ADS软件原理图设计的强大功能，尤其是原理图优化的可操作性，避免了在其他类似软件中当过孔存在无法设置优化变量的麻烦。从Momentum仿真结果可以看出，他和原理图仿真结果吻合较好，经过修改输入反射还改善了3dB。输出幅度平衡和相位平衡有不同程度的恶化，不过都在设计容差范围之内。

参考文献

- [1] Mitsuhiro Shimozawa ,Kenji Itoh ,Yoshinobu Sasaki ,et al.A Parallel Connected Marchand Balun Using Spiral Shaped Equal Length Coupled Lines.IEEE MTT-S Digest , 1999.1737~1740.
- [2] Randal Schwindt,Cam Nguyen.Computer-aided Analysis and Design of a Planar Multilayer Marchand Balun.IEEE Trans Microwave Theory Tech ,1994,42(7):1429~1434.
- [3] 方安, 基于低温共烧陶瓷技术的微带滤波器和巴伦, 浙江工业大学学位论文集, 2006.
- [4] 清华大学微带电路编写组, 微带电路, 北京, 人民邮电出版社,1976.
- [5] Agilent technologies, Advanced Design System 2002 user' s guide,2002.

基于ADS软件的功率分配/合成网络的设计

郭桂美

中国工程物理研究院电子工程研究所

摘要: wilkinson电桥由于电路结构紧凑, 尺寸小等优点, 在毫米波的微带功分/合成网络中得到广泛的应用, 本文利用 ADS软件, 仿真设计了一个工作于Ka频段, 带宽为2GHz的wilkinson功分/合成电路, 在工作频率内, 其插损<1dB, 功分的两路相位几乎完全同相。

关键词: 功率分配, 功率合成, 微带电路

1、引言

毫米波以其独特的优点在电子系统中得到广泛的应用, 毫米波系统的成功应用在很大程度上决定于毫米波功率源的可实现性。目前毫米波功率源仍是制约毫米波技术在应用系统中的关键性问题, 因此研究设计体积小、重量轻、合成效率高、输出功率大的毫米波功率分配及合成技术受到了越来越多的重视。功率分配器是将输入信号功率分成相等或不相等的几路输出的一种多端口微波网络。随着毫米波技术及单片集成技术的发展, 在小功率场合下多使用微带电路实现的功率分配网络, 它具有体积小、重量轻、性能优良等特点 因而在微波、毫米波功率合成系统得到广泛的应用。功率分配器又可以作为功率合成器使用, 因此又称为功分合成器。

在微带功分器中 Wilkinson 功分器由于其自身结构的特点, 具有优良的特性, 而在微波毫米波大功率系统中应用最广泛的一种形式。

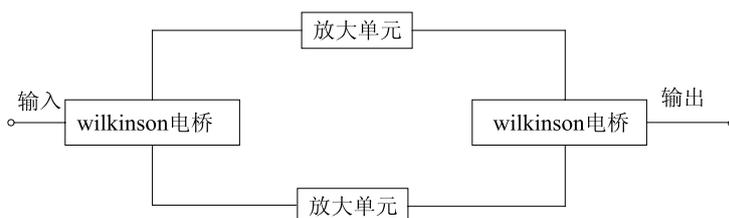


图1. 3-dB电桥功率分配/合成框图

2、理论分析

威尔金森 (wilkinson) 电桥的工作原理: 图2为一个传统的威尔金森电桥的原理图, 威尔金森电桥采用四分之一波长传输线段构成, 频带较宽。其②端口为内置口, 端接了阻抗为 $2R$ 的隔离电阻。①端口和②端口、③端口和④端口相互隔离。威尔金森电桥即可以作功率分配使用, 也可以用作功率合成。作功分时, 信号由①端口输入, 功率从③端口和④端口同相等分输出; 当合成应用时, 则从③端口、④端口输入, ①端口处同相叠加输出。作功分时, ③端口、④端口两路输出可按照一定的比例分配。当两输出端口③端口和④端口保持相同的电压时, 隔离电阻 $2R$ 中没有电流 (理想情况), 不吸收功率。若③端口、④端口稍有失配, 反射功率一路通过隔离电阻, 一路通过匹配端最后在另一输出端口反相叠加, 最后反射回第一输出端口, 从而保证两输出端有良好的隔离。

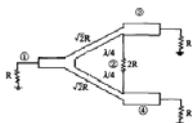


图2. 传统的威尔金森电桥

3、ADS的建模及仿真

本文设计的是威尔金森电路结构的功分合成网络。电路使用rogers5880的介质基板,介电常数是2.2,厚度为0.254mm。仿真电路原理图如图3所示,仿真结果如图4、图5所示。



图3. ADS仿真的电路原理图

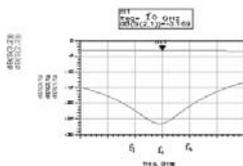


图4. 插入损耗的仿真结果

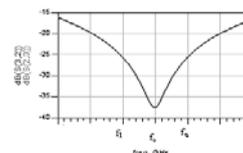


图5. 隔离度的仿真结果

从图4中可以看出在中心频率,插入损耗为0.169dB,在工作频带内,插入损耗都<1dB,图5表明仿真的隔离度>25dB,因此电路的仿真结果比较理想。

在实际过程中,ADS电路的仿真和Momentum的版图仿真结果存在一定的差别,版图的仿真是采用矩量法(Momentum)直接对电磁场进行仿真,其计算较复杂,仿真的时间比较长,结果比原理图的仿真要准确。图6就是由图1生成的版图,图7,图8为版图的仿真结果。



图6. ADS的Momentum仿真版图

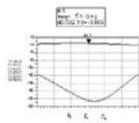


图7. 插入损耗的仿真结果

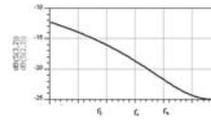


图8. 隔离度的仿真结果

4、结论

本文设计了一个ka波段的毫米波电路的功率分配/合成网络,通过ADS软件的仿真,在工作频率范围内,功分两路的插损小于1dB,两路的相位几乎完全相同,而且隔离度>15dB,表明该电路的仿真曲线可以满足工程的使用要求。

参考文献

- [1] 关中峰等,一种Ka波段功率合成器的研究,测控技术,2004
- [2] 中国电子科技集团第十四研究所,微波固态电路设计
- [3] 清华大学微带电路编写组.微带电路,人民邮电出版社

利用ADS设计交指型带通滤波器

李殷乔

北京理工大学电子工程系微波电路实验室

lyq_bit@126.com

摘要: 主要论述了目前广泛应用的交指型带通滤波器的设计技术。该设计方法先通过公式计算自电容和互电容,然后通过查表得出具体物理尺寸。文章给出了一个相对带宽为18%的4阶交指型滤波器的设计实例,并且用安捷伦公司的ADS软件进行仿真优化,最终达到了预期的指标。文章为交指型滤波器的CAD设计提供了一定的参考价值。

关键字: 微波 带通滤波器 CAD设计 交指型

1、引言

随着器件工艺水平和器件集成化程度的提高,高性能和高集成的微波单片集成电路(MMIC)不断出现,为小体积和高性能的接收机提供了保证。但是,在接收机的前端,滤波器不能集成到MMIC中,所以滤波器的性能和体积将很大程度上影响接收机的性能和体积。

所谓“交指型滤波器”是指由两组平行耦合线谐振器阵相互交叉组成的结构。以前,这种结构多用作慢波系统,但近来研究表明,它具有优良的带通滤波器特性,有如下优点:

- 1) 结构紧凑、结实;
- 2) 由于每个谐振器间的间隔较大,故公差要求较低,容易制造;
- 3) 由于谐振杆长近似等于 $1/4\lambda$,故第二通带中心 $3\omega_0$ 上,其间不会有寄生响应;而半波长平行耦合滤波器,只要稍有失调,也会在 $2\omega_0$ 处产生窄的寄生通带;
- 4) 在 $\omega=0$ 和 $\omega=\omega_0$ 的偶数倍上,只有高次衰减极点,因而阻带衰减和截止率都比较大;
- 5) 既可以制作成印刷电路形式,又可以用较粗的杆制作成自行支撑,而不用介质。

基于上述特点,交指型滤波器的使用和研究都比较广泛,谐振器既可用矩形杆,也可用圆杆,还可以用集总电容加载的办法减小体积和增加阻带宽度,并有适宜于各种带宽和不同精度的设计方法。

微波交指带通滤波器的设计一般是根据设计的指标,找出对应的低通原型,通过已有的近似设计公式计算每个杆的自电容以及相邻杆之间的互电容,利用图表获得滤波器的尺寸,然后进行加工调试,这种设计方式由于使用的是近似设计公式,计算不仅烦琐,而且获得的滤波器自电容和互电容参数有一定的误差,加上加工的实际因素,制作出来的滤波器通常会有比较大的误差,调试也比较困难,通常需要经过几次反复的修正滤波器的尺寸,才能用于工程实践中。本文根据交指滤波器的准确设计理论得到滤波器的分布电容,以此来设计终端短路式交指带通滤波器,由于交指滤波器的分布电容有图表可查,避免了计算的烦琐过程”根据设计的指标,在获得了交指滤波器耦合器的自电容和互电容后,耦合器的尺寸和耦合器间的间距可以根据图表获得,并作为初值利用微波仿真软件,对初值的尺寸进行优化,最后根据优化的结果得到了满意的设计。

2、设计原理和计算公式

1. 低通到带通的转换

根据滤波器综合理论,所有类型的滤波器均可映射成归一化的低通滤波器。因此带通滤波器的设计可以先从设计归一化低通滤波器开,然后再映射成带通滤波器。

$$\frac{\omega'}{\omega_1} = \frac{\left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega}\right)}{W} \quad (1)$$

其中: $\omega_0 = \sqrt{\omega_1\omega_2}$ 为带通滤波器的中心频率, ω_1 是下边带频率, ω_2 是上边带频率; ω' 归一化频率; W 是带通滤

波器的相对带宽。

2. 交指滤波器的类型选择和导纳倒置转换器的计算

交指滤波器有终端短路和终端开路2种形式。终端短路形式的滤波器对设计窄带或中等带宽滤波器 ($W < 30\%$) 最为实用, 所以在本设计中使用终端短路的形式, 终端短路滤波器对于 n 个元件数目的低通滤波器需要 $n+2$ 根微带线。如图1中, 端口A为滤波器的输入端, 端口B为滤波器的输出端微带交指滤波器分成 $n+1$ 个平行耦合节 $S_{k,k+1}$ ($k=0, 1, \dots, n$), 每个耦合节中的微带线宽度相同, 即为对称的平行耦合传输线, $n+1$ 个耦合节的奇模和偶模导纳分别为 $(Y_{0o})_{k,k+1}$ ($Y_{0e})_{k,k+1}$ ($k=0, 1, \dots, n$), 这些耦合节在中心频率上为 $1/4$ 波长。

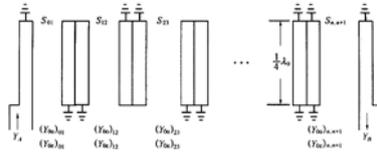


图1. 微带交指滤波器等效图

根据滤波器的设计要求, 确定滤波器低通原型的元件数目 n , 并得出归一化值: g_0, g_1, \dots, g_{n+1} 并根据公式 (1) 求出 ω' (低通原型的截止频率, 通常为1)。然后根据低通原根据滤波器理论, 可得出此滤波器导纳倒置转换器的导纳公式:

$$\frac{J_{01}}{Y_A} = \frac{1}{\sqrt{g_0 g_1 \omega'_1}} \quad (2)$$

$$\frac{J_{n,n+1}}{Y_A} = \frac{1}{\sqrt{g_n g_{n+1} \omega'_1}} \quad (3)$$

$$\frac{J_{k,k+1}}{Y_A} \Big|_{k=1 \sim n-1} = \frac{1}{\sqrt{g_k g_{k+1} \omega'_1}} \quad (4)$$

$$N_{k,k+1} \Big|_{k=1 \sim n-1} = \sqrt{\left(\frac{J_{k,k+1}}{Y_A}\right)^2 + \frac{\tan^2 \theta_1}{4}} \quad (5)$$

$$M_1 = Y_A \left(\frac{J_{01}}{Y_A} \sqrt{h} + 1 \right) \quad (6)$$

$$M_n = Y_A \left(\frac{J_{n,n+1}}{Y_A} \sqrt{h} + 1 \right) \quad (7)$$

$$\theta_1 = \frac{\pi \omega_1}{2 \omega_0} = \frac{\pi}{2} \left(1 - \frac{\Omega}{2} \right) \quad (8)$$

式中 h 是无量纲的比例因素, 可以任意选定, 以得到方便的导纳水平。

3. 自电容和互电容的计算

接下来根据以下公式计算每个杆的归一化单位长自电容:

$$\frac{C_0}{\varepsilon} = \frac{367.7}{\sqrt{\varepsilon_r}} (2Y_A - M_1) \quad (9)$$

$$\frac{C_1}{\varepsilon} = \frac{367.7}{\sqrt{\varepsilon_r}} \left\{ Y_A - M_n + h Y_A \left[\frac{\tan \theta_1}{2} + \left(\frac{J_{01}}{Y_A} \right)^2 + N_{12} - \frac{J_{12}}{Y_A} \right] \right\} \quad (10)$$

$$\frac{C_0}{\epsilon} |_{k=2 \sim n-1} = \frac{367.7}{\sqrt{\epsilon_r}} h Y_A \left[N_{k-1,k} + N_{k,k+1} - \frac{J_{k-1,k}}{Y_A} - \frac{J_{k,k+1}}{Y_A} \right] \quad (11)$$

$$\frac{C_n}{\epsilon} = \frac{367.7}{\sqrt{\epsilon_r}} \left\{ Y_A - M_n + h Y_A \left[\frac{\tan \theta_1}{2} + \left(\frac{J_{k,k+1}}{Y_A} \right)^2 + N_{n-1,n} - \frac{J_{n-1,n}}{Y_A} \right] \right\} \quad (12)$$

$$\frac{C_{n+1}}{\epsilon} = \frac{367.7}{\sqrt{\epsilon_r}} (2Y_A - M_n) \quad (13)$$

式中 ϵ 是介电常数, ϵ_r 是相对介电常数。
计算两相邻杆间的归一化单位长互电容:

$$\frac{C_{01}}{\epsilon} = \frac{367.7}{\sqrt{\epsilon_r}} (M_1 - Y_A) \quad (14)$$

$$\frac{C_{k,k+1}}{\epsilon} |_{k=1 \sim n-1} = \frac{367.7 h Y_A}{\sqrt{\epsilon_r}} \left(\frac{J_{k,k+1}}{Y_A} \right) \quad (15)$$

$$\frac{C_{n,n+1}}{\epsilon} = \frac{367.7}{\sqrt{\epsilon_r}} (M_n - Y_A) \quad (16)$$

在确定了介质厚度B和金属层厚度t后, 最终通过查表的方法, 可以获得滤波器的物理尺寸耦合器间距S和线宽W。

3. 设计实例

本设计的带宽为15~18GHz, 根据本滤波器的设计要求, 采用4(即n=4)个元件数的切比雪夫低通原型, 纹波为0.1dB, 低通原型的各归一化元件值为 $g_1, g_2, g_3, g_4, g_5, = [1.1088, 1.3061, 1.7703, 0.8180, 1.3554]$ 。

根据公式结算出的互电容值和查表后得出间距S初值如下:

互电容	C_{01}/ϵ	C_{12}/ϵ	C_{23}/ϵ	C_{34}/ϵ	C_{45}/ϵ
电容值(pf)	1.3245	0.5339	0.4225	0.5339	1.3245
间距 S	S_{01}	S_{12}	S_{23}	S_{34}	S_{45}
S 值 (mm)	0.0276	0.0730	0.0870	0.0730	0.0276

自电容和线宽W初值如下:

自电容	C0	C1	C2	C3	C4	C5
电容值 (pf)	1.7448	3.1145	3.4875	3.4875	3.1145	1.7448
线宽	W0	W1	W2	W3	W4	W5
宽度 (mm)	0.0207	0.1240	0.1016	0.1016	0.1240	0.0207

根据以上尺寸, 然后确定相关介质和金属即可在ADS中进行仿真。本设计采用的材料相对介电常数为 $\epsilon_r=5.9$, 介质厚度 $B=0.2\text{mm}$, 金属厚度为 $t=0.01\text{mm}$, 材料为Ag。具体模型如下图2所示:

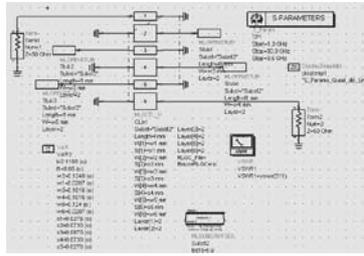


图2. 交指滤波器ADS模型

以下为初值的仿真结果传输参数和反射系数:

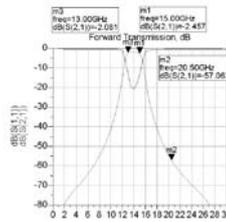


图3. 初步模型传输参数S21和反射系数S11

可以看出, 初值的结果于设计值有一些出入, 主要在于中心频率的位置和带宽的宽度, 这是由于查表等各种近似公式造成的误差, 因此势必要对线宽 W 和间距 S 进行优化, 并且对耦合器的长度进行一定的优化, 以下是优化后的参数值和结果图, 如图4和图5:

间距 S	S_{01}	S_{12}	S_{23}	S_{34}	S_{45}	
S 值 (mm)	0.0275	0.0710	0.0891	0.0749	0.025	
线宽	W_0	W_1	W_2	W_3	W_4	W_5
宽度 (mm)	0.0221	0.1233	0.1018	0.0924	0.1447	0.0213

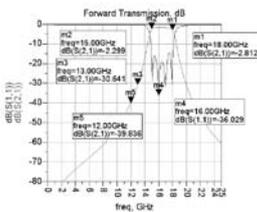


图4. 优化后模型传输参数S21和反射系数S11

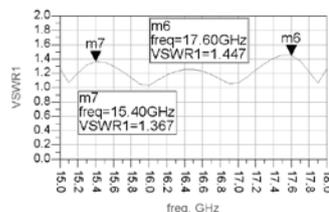


图5. 优化后模型通带内驻波比VSWR

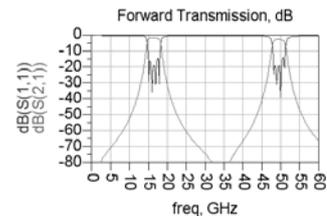


图6. 滤波器的寄生通带图

从以上结果可以看出, 设计的交指型滤波器达到了设计的要求, 并且有较远的寄生通带, 在3 GHz以外, 具有良好的性能。

4. 结论

1. 采用交指型带通滤波器, 具有结构简单、体积小特点, 符合现代滤波器设计的规范和要求。
2. 采用Agilent ADS软件设计带通滤波器, 具有快速、准确, 优化功能强大的特点, 缩短了研制周期, 大大提高了设计的效率和精度。

参考文献

[1] 甘本祚, 吴万春. 现代微波滤波器的结构与设计(上册) 北京: 科学出版社, 1973.
 [2] 周建明, 费元春 信道化接收机中10~12GHz微带交指滤波器的研究 北京理工大学学报 2003.6 Vol.23 No.3

利用ADS仿真软件设计 悬置低通滤波器

刘 筱

电子科技大学电子工程学院

摘要: 本文利用半集总元件构成了一种新型的悬置微带线结构,使用这种结构可以减小滤波器的体积和插入损耗,同时还可以通过附加耦合引入传输零点。通过这种结构设计出的低通滤波器将在下文中给出。设计滤波器使用到了ADS的Momentum软件,相关的设计方法和仿真结果也会在下文中给出。

关键词: 悬置带状线、半集总元件、低通滤波器、Momentum

1、引言

作为一种优越的传输线系统,悬置微带线 (SSL) 可以用作实现各种形式的滤波器。相比于微带线和共面波导,悬置微带线在金属层具有更小的电流密度,在介质层具有更小的电场强度,从而有效的减小了损耗。

大部分利用悬置微带线实现的滤波器都基于经典的传输线结构,如分支线和四分之一波长或二分之一波长谐振器。这些结构往往没有附加效果,滤波器元件可以在介质板的两面实现。实际上,多层滤波器也可以通过这种方法实现。

在本文中,一种基于悬置微带线的新型半集总滤波器将被讨论,这种新型结构将可以被用于设计不同的滤波器和双工器。同时,这种技术可以实现附加耦合器件,从而实现准椭圆相应。

2、基本传输线和滤波器结构

1. 悬置微带线结构

悬置微带线结构 (见图1) 由一个悬置于金属盒中央的薄基片及其两面的金属带条构成。



图1. 悬置微带线结构

2. 滤波器元件

集总元件滤波器需要串/并联电容和电感来实现串联或并联谐振。图2至图6中的结构分别对应了不同的等效串/并联元件。其中,与端口相连的是图中的左右边缘,而图中的前后边缘表示与金属壁相连的部分。



图2. 并联电容

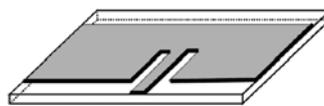


图3. 并联电感

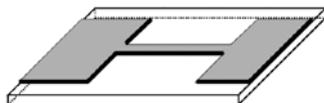


图4. 串联电感

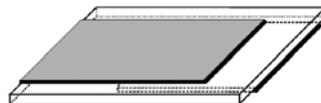


图5. 串联电容



图6. 交指电容

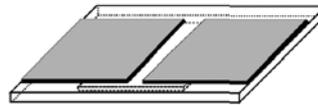


图7. 串联电容

3、低通滤波器的设计

根据经典滤波器设计的理论，低通滤波器由并联低阻线与串联高阻线构成。由于电感部分在实际情况下很短，金属部分相邻距离往往不大，所以可以通过在背面增加金属带条，从而增加电容效应，起到了附加耦合的作用。实际设计的电路等效模型如图8所示，图9和图10是电路的正反面结构图。

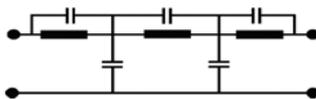


图8. 电路等效模型

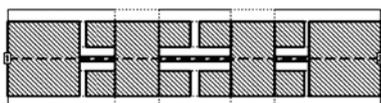


图9. 电路正面结构图

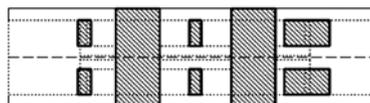


图10. 电路反面结构图

4、利用ADS软件进行滤波器仿真

在ADS的Momentum软件中提供了很方便的仿真环境，图11是电路的具体仿真结构图，图12中是对应悬置微带线的电路层设置，图13是仿真结果。

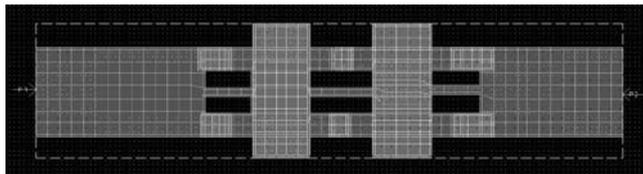


图11. 电路结构图



图12. 电路层设置

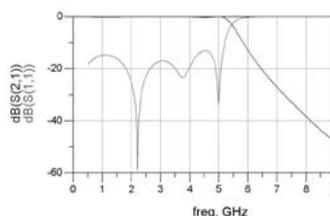


图13. 仿真结果

5、结论

作为一种低损耗的媒介，新型半集总悬置微带线结构可以利用双面耦合提供附加传输零点，同时也能提供更加紧凑的结构，从而有效地减小滤波器的体积。在实际电路中还应该考虑到屏蔽盒的结构问题。

利用ADS设计时还应该充分考虑网格的设置，可以有效地减少仿真消耗的时间。总的来说，ADS是一款功能强大的分析软件，可以有效地提高设计的效率，减少产品生产的周期。

利用ADS快速设计和仿真微带双工器

孙慧君 张天良
电子科技大学电子工程学院

摘要:本文首先简要介绍了双工器的结构, 然后以一个具体的双工器为例, 详细阐述了利用安捷伦公司的EDA软件ADS进行快速设计仿真的过程, 最终的仿真结果完全满足设计指标, 对加快双工器的研发有着重要的参考价值。

关键词:ADS 双工器 发夹线 带通

1、引言

目前, 微波通信系统的发展非常迅速, 微波双工器在微波设备中占有非常重要的地位。因为在各个微波频段中, 各种系统的频率拥挤, 再加上多信道实时双向通信的要求, 就必须在设备前端设计多通道的波道合成和分离器件。因此双工器是无线双工通信中能使接收和发射端同时运作的重要器件之一。

近几年来, 随着技术的飞速发展, 微波CAD软件也得到了极大的提高, ADS (Advanced Design System) 就是其中的佼佼者。ADS是强大的电子设计自动化软件系统。它可以为各种电子系统和元件的设计师提供完全的设计集成。它是微波设计领域中的行业领袖。通过从频域和时域电路仿真到电磁场仿真的全套仿真技术, ADS为广大的微波工程师提供了一个最优秀的设计平台。

本文将介绍如何利用ADS提供的各种工具快速实现基于选频部件的双工器的设计。

2、双工器设计

1. 双工器的结构

通常, 双工器由带通滤波器和分支接头组成。具有发端口, 收端口和天线端, 是一个三端口网络。它能使收发信道同时工作, 共用一个天线。如图1所示。

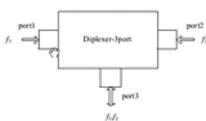


图1. 双工器结构示意图

最简单的双工器之一是一只理想的环行器或者理想的0 dB定向耦合器。由端口1发送的信号送至天线端口3, 而端口2无任何输出, 从天线端口3接收来的信号也只能进入端口2, 不会进入端口1, 从而满足收发信机之间的隔离度。从理论上说, 这种双工器可以实现收发同频, 进而大大节约频率资源, 但是目前这类方向性极强的部件还难以生产。

本文中所示的双工器采用频率选择性部件来完成收、发信道的分、合路功能, 结构如图2所示, 将两个带通滤波器分别调谐于发送频率和接收频率, 从而满足端口1与2之间的隔离度。它的分支接头采用简单的“T”型头。

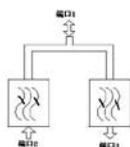


图2. 本文双工器的结构

该双工器设计指标要求为: 下行通道中心频率为2100 MHz, 带宽200MHz, 插入损耗小于3dB, 带外衰减

25dB;上行通道中心频率为2600MHz, 带宽200MHz, 插入损耗小于3dB, 带外衰减25dB, 通道间隔离度大于40dB。

2. 带通滤波器设计

双工器中通道带通滤波器的性能对整个双工器的影响非常大, 是双工器的主体部分, 因此带通滤波器成为双工器设计的关键。本文中的微带带通滤波器使采用发夹线结构, 此结构比平行耦合线结构的带通滤波器相比更加紧凑。在传统设计流程中, 需要先根据低通原型和转换公式计算发夹线的线长和线宽及发卡间耦合间距才能进行结构建模, 计算繁琐。在这里我们利用ADS中的DesignGuide工具可以快速建模, 达到比手工计算更好的效果, 并节约大量的时间。

在新建的原理图中设置好基片参数后添加一个发夹线滤波器的智能模块, 设置好所需指标, 然后使用“DesignGuide”菜单中的“Passive Circuit”工具, 即可自动生成所需的模型初值。如图3至图5所示:

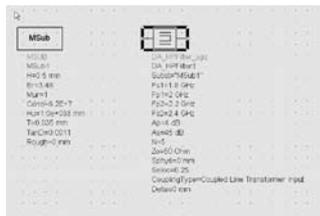


图3. 设置指标



图4. 调用Passive Circuit工具

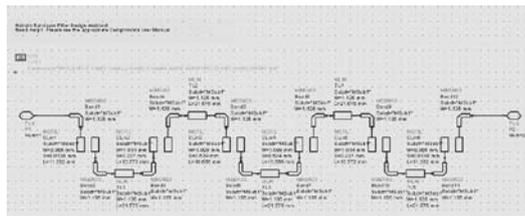


图5. 软件自动生成初值

根据生成的模型初值, 在设计公式的基础上, 将微带线的线长和线宽设置成优化变量, 加以优化之后即可得到所需指标的带通滤波器电路, 其指标如图6所示:

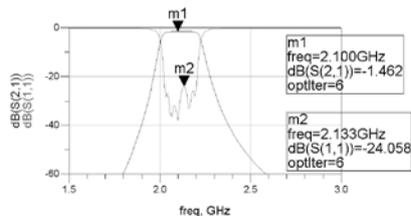


图6. 通带为2.0GHz-2.2GHz

使用同样的方法我们可以快速得到用于另一个通道的带通滤波器:

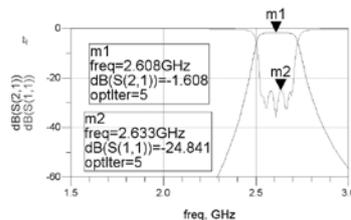


图7. 通带为2.5GHz-2.7GHz

3. 双工器设计

如果将两个中心频率不同的带通滤波器直接并联, 则其中一个滤波器会在另一个滤波器的通带里引入较大的干扰, 破坏了原滤波器的通带特性, 即两个带通滤波器会互相影响, 严重时甚至导致双工器不能正常工作。图8所示的就是直接将两滤波器并联时的系统响应, 可见此时两个通道之间的相互干扰造成指标的严重恶化。因此, 不能简单地将两个带通滤波器的输入端直接并联起来, 而要采取一定的措施, 加入结合电路, 消减滤波器间的互扰, 使每个滤波器仍能保持原来的带通特性。

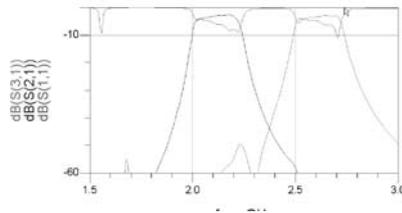


图8. 将两带通滤波器直接并联

本文中所使用的结合电路结构如图10所示，两带通滤波器各自通过 $1/4\lambda$ 传输线阻抗变换后接到1端口。该段传输线的线宽为 50Ω 线宽，可以使用Linecalc工具快速计算得出。该结合电路的原理简述如下：收信滤波器输入端对发信滤波器相当于短路，经 $1/4\lambda$ 阻抗变换后变为开路，就不会影响发信端。同理， $1/4\lambda$ 阻抗变换也使发信滤波器不影响受信端。

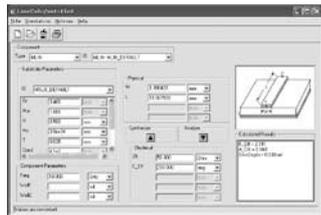


图9. 计算50 线宽

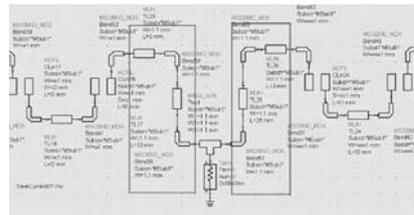


图10. 结合电路

对 $1/4\lambda$ 传输线的形状进行优化后，可以看到效果非常明显：带内插损为1.7dB左右，反射基本在-20dB以下，通道隔离度大于40dB。结果如图10所示。

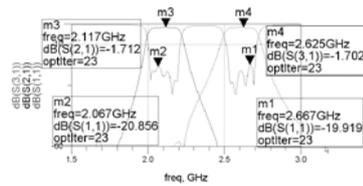


图11. 原理图仿真结果

将原理图导入momentum，生成Layout版图，如图12：

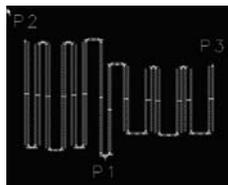


图12. Layout

进行momentum中进行仿真，发现结果与原理图仿真相比略有恶化。在momentum中对电路进行优化后结果如图13。该结果能够很好的满足设计指标。

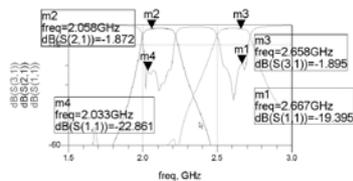


图13. momentum仿真结果

3、总结

本文通过ADS设计出了符合要求的微带双工器，达到低带内插损，带内反射，同时拥有高的隔离度。通过以上的设计仿真过程可以看出：Agilent公司的EDA仿真软件ADS具有强大的电磁仿真功能，利用ADS中的优化和momentum仿真功能，可以快速准确的完成微波电路设计，大大缩短设计周期。

利用ADS设计 SIR滤波器

诸亮 郭睿 羊恺 戴博嘉
电子科技大学空天学院

摘要: 本文首先介绍了简单介绍了SIR滤波器的原理,并以中心频率3GHz的SIR滤波器为例,详细阐述了如何利用安捷伦公司的ADS进行分析和优化,最终的仿真结果完全符合设计要求。

关键词: SIR ADS优化仿真

1、前言

微波带通滤波器作为一种体积小、重量轻和可靠性高的微波集成电路,广泛应用与通信领域。从集总参数低通原型滤波器出发,经过频率变换,导出集总参数耦合谐振通带滤波器设计公式,然后用微波结构来实现这些耦合结构和谐振器,从而得到微波带通滤波器。微波带通滤波器结构很多,如电容间隙耦合传输线带通滤波器、梳状带通滤波器、交指型滤波器、半波长谐振器平行耦合带通滤波器等。SIR(阶梯阻抗谐振器)滤波器是由Mitsuo Mkimoto和Sadahiko Yamashita于1980年首先提出的。近年来,为了优化滤波器性能、抑制寄生通带、减小体积,阶跃阻抗(SIR)技术备受关注。

寄生通带是微波滤波器特有的指标,对于传统的微带滤波器寄生通带一般在通带中心频率的整数倍。当微带滤波器作为倍频器和放大器的输出滤波器使用时,谐波抑制比较差。SIR的另外一个优点就是缩小了谐振器的体积——这是现在微波领域的一个发展要求和趋势。

本文利用ADS设计一个SIR平行耦合滤波器,要求:

- (1) 中心频率3GHz,带宽0.2GHz
- (2) 带外500MHz处抑制60dB
- (3) 2倍频处抑制60dB

2、SIR平行耦合滤波器的基本原理

根据微波滤波器原理可知,微波滤波器是由谐振器和倒置器来实现的。倒置器能将并联元件转换串联元件。倒置器分两种,一种是阻抗倒置器K;另一种是导纳倒置器J,这两种倒置器在本质上没有区别。在本设计中采用的是平行耦合,其可等效于一个导纳倒置器J和两端连一个电长度为 Θ 、特性导纳 Y_0 ,如图1。

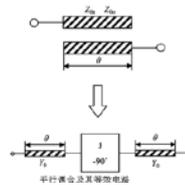


图1.

本设计的谐振器是采用SIR谐振器结构。SIR是有对称的两个特性阻抗线构成,其特性阻抗分别为 Z_1 、 Z_2 ,结构如图2所示。

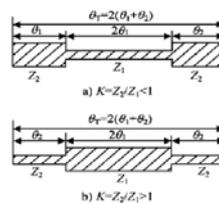


图2.

利用谐振器耦合部分的导纳 表示整个谐振器的导纳, 得:

$$Y_i = \frac{2(K \tan \theta_1 + \tan \theta_2)(K - \tan \theta_1 \tan \theta_2)}{K(1 - \tan^2 \theta_1)(1 - \tan^2 \theta_2) - 2(1 + K^2) \tan \theta_1 \tan \theta_2} \quad (1)$$

其中K为阻抗比, $K = Z_1/Z_2$ 。

在实际的设计中, 我们为了简化设计我们可以取 $\theta_1 = \theta_2$ 。因此, 在下面的推导中我们取 $\theta_1 = \theta_2 = \theta$, 式 (1) 可以简化为:

$$Y_i = jY_2 \frac{2(K + 1)(K - \tan^2 \theta) \tan \theta}{K - 2(1 + K + K^2) \tan^2 \theta + \tan^4 \theta} \quad (2)$$

电路的谐振条件为:

$$Y_i = 0 \quad (3)$$

将 (3) 带入 (2), 求得基频谐振条件为:

$$K = \tan^2 \theta \quad (4)$$

既是电长度为 $\theta = \tan^{-1} \sqrt{K}$, 整个谐振器电长度为

$$\theta_T = 4\theta = 4 \tan^{-1} \sqrt{K} \quad (5)$$

观察上式不光有一个解, 也就是说除了基本的谐振频率外还有寄生频率存在。我们设谐振频率为 f_{sn} ($n=1,2,3,\dots$), 对应的电长度为 θ_{sn} ($n=1,2,3,\dots$), 从式 (2) 和式 (3) 的寄生谐振条件为:

$$\begin{aligned} \tan \theta_{s1} &= \infty \\ \tan \theta_{s2} - K &= 0 \end{aligned} \quad (6)$$

由式 (6) 求得谐振器的寄生通带电长度为:

$$\begin{aligned} \theta_{s1} &= \pi / 2 \\ \theta_{s2} &= \tan^{-1} \sqrt{K} + k\pi \quad (k = 1, 2, 3, \dots) \\ \theta_{s3} &= \pi \end{aligned} \quad (7)$$

从整个推导过程中我们可以看出, SIR的谐振频率是由K来控制的, K也影响着寄生通带, 这是SIR的一个特点之一。根据是式 (4) 和式 (7) 分析可得, 当 $K < 1$ 的时候, $\theta_T = 4 \theta = 4 \tan^{-1} K^{1/2} < \pi$, 既是相对半波长谐振器缩小了体积, K越小, 体积也越小; 而最小寄生通带为 $4\theta_{s1} = \pi/2 * 4 = 2\pi$, 这时寄生通带大于通带2倍频。当 $K > 1$ 的时候 $\theta = 4 \tan^{-1} K^{1/2} > \pi$, 最小寄生通带为 $4\theta_{s1} = \pi/2 * 4 = 2\pi$, 这时寄生通带小于3倍频。所以根据设计要求本设计得选用 $K < 1$ 的SIR。

3、利用ADS设计SIR滤波器

在设计整个电路前, 我们可以利用lines scalc进行电路的初值计算, 这样可以提高后期的优化效率。Lines csale是ADS自带的用于计算各种微带结构大小的软件, 也是设计微带电路常用的一个工具。我们先启动ADS, 进入 ADS界面, 新建工程并新建设计, 在原理图设计窗口中选择tools→lines scalc→start lines scalc (如图3)。在这里可以利用lines scalc进行电路的初值计算。左边的对话框是对所选的微带类型, 基片参数进行设置。本设计选用基片AD350介电常数3.5厚度30mil。右边是对我们所需线路长、宽的计算。根据上面推导选定 Z_1 、 Z_2 , 利用上述公式即可估算出整个微带线的尺寸。

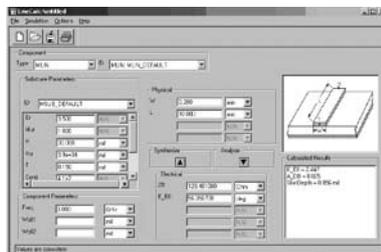


图3. LineCalc

根据设计要求,我们选用4级电路,既是4个SIR谐振器,通过 Z_2 进行平行偶合, Z_2 之间的偶合距离 S 是影响滤波器通带特性的重要参数。在ADS的schematic里面选择合适的微带建立电路图(如图4),并植入上面估算的初值。

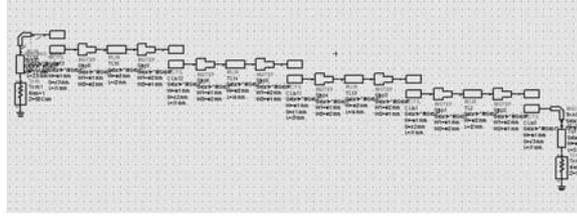


图4. SIR平行偶合滤波器原理图

因为前面的尺寸计算很粗糙,所以我们要用ADS的Simulation或者Tuning对滤波器进行优化调整,这里选用simulation优化。从Optim/Stat/Yield/DOE中调出优化组件,设置优化目标,进行优化。优化完后,得到最终设计电路,其S参数如图5

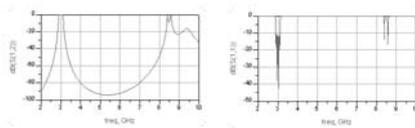


图5. 仿真结果

本文关注里滤波器的传输特性,从上图可以发现,在2.9G到3.1G带内 $S_{11} < -15\text{dB}$,通带特性很好,而在带外特别是2倍频出 $S_{21} < -60\text{dB}$,完全符合设计要求。

设计微带电路光是原理图的仿真远远不够的,还需要进一步利用momentum进行仿真。Momentum仿真是采用矩量法对电磁场进行计算,其记过不原理图仿真要准确,但它的计算比较复杂,所需时间比较常。

首先由原理图生成版图。点击原理图菜单中的Layout->Generate/Update Layout,得到生成版图6,在电路的两端口加上port。然后选择momentum->substrate->create/modify,设置微带电路的基本参数。点击momentum->Simulation->S-parameter,弹出仿真窗口,设置仿真频率,开始仿真,即可得到最终结果。



图6. 最终版图

4. 结论

本设计从微波滤波器原理出发,利用ADS强大的微波仿真,设计了SIR平行偶合滤波器。但是本设计的滤波器是一个切比雪夫滤波器。为了提高滤波器的矩形系数,可以采用交叉偶合的SIR广义切比雪夫滤波器,这也是近年来比较热门的研究方向。

利用ADS设计超宽带平面偶极子天线

侯燕春¹, 苏东林², 马金平³

- 1.北京航空航天大学电子信息工程学院RF/EMC实验室
- 2.北京航空航天大学电子信息工程学院RF/EMC实验室
- 3.西安电子科技大学天线与微波技术国家重点实验室
E_mail:hoyanchun2008@126.com)

摘要: 本文研究了一种应用于超宽频带的平面偶极子天线。首先,从传输线理论出发,根据平面单极子天线上的电流分布,给出了矩形平面单极子天线的等效电路模型。由镜像原理,可得到平面偶极子的设计。然后分析了展宽平面单极子天线带宽的措施,即添加切角和短路枝节,并利用ADS电磁计算软件Momentum进行了计算分析。从数值计算结果能够观察到该种天线形式能够展开天线阻抗带宽。

关键字: 平面偶极子天线 超宽带天线 传输线理论 ADS

1、引言

超宽带 (Ultra Wide Band, 缩写为UWB), 是一种利用纳秒至微微秒级的非正弦窄脉冲传输数据的无载波通信技术, 与传统通讯系统相比, UWB所占用的频带宽度大大变宽。FCC (美国联邦通信委员会) 对UWB系统给出明确规范, 规定3.1~10.6GHz为UWB系统占用频带, 并且要求带内反射系数 S_{11} 小于-10dB^[1]。

UWB系统要求天线在整个频带内有良好的阻抗匹配特性和较高的辐射效率, 并且还要考虑移动通讯设备对天线尺寸的要求。平面偶极子天线及其变形, 由于结构简单、制造成本低和频带宽等特性, 已经成为近来UWB天线设计的研究热点。

本文主要讨论了以平面单极子天线为基础, 由镜像原理从而得到偶极子形式的宽频带天线的分析与设计。首先定性分析了平面单极子天线的工作原理, 讨论展宽天线阻抗带宽的措施。在此基础上, 提出一种实用的平面偶极子天线形式, 并应用了ADS进行计算分析。

2、平面单极子天线的基本原理

众所周知, 直立细线单极子天线的阻抗带宽很窄。从电路谐振角度, 定性地考虑, 可理解为在一个确定频带内, 谐振频率点较少所致。现在有很多文献都在探索和研究展宽天线阻抗带宽的方法和技术, 如在矩形平面单极子上添加切角和短路支节等^[2], 如图1所示。

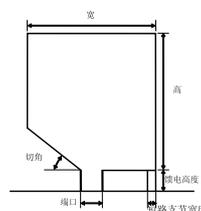


图1. 带切角和短路支节平面单极子天线的结构

研究发现, 直立的平面单极子天线电流主要集中在天线的底部和左右边缘两侧, 并且水平方向上的电流密度远大于垂直方向上的电流密度^[3]。因此, 我们不妨切除天线上几乎没有电流分布的区域, 用U形或半圆形等来等效整个平面单极子。

从馈电点观看, 可以用传输线模型来等效矩形平面单极子天线^[4], 即整个天线就可等效为两段平行的传输线和左右两侧各加一负载阻抗 Z_l 的模型, 如图2所示。等效模型与矩形平面单极子天线参数之间的对应关系如表1所示。

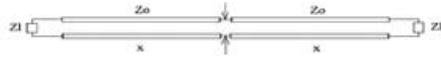


图2. 基于TLM的平面单极子天线等效电路

底边缘形状和馈电高度	Z_0
0.5*天线宽度	x
天线	Z_l

表1. 平面单极子天线和等效传输线参数间的对应关系

如此，传输线的宽带匹配方法就可用到平面单极子天线的设计中来，达到拓宽天线阻抗带宽的目的。研究发现，改变馈电高度和单极子天线底边缘形状就可改变传输线模型中天线的等效特性阻抗。

根据传输线理论，从馈电端口看进去，输入阻抗可表示为

$$Z_{in} = Z_0 \frac{Z_L + jZ_0 \tan \beta d}{Z_0 + jZ_L \tan \beta d}$$

对于平面单极子天线中的切角技术，从传输线理论讲，切角可以等效为多段水平传输线，它们的特性阻抗随离开馈电的距离增加而增大。

从传输线角度考虑，当平面单极子高度与宽度相比很小（退化为地面上水平放置的单极子）时，在单极子的一侧（如右侧）添加短路支节，此时对应的等效电路模型中，该侧的负载阻抗近似为0。因此，如果短路支节设计合理，即可产生新的谐振频点，从而展宽天线带宽。

3、天线设计与仿真分析

依照上述分析，平面单极子天线是直立细线单极子天线的一种变形。在仿真分析中，不妨将直立的平面单极子变为水平放置的对称振子。在ADS介质参数设置中，将地层设为Open，即欲将金属层上下设为自由空间。如此设置，也满足实际天线工作形式。天线设计不妨从直立细线单极子天线的设计入手。单极子的高度、切角边和短路支节到馈电点间距离不妨按照谐振尺寸如四分之一或二分之一波长长度进行设计，以尽可能使其在不同的频率发生谐振。

依据上述思路和设计方法，得到天线形式如下图所示（图3）。

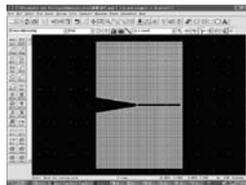


图3. 天线设计版图

仿真结果：

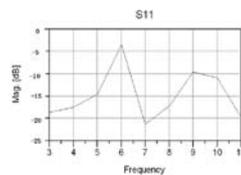


图4. S参数仿真结果

由仿真结果观察出，该种天线形式能够展宽天线阻抗带宽。进一步优化天线切角大小和馈电高度可更好满足设计要求。

4、结论

本文研究了一种变形的矩形平面偶极子天线，通过添加切角和短路枝节可以展宽其阻抗带宽。根据矩形平面单极子天线上的电流分布和传输线等效电路模型，可以定性地解释增加切角和短路枝节如何展宽这种单极子天线的带宽。

利用ADS设计微带发卡型SIR低通滤波器

刘杰 肖仕伟 代涛 岑冀娜
中国工程物理研究院电子工程研究所

摘要: 微带发卡型SIR低通滤波器是一种小型化的滤波器,它在微带电路中能很好辅助带通滤波器进行滤波。本文利用ADS设计一个微带发卡型SIR低通滤波器,仿真结果和实测结果吻合。

关键词: ADS 微带 SIR低通滤波器 小型化

1、引言

在微带电路中用带通滤波器滤波时常常遇到由于寄生通带的存在导致滤波不彻底情况,一般的做法是接入一个低通滤波器辅助带通滤波器进行滤波。随着电子战、卫星通信和个人移动通信等领域的迅速发展,需要电路的体积更小、性能更高、成本更低且更易于大量生产。而作为关键射频器件的滤波器有着和电路一样的要求。由 $\lambda g/4$ SIR微带线设计的滤波器有很广阔的几何结构形式,且有源器件有很好的兼容性,这就能设计出体积小和性能高的滤波器。微带发卡型SIR低通滤波器具有紧凑的几何结构和电磁波的内耦合作用而体现出体积小和性能高的特点。

2、设计原理

环形SIR谐振器的结构如图1所示。这种结构的等效电路如图2,可看作一个单一传输线和两个开路端面并联耦合线的并联来加以分析并推出谐振条件为^[1]:

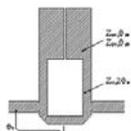


图1. 环形SIR谐振器

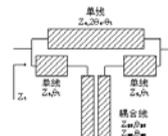


图2. 等效电路

$$(Z_{pe} Z_{po} \cot \theta_{pe} \cot \theta_{po} - Z_s^2) \sin 2\theta_s + Z_s (Z_{pe} \cot \theta_{pe} + Z_{po} \cot \theta_{po}) \cos 2\theta_s - Z_s (Z_{pe} \cot \theta_{pe} - Z_{po} \cot \theta_{po}) = 0 \quad (1)$$

定义参数 Z_p 、 C 、 R_{zp} :

$$Z_p = \sqrt{Z_{pe} Z_{po}} \quad (2)$$

$$C = (Z_{pe} - Z_{po}) / (Z_{pe} + Z_{po}) \quad (3)$$

$$R_{zp} = Z_p / Z_s \quad (4)$$

对微带线结构,由于奇偶两模式相速不相同,为了获得准确的分析而有必要区分耦合角 θ_{pe} 和 θ_{po} 。实际中常常将认为 θ_{pe} 和 θ_{po} 相同,并取 $\theta_p = \theta_{pe} = \theta_{po}$ 。将(2), (3), (4)式带入(1)式中。

$$\sqrt{1 - C^2} \cdot (R_{zp} \cot \theta_p - \tan \theta_p / R_{zp}) \cdot \sin 2\theta_s + 2 \cos 2\theta_s - 2C = 0 \quad (5)$$

根据发卡的几何结构可以确定一个任意的 θ_s ,将 θ_s 代入(5)式就能计算出 θ_p 。

3. 设计步骤及结果^[3,4,5]

3.1 设计步骤

本文设计的低通滤波器截止频率1.5GHz, 波纹 $\leq 1\text{dB}$; 介质板为1.27mm厚的Rogers RT6010, 相对介电常数10.2, 。抽头线位置 t 为4mm^[2], 抽头线阻抗 50Ω , 单线阻抗 60Ω , 耦合线阻抗 30Ω 。确定一个任意的 θ_s , 计算出 θ_p 。利用ADS的LineCalc (图3) 能方便的得出各段微带线的线宽和线长。其中耦合线的间距为0.2mm。

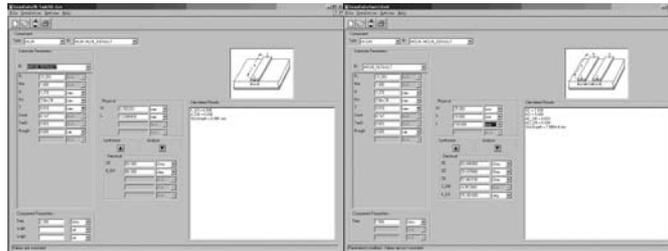


图3. 微带线计算工具

表1 微带线的线宽和线长

	抽头线	单线	耦合线
线宽 (mm)	1.17	0.85	2.6
线长 (mm)	5	17.4	6.3

启动ADS后, 建立系统原理图, 如图4。对抽头线位置 t 进行优化。优化结果 t 为4.5mm。版图的仿真 (图5) 采用的矩量法对模型进行计算, 其结果比原理图中仿真要准确, 但是需要比较长的时间。根据版图的仿真就可以进一步对微带线的线宽和线长进行优化, 直到满足设计要求。图6和图7为仿真结果。

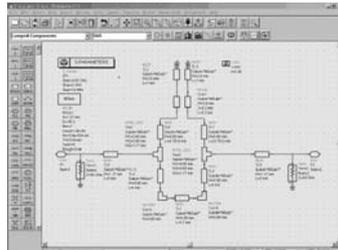


图4. ADS中的原理图

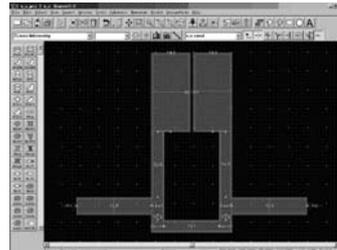


图5. ADS中的版图

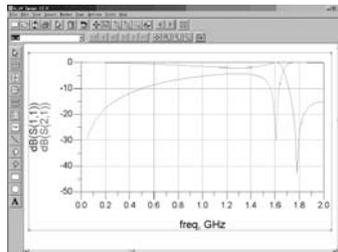


图6原理图的仿真结果

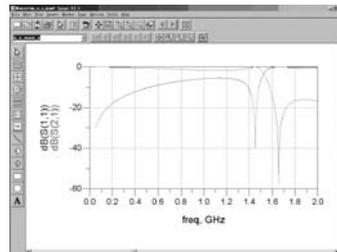


图7 版图的仿真结果

3.2加工后的滤波器和实测结果

图8为加工后的微带发卡型SIR低通滤波器, 图9为实测的 S_{21} 参数。加工后的微带发卡型SIR低通滤波器的截止频率1.49GHz, 波纹 $\leq 1\text{dB}$, 基本满足设计要求。

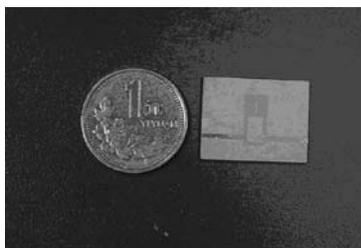


图8. 加工后的微带发卡型SIR低通滤波器

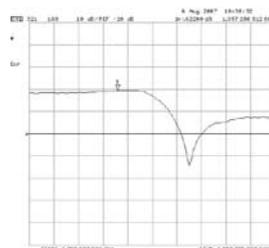


图9. 实测的 S_{21} 参数

4、结论

本文基于滤波器小型化的要求,利用 $\lambda_g/4$ SIR微带线具有多种的几何结构的特点,用ADS仿真软件设计并优化了一个微带发卡型SIR低通滤波器。加工后的微带发卡型SIR低通滤波器经实测,性能和仿真的结果吻合,并达到设计要求。

使用ADS仿真软件进行微带滤波器的设计和仿真能大大减少设计的时间,软件中强大的优化功能,能很好校正由于设计公式近似带来的误差。

参考文献

- [1] Makimoto M, Yamashita S .Microwave resonators and filters for wireless communication theory, design and application.Springer,Berlin,2001
- [2] 李明洋, 郭陈江.微带抽头线发卡型滤波器设计2003, 29 (9) : 57~60
- [3] Inder Bahl, Prakash Bhartia .微波固态电路设计(M).电子工业出版社, 2006
- [4] 清华大学《微带电路》编写组.微带电路[M].人民邮电出版社, 1976
- [5] 苏建欢.用ADS仿真设计制作一种高性能微带低通滤波器[J].河池学院学报2004.10, 24(4)

利用ADS实现阶跃阻抗发卡式低通滤波器的小型化设计

冯钟晋

电子科技大学200520202班

摘要:分析了基于阶跃阻抗发卡式谐振器实现椭圆函数微带低通滤波器的小型化设计,详细介绍了该滤波器的设计方法,并给出了阶跃阻抗发卡式谐振器椭圆函数低通滤波器的设计实例以及测试结果。该滤波器在对尺寸要求严格的场合有一定的优势。

关键词:阶跃阻抗发卡式谐振器,低通滤波器,椭圆函数。

1、引言

微带滤波器具有结构简单,加工方便,体积小,便于集成等优点,在微波集成电路和通信系统中得到广泛的应用。

到目前为止,交指形式滤波器、平行耦合线滤波器最多只能实现切比雷夫特性,获得了带内较平坦的幅频特性,但带外抑制特性较差。为了改善这种较差的带外抑制,往往只能靠增加滤波器的阶数,但增加阶数会引入更大的插损和更大的体积,并增加滤波器的设计难度。为了实现更小的体积和高性能的微带滤波器,本文介绍的基于阶跃阻抗发卡式谐振器的椭圆函数微带滤波器。此滤波器能实现椭圆函数特性,与交指形式滤波器、平行耦合线滤波器相比具有更好的带外抑制特性。文中分析了基于阶跃阻抗变换发卡式谐振器的微带椭圆函数滤波器的等效模型,并给出了设计此滤波器的方法,并利用EM软件进行仿真设计。滤波器的小型化设计也是微带滤波器电路的发展方向,阶跃阻抗变换发卡式谐振器滤波器具有很大的优势。

2、阶跃阻抗变换发卡式滤波器原型

图1显示了阶跃阻抗发卡式谐振器的耦合结构。阶跃阻抗变换发卡式谐振器由长度为 l_c 的一条微带线和长度为 l_s 一对平行偶合微带线构成。其中 Z_s 为长度为 l_s 的微带线的特性阻抗, Z_{oo} 和 Z_{oe} 分别为长度为 l_c 的一对平行偶合微带线的奇模和偶模特性阻抗。选择 $Z_s > \sqrt{Z_{oe} * Z_{oo}}$,这样阶跃阻抗发卡式微带椭圆函数滤波器的体积可以比普通的微带的滤波器的结构小很多。附加衰减极点可以减小二次谐波的干扰。

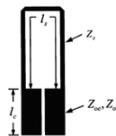


图1. 阶跃阻抗发卡式谐振器的耦合结构

一条微带线可以等效为一个 π 型的L-C网络。如图2中a所示。对于长度为无损耗传输线,其ABCD矩阵为:

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \cos(\beta_s l_s) & jZ_s \sin(\beta_s l_s) \\ jY_s \sin(\beta_s l_s) & \cos(\beta_s l_s) \end{bmatrix}$$

其中 β_s 传输线的相位常数, $Y_s=1/Z_s$ 微带传输线的特性导纳。由此等效的 π 型的L-C网络的ABCD传输矩阵为:

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 + Z_L Y_C & Z_L \\ Y_C (2 + Z_L Y_C) & 1 + Z_L Y_C \end{bmatrix}$$

其中 $Z_L = j\omega L_s$, $Y_C = j\omega C_s$, L_s 和 C_s 为微带传输线的等效电感和电容。

$$L_s = \frac{Z_s \sin(\beta_s l_s)}{\omega} \quad (1)$$

$$C_s = \frac{1 - \cos(\beta_s l_s)}{\omega Z_s \sin(\beta_s l_s)} \quad (2)$$

一对平行耦合微带线可以等效为一个 π 型的 C 网络。如图 2 中 b 所示。其 ABCD 传输矩阵为：

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \frac{Z_{oe} + Z_{oo}}{Z_{oe} - Z_{oo}} & \frac{-j2Z_{oe}Z_{oo} \cot(\beta_c l_c)}{Z_{oe} - Z_{oo}} \\ j2 & \frac{Z_{oe} + Z_{oo}}{Z_{oe} - Z_{oo}} \\ \frac{(Z_{oe} - Z_{oo}) \cot(\beta_c l_c)}{Z_{oe} - Z_{oo}} & \frac{Z_{oe} + Z_{oo}}{Z_{oe} - Z_{oo}} \end{bmatrix}$$

其中 β_c 为平行耦合线的相位常数，同样等效的 π 型 C 网络的传输矩阵为：

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 + Z_g Y_p & Z_g \\ Y_C (2 + Z_g Y_p) & 1 + Z_g Y_p \end{bmatrix}$$

$Z_g = 1/j\omega C_g$, $Y_p = j\omega C_p$ 则平行耦合线的等效电容 C_g , C_p 为：

$$C_g = \frac{Z_{oe} - Z_{oo}}{2\omega Z_{oe} Z_{oo} \cot(\beta_c l_c)} \quad (3)$$

$$C_p = \frac{1}{\omega Z_{oe} \cot(\beta_c l_c)}$$

将高阻抗微带线和平行耦合线结合起来其等效模型为图 2 中 c 所示。因此其对应的 $C_{ps} = C_p + C_s + C_{\Delta}$ 为高阻抗微带线和平行耦合微带线等效电容之和并加上 C_{Δ} 。 C_{Δ} 就是高阻抗线和平行耦合线之间由于阻抗阶跃突变引起的电容效应。也正是利用了这一阻抗突变来减小发卡式微带滤波器的尺寸。

利用以上公式可以推出高阻抗微带线长度为：

高阻微带线的长度为：

$$l_s = \frac{\sin^{-1}(\omega_c L_{st} / Z_s)}{\beta_s} \quad (4)$$

平行耦合微带线长度

$$l_c = \frac{\tan^{-1}[\omega_c Z_{oe} (C_{pst} - C_s - C_{\Delta})]}{\beta_c} \quad (5)$$

ω_c 为 3dB 截止频率， L_{st} 和 C_{pst} 为通过椭圆函数低通滤波器原型的得到。

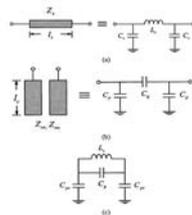


图 2. 阶跃阻抗发卡式谐振器等效电路

3. 阶跃阻抗发卡式谐振器椭圆函数低通滤波器的设计

根据滤波器的通带和阻带的衰减指标，选择适当的椭圆函数归一化低通原型。通过滤波器的截止频率和终端负载，计算出滤波器实际所需的元件数值。并利用 Agilent ADS 等仿真软件优化得到滤波器的最终元件数值。

选择阻抗线的阻抗值，保证 $Z_s > \sqrt{Z_{oe} * Z_{oo}}$ ，设计出阻抗线的宽度。并确定两平行耦合线的间距。

然后由以上的理论公式推出每一个阶跃阻抗发卡式谐振器的高阻抗线的长度 l_s 和平行耦合低阻抗线的长

度 l_c 。

然后将所有阶跃阻抗发卡式谐振器级连起来形成椭圆函数滤波器。

最后通过对计算初值的ADS软件仿真优化完成滤波器的设计。

4、设计实例

本文所设计的椭圆函数低通滤波器是3dB截止频率为4GHz,带内差损小于1.5dB,在6GHz阻带抑制大于50dB。通过设计指标的要求,通过查表本文选择椭圆函数低通原型。在ADS仿真软件中再进行优化,得到更加合理的椭圆函数低通的原型值。依据公式(1)(2)(3)(4)(5),得到阶跃阻抗变换发卡式滤波器原型。

为了提高阻带带宽,增加对更高频率的抑制。在后面级连两个阶跃阻抗发卡式谐振器单元。

本文设计基于ADS仿真软件,直接在Momentom进行仿真。中本文设计所选择的板材为介电常数为10.2,厚度是25mil。在ADS的Momentom下画出电路的仿真结构,并且设置好端口,如图3所示。将建立好的谐振单元进行优化。优化的变量为阻抗线的纵向长度,实质就是对高阻抗线的等效电感和平行耦合线的等效电容进行优化。这样可以保证此滤波器一定的总长度,这样设计的滤波器的尺寸将会更加小而且合理。

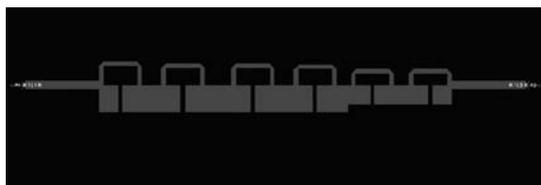


图3. 低通滤波器在Momentom仿真中的结构图

利用ADS的Momentom仿真,得到优化后的仿真结果如图4:

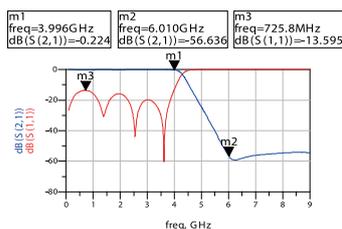


图4. ADS的Momentom仿真优化结果

加工出来的实际电路的测试结果为:

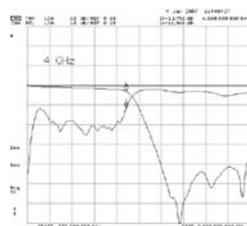


图5. 实际测试结果

5、结论

本文重点讨论了利用阶跃阻抗发卡式谐振器实现椭圆函数低通滤波器。利用ADS仿真软件,直接在Momentom进行仿真,从结果可以看出仿真结果和制作结果比较接近。同时可以看出此种滤波器与一般的发卡式微带滤波器相比其尺寸更加小,在现代无线电通信中,特别是在系统有严格尺寸要求中可以发挥更大的作用,同时此椭圆函数滤波器通带内差损较小,具有较好的带外抑制,有很高的陡峭度,同时可以做到很宽的阻带抑制。

耦合线定向耦合器的小型化设计

杨兴 羊恺 苟行磊
电子科技大学电子工程学院

摘要:本文采用四分之一波长耦合线结构设计了一带状线定向耦合器。该耦合器应用于线性功放前馈第二环的误差信号对消, 指标要求: 工作频率范围为400—430MHz, 耦合度15dB, 方向性大于20dB, 带内波动小于±0.1dB。并采用弯曲结构对该耦合器进行了小型化处理, 在不恶化原有指标的前提下打弯处理后的耦合器体积只有处理前体积的一半。

关键词: 定向耦合器 带状线 小型化

1、引言

在微波传输系统中, 通常需要准确测量某一功率值, 或者将某一输入功率按一定的比例分配到各分支电路中, 或是要将两路信号进行合成或对消, 比如在网络分析仪, 功率合成和分配, 微波接收机和发射机等, 定向耦合器由于其具有插损小, 频带宽, 成本低, 使用方便, 能承受较大功率等优点, 得到了广泛的应用。又现代雷达, 导航, 微波通讯等的发展, 对微波系统和器件的小型化提出了更高的要求。如何在不恶化技术指标的前提下, 降低系统和器件的尺寸和重量, 一直以来都是人们不懈努力的方向。

四分之一波长耦合线定向耦合器, 由于其设计简单, 理论和技术实践成熟, 在微波系统中得到了最广泛的应用。另外耦合线微带定向耦合器虽然结构简单, 但由于奇偶模相速不等导致方向性差, 是一个妨碍其使用的很大缺点。本文设计的定向耦合器应用于线性功放前馈第二环的误差信号对消, 对方向性有一定的要求, 因此笔者采用四分之一波长耦合带状线结构。该耦合器应用于中心频率415MHz, 如果对结构不加处理, 其耦合区将会很长耦合器体积也比较大, 必定会影响系统整体体积要求。因此本文在不恶化其指标的前提下, 对该定向耦合器进行小型化处理。

2、电路设计

四分之一波长耦合线定向耦合器是一个端接匹配负载的四端口网络, 它的耦合区长度L为中心频率的四分之一导引波长, 如果信号从其中一口输入, 其它三口分别为直通口, 耦合口, 隔离口。此种定向耦合器由于耦合输出功率的传递方向与输入功率直接传输方向相反, 而且耦合口和直通口输出信号的相位相差90°, 故又称为90°相位差反相耦合器。又由于其结构对称, 一般将其简化为奇、偶模的两口网络问题, 可以先求出奇、偶模两口网络的解, 再将其叠加。对于四分之一波长耦合带状线定向耦合器可以求得:

$$Z_0 = \sqrt{z_{oe} \times z_{oo}} \quad (1)$$

$$\frac{z_{oe} - z_{oo}}{z_{oe} + z_{oo}} = K \quad (2)$$

联立求解后得:

$$z_{oe} = z_0 \sqrt{\frac{1+K}{1-K}} \quad (3)$$

$$z_{oo} = z_0 \sqrt{\frac{1-K}{1+K}} \quad (4)$$

z_0 为标准引出线特性阻抗, z_{oe} 、 z_{oo} 分别为耦合段的偶、奇模特性阻抗, K为电压耦合系数。

本设计中引出线特性阻抗50Ω, 耦合度为15dB, 由以上公式可求得 $z_{oe}=59.8\Omega$, $z_{oo}=41.8\Omega$ 。选择带状线基片介电常数3.5, B为60mil, 利用ADS的Linecalc工具, 可求得415MHz时的耦合线: 宽度W为0.8mm, 间隙S为

0.325mm,长度L为96.5mm.考虑到实际设计中带状线上下两层基片不可能做到完全压紧,因而耦合线的周围不可避免的存在空气,其实际等效介电常数偏低,会极大的影响耦合器的各项指标参数。故需要对ADS计算结果进行修正,修正后各参数为: $W=0.81\text{mm}$, $S=0.31\text{mm}$, $L=98\text{mm}$ 。

在ADS的Momentum场仿真工具中建立仿真图(如图1),从仿真结果可以看出各项指标均达到要求,除了要求在要求频带内耦合度为 -15.6dB ,比指标要求的 -15dB 小了 0.6dB ,这是考虑到实际等效介电常数会变小对各参数修正后的结果。

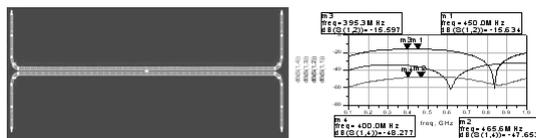


图1. 未小型化处理的耦合器及其仿真结果

但是图1中该耦合器长为113mm,宽为33mm,如果不对其进行小型化处理,其体积过大会影响整个系统的体积指标,故需要在不影响耦合器各性能指标前提下,对其进行小型化处理。小型化手段有很多,比较常见的有螺旋和弯曲结构。又打弯易于处理且结构简单,故本文采用弯曲结构,图2为其处理后图。

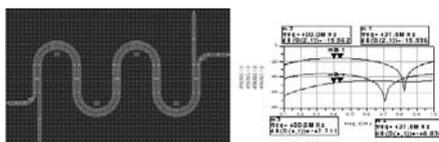


图2. 打弯处理后的耦合器及其仿真图

从图2和图1的仿真结果比较,可以看出打弯处理后耦合器各项指标并未恶化仍然满足要求,打弯处理后该耦合器长仅为49mm,宽为30mm,体积缩小一半以上。这种打弯处理在实际中要注意几点,一:弯曲结构仅是改变其形状与大小,不能改变其本身的耦合特性,故总长度,耦合线间隙及线宽应与原图(图1)保持一致,且在整个耦合区内耦合线间隙必须完全保持一致性。二:为避免两相邻耦合节之间的耦合,以及压紧螺钉对两边耦合节的影响,弯曲半圆的半径不能无限小,由于本设计中用的是M2.5的螺钉,此处弯曲半圆取半径5mm。三:尽量保持耦合线上下两分支等长度,如图结构弯曲半圆取偶数个。

3、实验结果

实际设计的四分之一波长耦合带状线定向耦合器如图3所示:

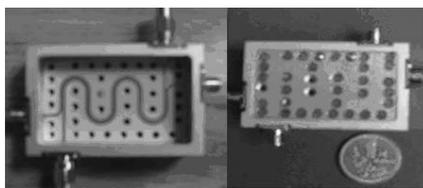


图3. 耦合器实物图

由图3可见其体积非常小,仅为 $55\text{mm} \times 36\text{mm}$.在网络分析仪8720ET上测该定向耦合器得:

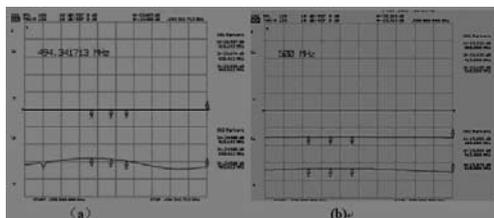


图4. 耦合器测试结果 (a)为直通口测量 (b)为耦合口测量)

从图4可以看出在400-430MHz所需要的频率范围内,带内插损约 0.249dB ,耦合度约 15.08dB ,且带内波动仅为 $\pm 0.005\text{dB}$ 。

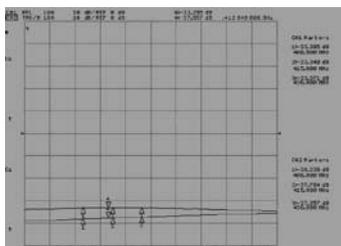


图5. 耦合器隔离口测试结果

从图5可以看出耦合器在所需要频率范围内隔离度约38dB, 因而方向性约23dB, 基本满足设计指标要求。

4、总结

本设计中实际测试的耦合度比指标的15dB略大0.08dB, 这是由于在设计中对等效介电常数偏低影响进行修正的误差带来的。另外在设计中未考虑导带条的厚度, 在以后设计中应对带条厚度影响加以考虑并进行修正。

在400MHz左右采用四分之一波长耦合线结构来设计带状线定向耦合器, 最大的缺点就是其耦合区较长, 严重影响了系统整体的体积指标要求。采用本文所介绍的打弯处理, 可以在不恶化原有指标的前提下很大程度上缩小体积, 本设计中打弯处理后的耦合器体积只有处理前体积的一半, 说明这种小型化处理是成功的。

参考文献

- [1] 张爽, 王家礼.超宽带定向耦合器的设计.无线电工程, 2003, Vol.33 No.12
- [2] 顾其诤, 项家桢, 袁孝康.微波集成电路设计.人民邮电出版社, 1978
- [3] 葛义蓉.定向耦合器在微波传输系统中的应用.新技术新仪器, 2001, Vol.21 No.1
- [4] A.Podell.A high directivity coupler technique.in Proc.G-MTT 1970 Int.Microwave Symp.(May 1970)

使用ADS作超宽带3dB功分器微带线设计

王磊
北京理工大学MCES实验室
weew@bit.edu.cn

摘要: 本文运用连续渐变线来实现超宽带的功分器, 尽量使得器件工作于一定频段中时, 尺寸满足更高的要求。本文充分利用了ADS智能优化的功能, 给出了使用ADS仿真设计的步骤和结果, 并用实物的测量结果对仿真结果进行了验证。

关键词: ADS, 宽频带, 功分器, S参数,

在实际应用中, 通常需要将信号源的功率分别馈送给若干分支电路进行功率分配, 这就引入了功分器的概念。功率分配器是将输入功率分成相等或不相等的几路功率输出的一种多端口微波网络。

1、功分器概述及分类

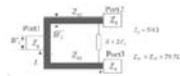
用微带电路实现的功率分配器具有体积小、重量轻、性能优良等优点, 其结构满足系统平面化集成的需要。常用的微带功分器有楔形结构、威尔金森 (Wilkinson) 结构、径向辐射对称结构、环形电桥、圆盘形和扇形结构。微带功率分配器一般分为隔离式和非隔离式两种。非隔离式由于不考虑隔离电阻, 制造更为方便, 但是其隔离性能差, 不能满足需要高隔离度的系统的要求。输出端间没有隔离的称为简单功率分配器, 输出端间有隔离的称为混合型功率分配器。在平面型微波集成电路中, 由于平面电路要对称地安置几个隔离电阻在结构上有困难, 故混合型功率分配器一般只能做成两路, 最多也不超过三路; 而混合型多路功率分配器通常是用数个两路功率分配器级联而成。通常作无源的功分器用的最多的是威尔金森结构的。

2、3dBWilkinson功分器

2.1 原理

功率分配器的基本要求是: 输出功率按一定的比例分配, 各输出端口之间互相隔离以及各输入输出端口之间必须匹配并且传输损耗尽可能小。特别对于宽频带上的不等比功分器, 要求在整个设计频带上保持稳定的功率分配比。

Wilkinson结构的功分器主要特点是: 宽频带, 通过多级匹配措施, 可以达到一个倍频程; 通过应用隔离电阻, 功分器具有较好的隔离特性。



上图示出了一个威尔金森二等分功率分配器, 其输入线和输出线特性阻抗都是 Z_0 , 输入和输出端口间的分支线特性阻抗为 Z_1 , 线长为 $\lambda_g/4$ 。对功率分配器的主要要求有: 当Port2, Port3接匹配负载时, 在Port1无反射, 反过来, 对Port2Port3也是如此。Port2, Port3输出功率按一定比例分配, 以及Port2Port3之间相互隔离。

对于二等分功率分配器, 为了满足Port的无反射条件, 必须使 $Z_1 = \sqrt{2}Z_0$ 。因为当Port2, Port3接匹配负载后, 经 $\lambda_g/4$ 反映到端口 (1) 的并联导纳为 $\frac{2Z_0}{Z_1^2}$, 如果要匹配, 则必须:

$$\frac{2Z_0}{Z_1^2} = \frac{1}{Z_0}$$

故

$$Z_1 = \sqrt{2}Z_0$$

R为隔离电阻,根据微波网络理论可以知,任何无耗的三端口网络不可能同时实现各端口的匹配和隔离。但是对于加了隔离电阻的三端口功率分配器,即成了有耗网络,因此各端口可以同时得到匹配和隔离。现在来讨论R的作用及器阻值的如何确定。倘若没有电阻R,那么,当信号由Port2输入时,除一部分功率将沿Port2与Port1之间的分支线传输到Port1外,还有一部分功率将沿Port1与Port3之间的分支线到达Port3;反之,当信号由Port3输入时,除一部分功率将沿Port3与Port1之间的分支线传输到Port1外,还有一部分功率将沿Port1与Port2之间的分支线到达Port2,即Port2、Port3之间相互影响,有耦合。为了消除这种现象,而加了隔离电阻R。当信号由Port1输入时,由于R两端电位相等,无电流通过,不影响功率分配。若信号由Port2输入,一部分能量经R到Port3,另一部分功率除沿Port2与Port1之间的分支线传输到Port1外,还有一部分功率将沿Port1与Port3之间的分支线到达Port3,通过适当选择R的值和位置可以使这两路到达Port3的信号相互抵消,从而在Port3输出的能量极少,达到Port2、Port3之间相互隔离的目的。

在进行设计时,主要是以功分器的S参数作为优化目标进行优化仿真。 S_{21} 、 S_{31} 是传输参数,反映传输损耗; S_{11} 、 S_{22} 、 S_{33} 分别是输入输出端口的反射系数。 S_{23} 反映了两个输出端口之间的隔离度。

2.2 指标参数

描述3dB Wilkinson功分器的关键指标有三个:

- (1) Port1的回波损耗:
 $RL_1 = -20 \log |S_{11}|$
- (2) Port1和Port2之间的耦合度
 $CP_{12} = -20 \log |S_{21}|$
- (3) Port2和Port3之间的耦合度
 $IL_{23} = -20 \log |S_{23}|$

如果设计的是对称结构的功分,由其对称关系可知,Port1, Port3间的耦合度等于Port1, Port2间的耦合度。在理想情况下,中心频率处的回波损耗和隔离度应该接近负无穷大,耦合度应该尽量接近3dB。

3、设计过程

单节功分器的带宽往往不够。Corn提出了采用多节功分器来展宽频带。在多节结构中,阻抗变化是靠不连续的阶梯来完成,其中各阶梯间的不连续性必须修正,才能达到良好的匹配。但是这些修正措施往往仅仅在窄频带范围内有效,其带宽特性受到极大的限制。为了获得宽频带功分器,我们将支路的阶梯阻抗变换节改用渐变线变换节。它的优点是:当工作带宽一定时,它的长度要比多节阶梯变换器短。

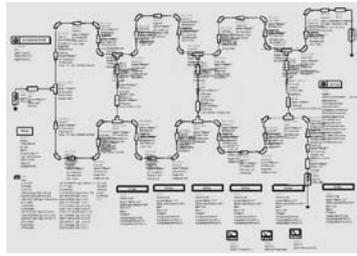
两条支路间的隔离电阻采用连续分布的电阻薄膜。若隔离电阻随距离的变化接近于线形,且它的变化在 $\pm 10\%$ 以内,则对驻波比和隔离度的影响不大。

3.1设计指标:

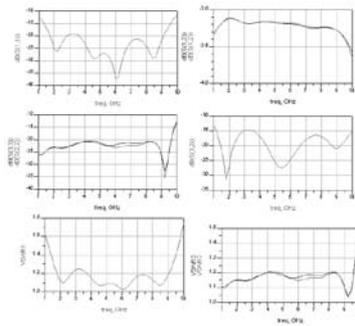
介电常数: 2.2, 厚度: 0.254mm 中心频率: 6GHz, 频带为4GHz到8GHz, 分配比为: 1:1, 两输出端口间的隔离度-15dB, 传输损耗小于3.5dB

3.2设计方法:

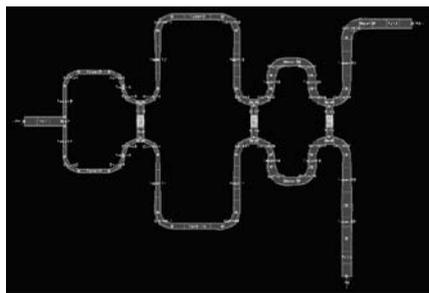
按介电常数为2.2, 厚度按照0.254mm来计算, 根据所给理论, 用ADS的Linecalc计算出各个端口及各个臂的长度。因为宽度是渐变的, 所以只能以计算出来的宽度为一定的分析基础, 作为初值。然后就要充分利用ADS优化功能来改变。对50欧姆的电阻来说, $W1=0.748136\text{mm}$, $L1$ 不限; 对70.7欧姆的电阻来说, $W2=0.413388\text{mm}$, $L2=10.194\text{mm}$ 。因为带宽较宽, 如果用多阶渐变线串联, 实现起来比较容易。但是鉴于实际需求, 此功分器不应过大, 所以想用三阶渐变串联来实现。将每阶的宽度, 长度, 还有中间的隔离电阻都设为变量, 共设定了36个变量, 优化目标设的严格些。经过多次优化, 在ADS中优化出的原理图如下:



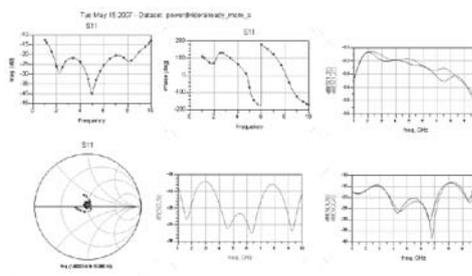
仿真结果如下:



将原理图layout,得到

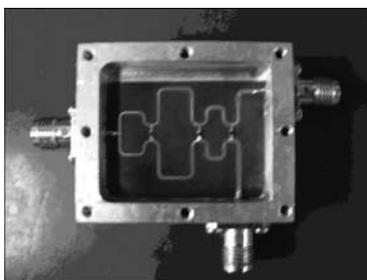


得到其仿真结果:

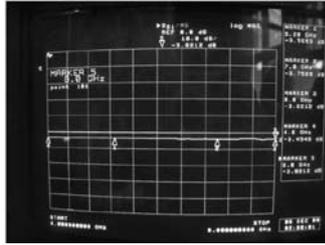


3.3 实物测试:

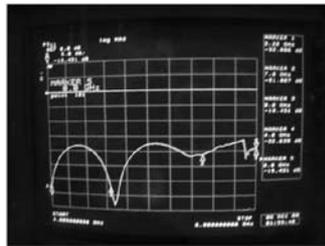
仿真结果与设计指标相比,略有盈余,基本满足指标要求。做出来的实物如下:



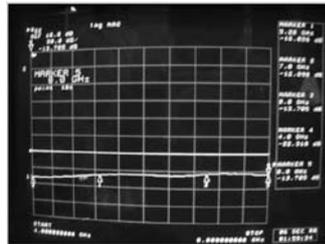
实物的测量结果如下：
三端口匹配时的 S_{21} ：



差损从3.5到3.8浮动，比所提指标略差，考虑到接口的损耗，基本满足要求。
三端口匹配时的 S_{11} ：

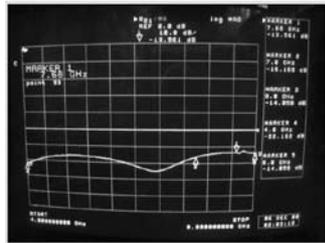


一端口驻波满足要求。
三端口匹配时的 S_{22}



二端口驻波最差-13.765dB,考虑到接头的损耗，基本满足要求
二三端口基本对称，只是最后的50欧姆线方向不同，二端口匹配时， S_{31} 以及此时的一三口各自的驻波和上述结果差不多，恕不赘述。

一端口匹配时， S_{21} ：



隔离在4-7G时最好，最差是7.68GHz时-13.561，曲线和仿真结果差不多。真正做出来的实物和最后版图仿真的结果基本吻合。

4、经验总结

小结：此次仿真的指标要求提的不是很高，主要考虑到要做一定的尺寸限制，而且这个指标可以满足实际应用。比较仿真和实测的结果可以验证ADS的精确度。指标要求高的话，可以用更多的阶数来满足要求。ADS中的很多功能十分智能，比如这次使用到的变量优化，是设计人员的好帮手。这个功分器在实际项目中得到了应用，满足整体设计的要求。

使用ADS与genesys软件仿真设计半集总参数高通滤波器

张永东 陈建 段晶
电子科技大学电子工程学院

摘要: 本文使用ADS与genesys软件联合仿真了一半集总参数滤波器。使用genesys软件方便快捷的滤波器综合能力综合出滤波器原型,然后使用ADS的微带与集总模型仿真和优化电路。滤波器的指标如下:通带截止点为800M,在300M的的频率点抑制在60dB以上。

关键字: ADS; genesys; 高通滤波器; 半集总参数

1、引言^[1]

滤波器是电路中使用最为广泛的电路器件,它种类繁多且指标千变万化。方便快捷的滤波器仿真设计可以大大减少我们在滤波器设计上所花的时间,提高产品的研发周期。

在几百兆的频段内设计滤波器设计时,我们经常遇见的一个是有些电感的值往往只有几个纳亨,如果使用集总元件,电感的值离散性较大,Q值较低。且不易调试,往往元件焊接的位置都有很大的影响。为了解决这个问题,可是使用高阻抗的微带线来替代小电感。在参考文献[1]中清楚地阐述了高阻抗线替代电感的问题。一段高阻抗传输线的电感量为

$$L = \frac{Z_0}{\omega} \operatorname{tg} \frac{\omega}{v} l_0$$

2、电路在ADS与genesys中的仿真

首先在genesys中设计滤波器的集总原型。打开无源滤波器设计窗口,先设置电感电容的品质因数。如图1所示。接着设置滤波器的指标与相应传输函数的滤波器电路形式,为了减小电路体积,我们选用最少电感的椭圆函数电路形式。软件会相应的综合出滤波器的级数,根据我们的指标软件综合出的级数为5级,符合我们的要求。如图2所示,在左上方的设置窗口中,我们可以方便地设置指标,右上方的S参数波形显示窗口,则可以随时看到综合出滤波器的S参数。下方的窗口显示了综合出的电路元件值。综合出的元件值如图3所示。

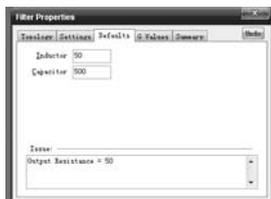


图1. 元件品质因数的设置

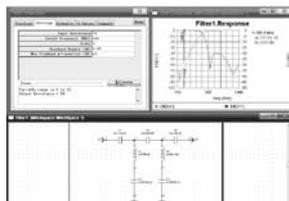


图2. genesys设置窗口

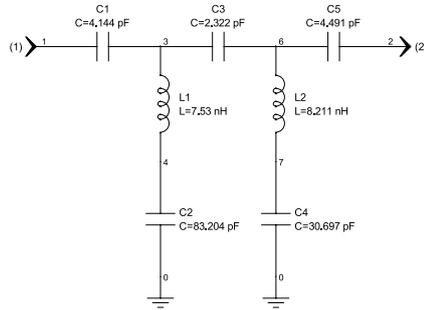


图3. 综合出电路

在genesys综合出滤波器原型后, 我们可以看到其中的电感值较小, 用相同电感值高阻线替代后, 设置优化目标优化。当指标达到我们的要求时, 用带封装的电容替代理想电容, 并打弯较长的高阻抗线以减小体积。最后的电路形式如图4所示。电路的S参数如图5所示。



图4. ADS中的仿真原理图

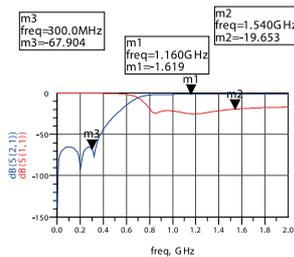


图5. 滤波器的传输参数

接着layout功能得出电路的版图。如图6所示。由于滤波器的工作频率较低, 原理图仿真已经十分准确了, 所以就不做联合仿真了。

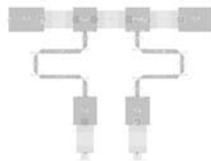


图6. 滤波器的版图

3. 电路的调试与总结

为了减小电路的调试难度, 我们仿真的滤波器的指标比实际的高一些。实际的调试过程证明这样做是可以的。总之, 使用ADS与genesys软件我们快速有效的仿真了半集总的高通滤波器, 节省了时间, 提高了工作效率。

参考文献

- [1] “微带电路”, 清华大学出版社, 1976
- [2] “Advanced Design System 2003A,” Agilent EEsof EDA, Westlake Village, CA, Release Notes, 2003

小型化悬置微带线滤波器的设计

刘 筱

电子科技大学电子工程学院

摘要:从传统的发夹线滤波器设计理论出发,利用阶梯阻抗发夹线谐振器以及微型化发夹线谐振器,构成了一种新的微带发夹线带通滤波器,对第一寄生通带有良好的抑制作用,并通过引入耦合传输线增加传输零点。同时ADS软件进行了原理图设计和场仿真,最后与测量结果进行了比较。

关键词:发夹线滤波器、耦合传输线、传输线谐振器、椭圆函数、悬置微带线

1、引言

微波带通滤波器是微波通信电路中不可缺少的重要组成部分。为了提高系统的整体性能,需要小型化及高性能的带通滤波器。应用广泛的半波长平行耦合线滤波器及发夹线滤波器,其第一寄生通带信号往往难以有效的进行抑制。利用阶梯阻抗谐振器可以有效地使寄生通带偏离其中心频率,从而部分消除寄生通带的影响。

同时一种新的微型化发夹线谐振器的引入将可以有效地减小带通滤波器的总体积,其设计原理及公示将在下文中给出。实际上,这种新型结构还引入了一对传输零点。由于其传输零点于通带的距离很近,使得滤波器的敏感度及带外抑制有了显著的提高。根据其理论设计的滤波器及其测试结果也将在下文中给出。

本文首先论述微型化发夹线谐振器对滤波器设计的改进作用,然后根据其设计理论在双层板滤波器设计中的应用,同时给出通过仿真软件得到的仿真结果和最终测试结果。

2、滤波器设计原理概述

发夹线滤波器是半波长平行耦合器的“U”字型变形,因此在设计发夹线滤波器时可以使用于半波长平行耦合器相同的设计公式。然而谐振器折叠后耦合线的实际长度减小,从而也减小了各谐振器之间的耦合。同时,如果单个发夹线谐振器的两臂相距太近,同样会在两臂间产生耦合效应。为了更加准确地设计,可以采用全波电磁仿真的方法。

为了节省体积,滤波器设计中可以加入抽头输入或输出,抽头线的特性阻抗必须要和终端的50欧姆阻抗相匹配。而相应的输入或输出谐振器长度应作轻微的改变,以适应抽头线和相邻耦合谐振器之间的相互作用。关于抽头点T的位置见公式(1):

$$t = \frac{2L}{\pi} \sin^{-1} \left(\sqrt{\frac{\pi}{2} \frac{Z_0/Z_r}{Q_e}} \right) \quad (1)$$

阶梯阻抗谐振器的结构如图1所示。

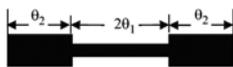


图1. 阶梯阻抗谐振器示意图

中间及两端的特性阻抗分别为 Z_1 和 Z_2 ,其阻抗比 $k=z_1/z_2$, I_1 和 I_2 的电长度用 θ_1 和 θ_2 表示,可得到阶梯阻抗谐振器终端开路时的输入导纳为:

$$Y_i = j \frac{1}{Z_2} \frac{2(ktg\theta_1 + tg\theta_2)(k - tg\theta_1 tg\theta_2)}{k(1 - tg^2\theta_1)(1 - tg^2\theta_2) - 2(1 + k^2)tg\theta_1 tg\theta_2} \quad (2)$$

当 $Y=0$ 时谐振,由式(2)可得到谐振时的条件:

$$(k \cdot \tan\theta_1 + \tan\theta_2)(k - \tan\theta_1 \cdot \tan\theta_2) = 0 \quad (3)$$

同时, 根据奇偶模分析可得到:

$$\tan\theta_1 = \frac{Z_2}{Z_1} \cot\theta_2 \quad (4)$$

$$\cot\theta_1 = -\frac{Z_2}{Z_1} \tan\theta_2 \quad (5)$$

其中公式(4)对应奇模条件, 而公式(5)对应偶模条件。

第一寄生通带的中心 f_{s1} 点 由公式(6)给出

$$f_{s1} = \frac{\pi}{2 \tan^{-1} \sqrt{k}} \cdot f_0 \quad (6)$$

由公式(6)得出, 改变阻抗比 K 可以控制 f_{s1} 。当 $K=1$ 时, f_{s1} 为 f_0 的两倍; 而当 $0 < k < 1$ 时, $f_{s1} > 2f_0$ 。

为了减小电路的体积, 小型化谐振器被应用在本次设计中。其两端的耦合线可视作电容来减小体积, 所以小型化谐振器的体积比传统的发夹线谐振器要小得多。对于小型化发夹线谐振器, 基模是其第一奇模, 而第一寄生通带中心频率是其第一偶模。对于其特性的分析, 必须建立在对其奇偶模分析的基础上。小型化谐振器的示意图如图2所示:



图2. 小型化谐振器示意图

3. 利用小型化发夹线耦合器设计的平面滤波器

图3中展示了3种由小型化发夹线耦合器组成的耦合结构, 其中图3(a)以电耦合为主, 图3(b)以磁耦合为主, 图3(c)则是混合耦合结构。

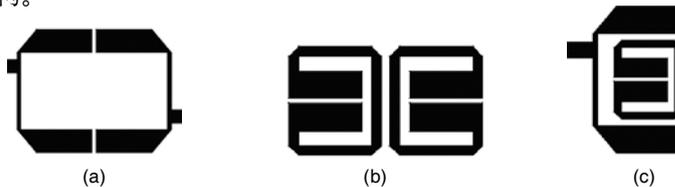


图3. 小型化发夹线耦合结构

(a)电耦合 (b)磁耦合 (c)混合耦合

根据这三种耦合结构设计的小型化滤波器除了可以有效的减小体积, 拓展寄生通带, 还加入交叉耦合的特性。

4. 小型化发夹线耦合器在双层滤波器中的应用

为了弥补由结构所带来的缺憾, 可以通过悬置微带线构造的双层滤波器加以改善。同常规微带线相比, 悬置微带线的损耗主要是由导体的欧姆损耗和基片的介质损耗造成的。由于悬置微带线的介质大部分是空气介质, 所以其介质损耗远比普通微带线的小得多。同时, 双层结构的引入拓宽了带宽的变化范围。所以, 利用小型化发夹线耦合器设计的双层滤波器将同时起到加大带宽和减小插入损耗的作用, 其设计图及仿真图如图4所示。



图4 用小型化发夹线耦合器设计的双层滤波器

(a)设计图 (b)仿真图

通过对上下带条相对位移的调整,可以改变耦合的强度。当小型化发夹线耦合器应用于双层滤波器时,其耦合模式将与单层时有所区别,在调节时应加以关注。另外中间的夹层地的设计也很重要,调整耦合孔径的大小将直接决定耦合的方式及强弱。

测试图见图5。

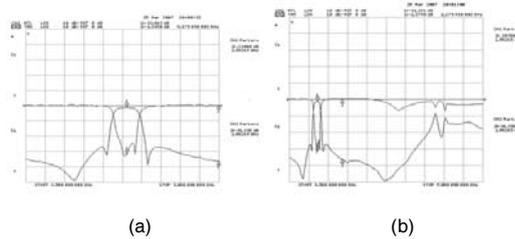


图5. 测试结果图

(a) 扫频3-5GHz (b) 扫频1-9GHz

本次滤波器的制作采用了AD350基片,介电常数为3.5,厚度为30mil,从测试结果上看,寄生通带被有效地向右拓展,从而使得二次谐波得到了有效的抑制。传输零点的引入也极大地增加了传输函数的陡度,带内反射均小于-25dB。

5、总结

利用阶梯阻抗耦合器及小型化发夹线耦合器所设计的新型带通滤波器,相比于常规的滤波器,在相同的级数条件下,本次的滤波器具有更小的体积,更好的陡峭度及对寄生通带的抑制。值得一提的是,寄生通带向高频搬移的同时,其电平也要比常规滤波器的寄生通带电平低。为了减小由结构本身造成的损耗,还可以通过设计双层滤波器改善传输损耗及带宽,得到了良好的效果。实际上,双层滤波器还可以用来设计体积只有现有滤波器体积一半的小型双层滤波器。

同时也可以看到,利用ADS软件中的场仿真软件进行微波CAD设计,可以大大简化设计流程,提高工作效率,同时仿真结果与实际测量的结果有很高的一致性,完全可以满足工程设计的要求。

参考文献

- [1] 顾其铮, 项家楨, 袁孝康等, 微波集成电路设计, 北京: 人民邮电出版社, 1978, 311-329
- [2] Jia-Sheng Hong, M. J. Lancaster. Microstrip Filters for RF/Microwave Applications. New York: John Wiley& Sons, Inc., 2001, 121-158
- [3] M. Makimoto, S. Yamashita. Bandpass filters using parallel coupled stripline stepped impedance resonators. IEEE Trans. Microwave Theory Tech., 1980, vol.28, no.9, 1413-1417
- [4] S. Y. Lee, C.M. Tsai. New cross-coupled filter design using improved hairpin resonators. IEEE Trans. Microwave Theory Tech., 2000, vol.48, no.12, 2482-2490

基于ADS的微波带通滤波器的设计

李保雪

摘要:从归一化低通滤波器出发,阐述了平行耦合微带线带通滤波器的工作原理和设计过程。根据给定的滤波器技术指标,确定滤波器类型、结构和最佳级数。按照设计要求利用ADS对带外抑制和插入损耗进行优化设计,从而达到要求的插损、带内波纹和理想的带外抑制特性。最后对设计实例给出了优化的结果仿真图。

关键词: 平行耦合微带线滤波器 带通滤波器 ADS

1、引言

随着现代通信技术的发展,滤波器的地位越来越重要。在无线电系统中,滤波器成为不可缺少的重要组成部分。同时,由于频谱的使用越来越拥挤,相临近频率不可避免的互相干扰,所有这些都对滤波器提出了更高的设计要求。滤波器中微带滤波器由于设计简单,制作方便,体积小,便于集成等优点,越来越受到广泛关注。同时,EDA软件的迅速发展,也为滤波器的设计提供了便利的条件,在众多的EDA软件,Agilent公司的ADS(Advanced Design System)作为一款优秀的射频和微波电路设计软件能很方便地进行电路原理图的设计、仿真和对数据的优化,并且在此基础上进行版图的设计、仿真。ADS由于使用方便,功能强大,受到设计工程师的青睐。本文就是利用ADS软件仿真设计了平行耦合微带线带通滤波器,从仿真结果来看,滤波器的设计还是比较理想的。

2、微波带通滤波器的设计原理

众所周知,滤波器根据其频响可分为低通、高通、带通和带阻滤波器,其中低通滤波器设计最为简便,而其它的三种滤波器都可以通过设计低通滤波器后,再经过频率变换而完成设计。

2.1 原型低通滤波器

原型低通滤波器是滤波器设计的主要依据。通常所用到的低通滤波器原型有:巴特沃兹(最大平坦)原型滤波器、切比雪夫(等波纹)原型滤波器、椭圆函数原型滤波器。这三种原型滤波器的频率-衰减响应分别如下图所示:

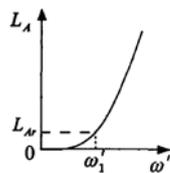


图1. 巴特沃兹型频率-衰减响应

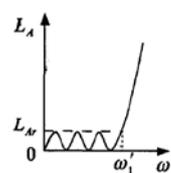


图2. 切比雪夫型频率-衰减响应

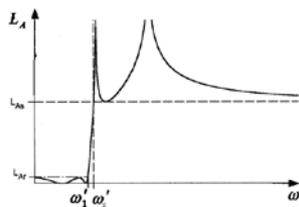


图3. 椭圆型频率-衰减响应

巴特沃兹型滤波器通带内的衰减为:

$$L_A(\omega') = 10 \log_{10} \left[1 + \epsilon \left(\frac{\omega'}{\omega_1} \right)^{2n} \right] \quad (\text{分贝}) \quad (2-1)$$

式中 $\epsilon = 10^{(\frac{L_A}{10})} - 1$, n 为电抗元件的数目。
切比雪夫型滤波器通带内的衰减为:

$$L_A(\omega') = 10 \log_{10} \{1 + \epsilon \cos^2 [n \cos^{-1}(\frac{\omega'}{\omega_1})]\} \quad \omega' \leq \omega_1 \quad (2-2)$$

$$L_A(\omega') = 10 \log_{10} \{1 + \epsilon \cosh^2 [n \cosh^{-1}(\frac{\omega'}{\omega_1})]\} \quad \omega' \geq \omega_1 \quad (2-3)$$

式中 $\epsilon = 10^{(\frac{L_A}{10})} - 1$, L_{Ar} 是通带内衰减最大值, n 为电抗元件的数目, 若 n 为偶数, 则响应内 $L_A=0$ 的频率有 $\frac{n}{2}$ 个, 若 n 为奇数, 则 $L_A=0$ 的频率有 $\frac{n+1}{2}$ 个。因此在设计滤波器中, 尽量选择 n 为奇数。切比雪夫原型虽然在通带内有起伏, 但是它的起伏是控制在 L_{Ar} 以内, 而且其过渡带要比巴特沃兹型要陡得多, 所以切比雪夫原型经常在微波电路中得到应用。

椭圆函数低通原型滤波器的通带和阻带都具有切比雪夫波纹。它的参数须用椭圆函数来计算, 所以称为“椭圆函数滤波器”, 也称为“考尔(Cauer)滤波器”。这种滤波器可以得到很陡的截止率, 但是由于其结构比较复杂, 应用的场合不如切比雪夫滤波器多, 所以这里不做累述。

2.2 频率变换

把低通滤波器的频率—衰减特性的频率变量 ω 经过适当的变换, 得到以新的频率 ω' 为变量的频率—衰减特性, 这种方法叫做“频率变换”^[1]。用这种方法可以实现高通、带通、带阻等类型的滤波器的设计。

下面以低通向带通的频率变换为例进行说明。

设低通滤波器的频率变量为 ω , 带通滤波器的频率变量为 ω' , 由于 $\omega=0$ 的点变换成 $\omega'=\omega_0$ 的点, 而 $\omega=\infty$ 的点变换成 $\omega'=0$ 和 $\omega'=\infty$ 的点。故由低通到带通的变换式应是:

$$\omega' = \frac{\omega_1}{W} \left(\frac{\omega}{\omega_0} - \frac{\omega_0}{\omega} \right) \quad (2-4)$$

式中 $W = \frac{\omega_2 - \omega_1}{\omega_0}$ 是带通滤波器的相对带宽, $\omega_0 = \sqrt{\omega_1 \omega_2}$ 是通带中心频率, ω_1 是下边带频率, ω_2 是上边带频率。

对于窄带的微波带通滤波器来说, 一般选用下面的频率变换公式。

$$\omega' = \frac{2\omega_1}{W} \left(\frac{\omega}{\omega_0} - 1 \right) \quad (2-5)$$

式中 $W = \frac{\omega_2 - \omega_1}{\omega_0}$ 是带通滤波器的相对带宽, $\omega_0 = \frac{\omega_1 + \omega_2}{2}$ 是通带中心频率, ω_1 是下边带频率, ω_2 是上边带频率。

2.3 平行耦合线微波滤波器的设计

平行耦合线滤波器在微带结构中得到广泛应用。它结构紧凑, 寄生通带的中心频率比较高(为 $3\omega_0$), 适用的频率范围比较宽, 再加上设计比较简单, 制作方便。所以很多系统使用平行耦合微带线滤波器。

该滤波器的耦合单元可以用一个倒置转换器, 两边各接一段电长度为 θ , 特性阻抗为 Y_0 的传输线组合来等效。将一系列耦合单元级联后。倒置转换器之间为特性阻抗为 Y_0 。电长度为 2θ 的传输线。当 $\omega=\omega_0$ 时, $2\theta=\pi$

下图为平行耦合微带线的典型结构:

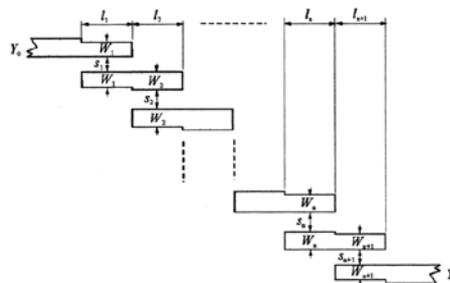


图4. 平行耦合微带线结构滤波器

对于平行耦合微带线滤波器,可以通过求出 Z_{0e} 、 Z_{0o} (偶模、奇模特性阻抗)后,再利用电路设计软件包EEsof即可计算出微带线的实际印制电路板尺寸。但是在用ADS设计时,事先并不需要得到一个精确的微带线尺寸,可以先求出一个大概的数据,然后用ADS对数据进行仿真优化来求解精确的参数和优化的结构。

Z_{0e} 、 Z_{0o} 可以由以下公式求解:

$$Z_{0e} = \frac{1}{Y_0} \left[1 + \frac{J}{Y_0} + \left(\frac{J}{Y_0} \right)^2 \right] \quad (2-6)$$

$$Z_{0o} = \frac{1}{Y_0} \left[1 - \frac{J}{Y_0} + \left(\frac{J}{Y_0} \right)^2 \right] \quad (2-7)$$

其中 Y_0 为引出线的特性导纳, J 由下列公式获得:

$$\frac{J_{01}}{Y_0} = \sqrt{\frac{\pi W}{2g_0g_1}} \quad (2-8)$$

$$\frac{J_{n,n+1}}{Y_0} = \sqrt{\frac{\pi W}{2g_n g_{n+1}}} \quad (2-9)$$

$$\frac{J_{j,j+1}}{Y_0} = \frac{\pi W}{2\omega'_1} \cdot \frac{1}{\sqrt{g_j g_{j+1}}} \quad (2-10)$$

其中 g_i 为在归一化低通滤波器中求出的标准参量, $W = \frac{\omega_2 - \omega_1}{\omega_0}$ 而 $\omega_0 = \sqrt{\omega_1 \omega_2}$ 。

下面以实例说明如何使用ADS设计和仿真平行耦合微带线结构滤波器。

设计指标: 通带3.0~3.1GHz, 带内衰减小于2dB, 起伏小于1dB, 2.8GHz以下及3.3GHz以上衰减大于40dB, 端口反射系数小于-20dB。

首先,根据带通滤波器与低通滤波器之间的频率对应关系,求出带通滤波器所对应的低通原型滤波器的频率 ω ,由低通原型滤波器的衰减频率响应曲线,查出滤波器所需的节数 n 。

把 $W = \frac{\omega_2 - \omega_1}{\omega_0} = 0.0328$ $\omega_0 = \sqrt{\omega_1 \omega_2} \approx 3.05\text{GHz}$ 代入(2-11)式

$$\frac{\omega'_1}{\omega_1} = \frac{2}{W} \left(\frac{\omega}{\omega_0} - 1 \right) = 4.9 \quad (2-11)$$

经查表得 $n=5$, 可满足要求。

再次查表得出 $g_1 \cdots g_6$,把所查表结果代入(2-6)~(2-10)得出 Z_{0e} 、 Z_{0o} 。

利用ADS的微带线宽计算功能,把 Z_{0e} 、 Z_{0o} 的值代入,得出耦合线的长度。把结果代入ADS中经过数次优化可得出结果。

使用ADS设计该滤波器的设计步骤:

1、在ADS的Tlines-Microstrip工具栏中选择耦合线Mcfil、微带线Mlin以及控件MSUB,利用画线工具把电路连接好。

2、在原理图中放置变量图标,设置该电路中变量。平行耦合线滤波器的结构是对称的,所以五个耦合线节中,第1、5及2、4节微带线长 L 、宽 W 和缝隙 S 的尺寸是相同的。耦合线的这些参数是滤波器设计和优化的主要参数,因此要用变量代替,便于后面修改和优化。

3、在S参数仿真工具栏中,选择Term放于滤波器两端,放置S参数扫描控件于原理图中并设置扫描的频率范围和步长,频率范围根据滤波器的指标确定(要包含通带和阻带的频率范围)。

4、选择优化工具栏中优化设置控件,设置优化方法及优化次数。针对滤波器的设计要求设置优化目标,本设计中优化目标设置了四个,前三个的优化参数都是S21,用来设定滤波器的通带和阻带的频率范围及衰减情况(这里要求通带衰减小于2 dB,阻带衰减大于40 dB),最后一个的优化参数是S11,用来设定通带内的反射系数(这里要求小于 -20 dB)。

5、对原理图进行仿真。在优化过程中会打开一个状态窗口显示优化的结果，其中的CurrentEF表示与优化目标的偏差，数值越小表示越接近优化目标，0表示达到了优化目标。经过数次优化即可得到仿真结果。设计好的原理图如下所示：

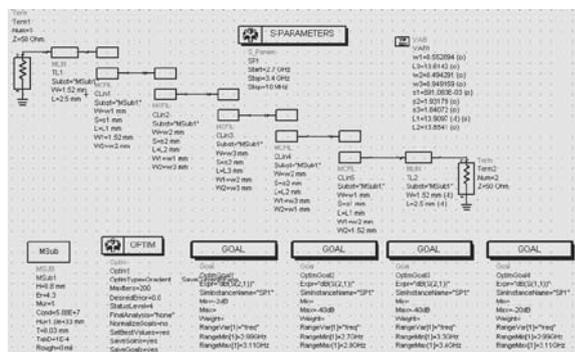


图6. 平行耦合微带线滤波器原理图

6、设计出的滤波器经优化后所得数据如下所示，满足了当初设计的要求。

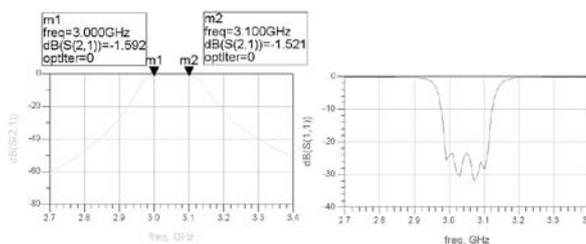


图7. 原理图仿真结果

7、如果S(2,1)和S(1,1)都已经达到指标要求，就可以进行版图的仿真了。版图的仿真是采用矩量法直接对电磁场进行计算，其结果比在原理图中仿真要准确，但是它的计算比较复杂，需要较长的时间，在此作为对原理图设计的验证。所以在版图仿真前要看一下相邻各耦合线节的微带线宽是否相差过大，如果相差过大就会造成原理图和版图仿真有较大的差别，这就需要改变变量初值重新进行优化。

版图仿真后的结果如下图所示：

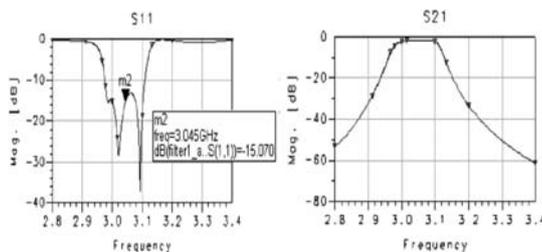


图8. 版图仿真结果

如果版图仿真得到的曲线不满足指标要求，那么要重新回到原理图窗口进行优化仿真，产生这种情况的原因是相邻耦合线节间的线宽相差过大或者其它的参数取值不合适，可以改变优化变量的初值，也可根据曲线与指标的差别情况适当调整优化目标的参数，重新进行优化。

3、结束语

本文对平行耦合滤波器的设计原理及设计步骤进行了阐述，描述了在ADS中的设计、仿真、优化的过程。使用ADS设计滤波器时，先对滤波器的技术指标进行分析，选择合适的滤波器形式，确定滤波器的级数，分析滤波器的带外特性以及通带特性，初步估算出滤波器的参数，利用ADS对滤波器进行结构设计以及对参数的优化仿真，直至达到满意的技术指标为止。另外ADS还提供更为简洁的滤波器设计方法，直接利用ADS里面的Designguide选项，完成滤波器的设计，要提醒大家的是，一定根据MOMENTUM的仿真进行调整。

一个新的AlGaIn/GaN HEMT 经验直流特性模型

吴颜明 刘军 何佳 徐文杰
杭州电子科技大学微电子CAD所
Agilent & HDU 微电子测试与建模联合中心

摘要: 研究了EEHEMT1、Angelov、Curtice3、Statz等HEMT直流特性模型,提出了一个新的AlGaIn/GaN HEMT 经验直流特性模型。该模型解决了Agilent EEHEMT1模型中 I_{ds} 对 V_{gs} 二阶导数不连续问题,很好地拟合了 I_{ds} 对 V_{gs} 的一阶、二阶、三阶导数曲线。与EEHEMT1等模型相比,它具有更小的误差,更高的模型拟合精度以及更好的连续可导性。

关键词: AlGaIn/GaN HEMT; 模型; EEHEMT1; Angelov; Curtice3; Statz

1、引言

GaN、及其三元合金AlGaIn具有禁带宽度宽、电子迁移率高、击穿电场高、热导率高等特点,是制作高温、大功率、高频电子器件的理想材料^[1,2,3]。然而在基于此类器件做电路设计及仿真时,一个可靠的、精确的模型是必需的。其中直流特性模型就是其中必不可少的组成部分之一,不同的应用对模型精度有不同的要求。在功率放大器的设计中,为了预测电路的输出功率以及功率转换效率(PAE),器件的直流特性模型必须能够精确地描述漏电流(I_{ds})及其对栅源电压(V_{gs})的一阶导数(G_m)的特性,另外在进行谐波仿真以及三阶交调仿真时, I_{ds} 对 V_{gs} 的三阶或更高阶的导数都需要准确的建立^[4]。

2、HEMT器件直流特性模型比较

首先对已有的EEHEMT1、Angelov、Curtice3、Statz等经验直流特性模型与测量数据做一比较分析,并考查它们的连续可导能力。本文所用管芯的尺寸为 $1\mu m \times 100\mu m$ 的AlGaIn/GaN HEMT。

由Agilent公司开发的EEHEMT1模型^[5]能够较好地表征HEMT器件 I - V 特性(图1),但它的二阶跨导曲线在膝电压处出现了不连续。主要原因在于它的直流跨导模型不是一个统一的方程(图2),而是一个分段的函数^[5],且在分段函数的连接处没有经过很好的平滑处理。

由Angelov-Zirath等人开发的模型^[6,7]考虑了在饱和区域中产生的自热效应,它能够较好的表征直流 I - V 特性(图1)。但由于该模型是用 \tanh 函数来架构 I_{ds} ,从而它的一阶跨导曲线在最大跨导处对称^[6],不能用来描述图2所示的GaN HEMT器件的跨导线,因此不能用来做谐波仿真以及三阶交调仿真。

由Curtice等人开发的模型^[8]采用多项式的方程形式来表征直流特性。该模型方程简单,参数少,但它没有考虑饱和区的自热效应,不能很好地用来表征 I - V 特性(图1)以及跨导特性(图2)。

由Statz等人开发的用于描述直流特性的模型^[9]方程形式简单,参数少,但它不能很好地描述较大偏压GaN HEMT器件的 I - V 特性(图1)及其跨导特性(图2)。

鉴于以上模型的优缺点,本文提出了一个新的AlGaIn/GaN HEMT 经验直流特性模型。该模型解决了Agilent EEHEMT1模型中 I_{ds} 对 V_{gs} 二阶导数不连续问题,避免了Angelov中跨导对称性,较好地拟合了 I_{ds} 对 V_{gs} 的一阶(G_{m1})、二阶(G_{m2})、三阶(G_{m3})导数曲线,达到了较高的拟合精度。

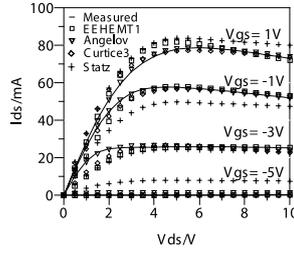


图1 1 μm × 100 μm HEMT 器件 I-V 特性曲线

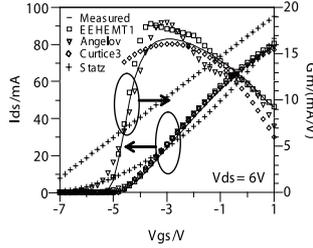


图2 Ids-Vgs 转移特性曲线以及 Gm-Vgs 跨导曲线图

3、新的 I-V 模型

新模型漏电流方程的表达式如下:

$$I_{ds}(V_{gs}, V_{ds}) = \frac{I_{dss}}{1 + I_{dss} \cdot V_{ds} \cdot C_1} \quad (1)$$

其中, C_1 是用来表征自热效应的系数因子, I_{dss} 是未考虑电流自热效应时的电流, 其表达式为:

$$I_{dss}(V_{gs}, V_{ds}) = \frac{\beta \cdot V_{gs1}^{n_1}}{1 + V_L \cdot V_{gs1}^{Plim}} \times \tanh(\alpha \cdot V_{ds} \cdot \ln(n_2 + n_3 \cdot V_{gs1}^{n_4})) \cdot (1 + \lambda \cdot V_{ds}) \quad (2)$$

其中 $\ln(n_2 + n_3 \cdot V_{gs1}^{n_4})$ 用于改善输出电导曲线 (G_{ds}), α 表征 I-V 曲线线性区上升快慢程度, λ 表征饱和区的沟道调制效应, V_{gs1} 为:

$$V_{gs1}(V_{gs2}) = V_{st} \cdot \ln(1 + e^{V_{gs2}/V_{st}}) \quad (3)$$

采用 (3) 式这样的构造形式主要考虑到它能够较好的拟合 I_{ds} 对 V_{gs} 的一阶、二阶、三阶导数曲线, 参数 V_{st} 在线性区有较好的调节拟合能力, 过渡量 V_{gs2} 为:

$$V_{gs2} = \frac{1}{2} \cdot V_{gs3} + \frac{1}{2} \cdot \sqrt{(V_{gs3} - VK)^2 + \Delta^2} \quad (4)$$

式中的 V_{gs3} 为:

$$V_{gs3} = P_{1m} \cdot V_{gs} - V_T \quad (5)$$

其中 V_T 为器件阈值电压, 缩放因子 P_{1m} 表达式为:

$$P_{1m} = P_1 \cdot (1 + B_1 \cdot \frac{1}{T_0 \cdot T_0}) \quad (6)$$

$$T_0 = \cosh(B_0 \cdot V_{ds}) \quad (7)$$

一些 GaN HEMT 器件在膝点电压附近会出现的电流崩塌效应^[10,11], 表达式 (6)、(7) 中参数 P_1 、 B_1 和 B_0 , 主要用于拟合该效应。因此方程中的拟合参数有: C_1 、 α 、 β 、 λ 、 P_{1in} 、 V_L 、 n_1 、 n_2 、 n_3 、 n_4 、 V_{st} 、 VK 、 Δ 、 V_T 、 P_1 、 B_1 、 B_0

4、参数提取及模型验证分析

模型开发完成之后，笔者在Agilent IC-CAP中对模型进行参数提取，并用软件自带的随机优化算法做优化，优化后的参数数值见表1。模型仿真结果与测量结果对比见图3， I_{ds} - V_{gs} 转移特性曲线以及 G_m - V_{gs} 跨导曲线见图4，其二阶 (G_{m2} - V_{gs})、三阶 (G_{m3} - V_{gs}) 导数曲线如图5。

表1 优化后新模型参数值

C_1	α	β	λ	P_{lin}	V_L
0.52	1.056	0.091	0.01	1.155	1.943
n_1	n_2	n_3	n_4	V_{st}	VK
2	1	0	-0.77	0.098	1.356
Δ	V_T	P_1	B_1	B_0	
9.65	-4.59	0.92	0.008	0.125	

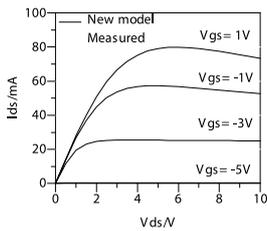


图3. I-V 特性曲线

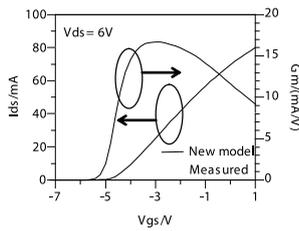


图4. I_{ds} - V_{gs} 转移特性曲线以及 G_m - V_{gs} 跨导曲线

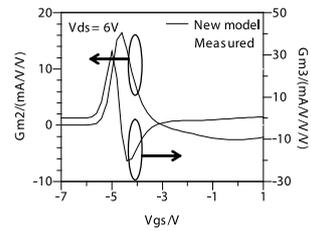


图5. I_{ds} 对 V_{gs} 二阶、三阶导数曲线

从仿真和单管芯片在片测试结果对比情况来看，新模型可精确表征该类器件电流特性，并具备了三阶连续可导能力，模型电流方程具有较好的精度，在电路设计中可用于做谐波仿真以及三阶交调仿真。

最后，笔者做了新模型与其他模型的误差分析比较，所用误差函数如下

$$Tar = \frac{1}{N} \sum_{i=1}^N meas_i^2 \tag{8}$$

$$error = \sqrt{\frac{1}{N} \sum_{i=1}^N (sim_i - meas_i)^2 / Tar} \tag{9}$$

式中 sim_i 是各点模型仿真值， $meas_i$ 是各点测量值，N是测量数据点数。各模型的中漏电流及其跨导与测量数据间误差对比情况见表2。

表2. 各模型误差对比

error (%)	EEHEMT1	Angelov	Curtice3	Statz	新模型
I_{ds}	10.65	1.673	7.797	18.13	1.605
Gm	1.839	9.425	21.79	71.18	2.617

由表2及图3~图5可以看出，新开发的模型能够较好地表征AlGaIn/GaN HEMT器件直流特性。与EEHEMT1等其它模型相比，它具有较高的拟合精度及可导能力。

5、结论

本文通过比较分析EEHEMT1、Angelov、Curtice3、Statz等HEMT直流特性模型，提出了一个可用来表征AlGaIn/GaN HEMT 器件直流特性的模型。该模型仿真快捷，结果精确，具有较高的拟合精度以及可导能力，在实际应用中可做为拟合HEMT器件I-V特性曲线以及跨导特性的方法。

提取InP基SHBT模型参数

刘 军

杭州电子科技大学微电子CAD所
Agilent & HDU 微电子测试与建模联合中心

摘要: 对实验室早期提出的III-V族化合物HBT模型参数提取方法、流程以及可行的最优化策略进行了研究。通过引入AgilentHBT模型耗尽电荷和渡越时间方程,有效加强了模型的拟合能力。运用改进后的模型精确提取了一双指发射极结构,发射极尺寸为 $2 \times 3 \mu\text{m} \times 20 \mu\text{m}$ 的InP基单异质结HBT参数。采用测量和模型仿真所得晶体管直流以及高频特性对比结果对模型以及模型参数提取技术进行验证。

关键词: InP SHBT; 耗尽电荷; 渡越时间; 建模; AgilentHBT;

1. 引言

和严格按照器件几何结构基于半导体器件物理机理并运用数学-物理方程推导所得物理模型不同,当前可用于RF/MMIC CAD的HBT模型多为半经验半物理的等效电路模型,从测量数据中借助曲线拟合等技术提取此类模型参数值时,往往会面临多值可选的情形。此时,如何确定全模型参数的提取顺序,确定各子模型参数提取流程和验证方案,以尽可能简洁、精确的获取能和模型参数物理及数学意义相吻合的模型参数值,从而保证最终获取的器件模型能同时对实际器件宽偏置条件下DC、高频大小信号特性进行精确仿真,成为模型参数提取的关键。

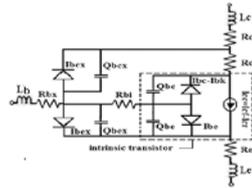


图1. SHBT模型拓扑结构

在对实验室早期提出的III-V族化合物HBT模型^[1]（模型拓扑结构如图1所示）耗尽电荷方程、以及渡越时间方程进行改进的基础上,笔者结合实际测试数据,对全模型参数的提取和最优化流程进行了开发。采用AgilentHBT^[3]以及文献^[4]的成果,较好的改善了模型对晶体管结电容/电荷以及特征频率等特性的拟合能力。从对一最高特征频率74GHz的一双指发射极结构,发射极尺寸为 $2 \times 3 \mu\text{m} \times 20 \mu\text{m}$ 的InP基单异质结HBT参数提取和验证结果来看,提出的InP基HBT模型改进方案及模型参数提取、拟合方法有较好实用性。

2. 电流模型参数提取及其优化策略

为便于阅读,这里重新给出笔者在文献^[1, 2]中提出的化合物基HBT电流模型方程:

$$I_{cf} = \frac{1}{D} \cdot \left\{ I_{sf} \cdot \left[\exp\left(\frac{V_{bei}}{N_f V_{TV}}\right) - 1 \right] + I_{s2} \cdot \left[\exp\left(\frac{V_{bei}}{N_{f2} V_{TV}}\right) - 1 \right] \right\} \quad (1)$$

$$I_{cr} = \frac{1}{D} \cdot \left\{ I_{sr} \cdot \left[\exp\left(\frac{V_{bei}}{N_r V_{TV}}\right) - 1 \right] + I_{s2} \cdot \left[\exp\left(\frac{V_{bei}}{N_{r2} V_{TV}}\right) - 1 \right] \right\} \quad (2)$$

$$I_{be} = W_{bei} \cdot \left\{ I_{bei} \cdot \left[\exp\left(\frac{V_{bei}}{N_{ei} V_{TV}}\right) - 1 \right] + I_{ben} \cdot \left[\exp\left(\frac{V_{bei}}{N_{en} V_{TV}}\right) - 1 \right] \right\} \quad (3)$$

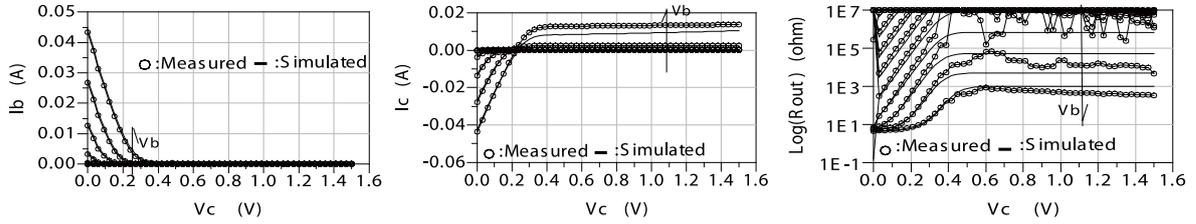


图4. 测量和仿真所得正向输出特性对比

(Vc:0~1.5V, Step:0.03V; Vb:0~0.8V, Step:0.03V)

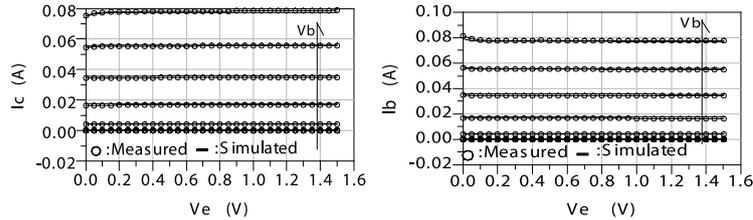


图5. 测量和仿真所得反向输出特性对比

(Vb:0~0.95V, Step:0.095V; Ve:0~1.5V, Step:0.05V)

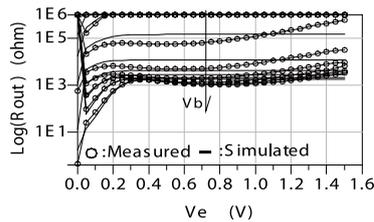


图6. I-V特性测量和仿真结果对比

(Ib: 10~210uA, Step: 50uA; Vce: 0~1.5V, Step: 0.01V)

当Rbx取值精确时,如图4、5所示仿真所得Rout最低点应和测试曲线重合。实际参数提取中Rci、Rcx很难区分,参数优化和调整时可着重针对其中一个展开即可。考虑到Re的取值会对后续S参数中S21的仿真造成很大的影响,因此对Re的确定需结合后续对S21的拟合共同确定;Rbi的精确值也需对S11进行拟合、优化后才能获取,而二者的取值一定程度上会对器件直流特性产生影响,因此在确定Re和Rbi的取值后,需回到Step3,进一步缩小各参数最优化取值范围,或仅选取部分灵敏度较高的正、反向电流模型参数以及端口电阻,对图4-6所示各特性曲线同时进行最优化;亦可结合最为关心的特性曲线(如IV曲线)对相关参数进行微调、折中以最终确定模型参数值。

2、耗尽电荷模型改进及参数提取

从测试结果来看,晶体管结耗尽电荷/电容随结电压上升至最高值(Cmx/Qmx)之后有一个逐渐下降的过程(对应于结势垒区由耗尽到部分耗尽,过渡到正向区后趋于击穿的物理机理)。传统BJT模型如VBIC在将结电容进入正向区后统一取值为Cmx(如图7所示),忽略了对结电容随偏压下降区域的表征,这一问题也同样存在于HICUM中。从笔者在分别采用VBIC、HICUM以及本文提出模型对多种不同材料系统BJT/HBT器件高频参数拟合结果来看,正向区耗尽电荷组分对器件S参数拟合结果影响很小,但对晶体管特征频率、最高振荡频率特性拟合有显著影响,而这两者在很大程度上会影响模型非线性仿真精度。

尤为特殊的是,在对本次用于建模的InP基HBT器件B-E结C-V特性进行测试的时候,发现B-E结C-V曲线在部分耗尽区先有一个下降的过程,而后重新上升进入正向区域后开始下降(如图7所示)。这一特性采用传统如VBIC、HICUM模型无法表征,而采用AgilentHBT^[3]模型却可拟合。由此,本文引入AgilentHBT模型在HBT器件耗尽电荷建模中的最新成果,对文献[1]开发的化合物HBT模型进行改进。为便于阅读,以下对相关方程进行说明:

以 C_{pb} 表示正偏下结耗尽电容, C_{pd} 为部分耗尽条件下结电容, C_{pb} 为全耗尽条件下结电容,并引入误差函数 C_{error} 对模型进行修正,AgilentHBT以以下方程对HBT器件耗尽电荷/电容特性进行描述:

(8)

式中:

$$C_{junction} = C_{fd} + C_{pd} + C_{fd} - C_{error}$$

$$C_{fb} = C_{mx}(1 - p1), \quad C_{pd} = p2 \cdot C_j \left(1 - \frac{V_{jxm}}{V_j}\right)^{-M_j}$$

$$C_{fd} = p1 \cdot C_{jor} \left(1 - \frac{V_{jxr}}{V_j}\right)^{-M_{pt}}, \quad C_{error} = p2 \cdot C_{jor} \left(1 - \frac{V_{jxm}}{V_j}\right)^{-M_{pt}}$$

$$V_{fxi} = V_j \left[1 - \left(\frac{C_{mx}}{C_j}\right)^{-1/M_j}\right], \quad V_r = 0.1(V_{pt} - V_j) + 4V_t$$

$$p1 = \frac{1}{2} \left[1 - \frac{V_d - V_{fxi}}{\sqrt{(V_d - V_{fxi})^2 + V_r^2}}\right], \quad C_{jor} = C_j \left(\frac{V_j}{V_{pt}}\right)^{-M_j}$$

$$p2 = \frac{p1}{2} \left[1 - \frac{V_{pt} - V_j + V_{jxr}}{\sqrt{(V_{pt} - V_j - V_{jxr})^2 + V_r^2}}\right]$$

$$V_{jxr} = \frac{1}{2} \left\{-V_{fxi} - V_j + \sqrt{(V_{fxi} - V_j)^2 + V_r^2}\right\}$$

$$V_{jxm} = \frac{1}{2} \left\{V_{jxr} - V_{pt} + V_j + \sqrt{(V_{pt} - V_j + V_{jxr})^2 + V_r^2}\right\}$$

$$V_t = \frac{k(\text{波尔兹曼常数}) \times T(\text{温度})}{q(\text{电荷})} \approx 0.026V$$

模型参数: $C_j, V_j, M_j, (0 < M_j < 1), V_{pt}, M_{pt} (0 < M_{pt} < 1), C_{max}$, 其中 C_j 为零偏结电容, V_j 为结电势, M_j 为梯度因子, V_{pt} 为结击穿电压, M_{pt} 为C-V曲线越过结击穿电势后曲线梯度因子, C_{max} 为最高结电容。

图7和图8分别给出了采用Agilent 4284半导体参数分析仪在 $V_c:0V; V_e:0V; V_b:0.5\sim 1.5V, \text{Step}:0.1V$ 条件下测量所得Cbe对Vbe特性曲线和 $V_b:0V; V_e:0V; V_c:-0.5\sim 7.5V, \text{Step}:0.4V$ 条件下测量所得Cbc对Vbc特性曲线。在如图所示区域读取零偏结电容 C_{jc}, C_{je} , 穿通电势 V_{ptc}, V_{pte} 以及 C_{cmx} 和 C_{emx} 初值之后, 以测试数据为目标值, 通过最优化获取对本部分模型参数提取。

提取零偏结电容 C_{jc}, C_{je} 之后, 对零偏下晶体管S参数进行测量并采用开路结构进行去嵌, 采用文献[2]开发算法获取 R_{bi} 初值, 以及端口寄生电感 L_b, L_e, L_c 初值, 而后以去嵌后S参数为目标值, 对 $R_{bi}, B-E$ 结电荷划分因子 $W_{bec} (0 < W_{bec} \leq 1), B-C$ 结电荷划分因子 $W_{bcc} (0 < W_{bcc} \leq 1)$ 以及端口寄生电感、零偏结电容进行最优化, 可获取结电容、 R_{bi} 、端口电感和结电荷/电容划分因子 W_{bec}, W_{bcc} 的值。

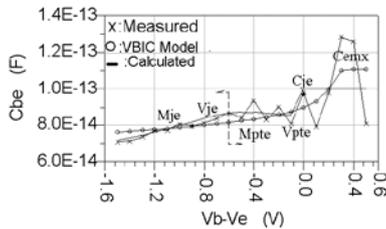


图7. Cbe对Vbe特性
($V_{be}:0.5\sim 1.5V, \text{step}:0.1V$)

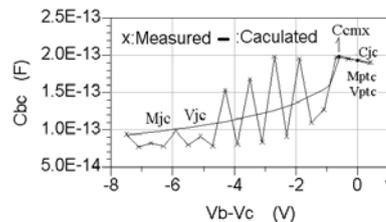


图8. Cbc对Vbc特性
($V_{bc}:7.5\sim 0.5V, \text{step}:0.4V$)

3、漂移/扩散电荷方程改进及参数提取

引入2003年Masaya等人开发完成的HBT器件少子载流子渡越时间方程^[4], 对原模型方程进行修正, 和[4]不同, 本文对异质结可能引入的附加时延、以及小电流工作下少子渡越时间和Early效应的关系进行了描述; 并将渡越时间划分为低、中、高电流区分别予以解释。模型方程如下:

$$\tau_f = \tau_{fb} + \tau_{fc} + \tau_{krk} \tag{9}$$

A. 低电流工作条件下

$$\tau_{fb} = T_{fb0} \left(1 + \frac{1}{V_{af}} + \frac{1}{V_{ar}} \right) + T_{bcxs} + T_{bcxs} \tag{10}$$

B. 中电流工作条件下

$$\tau_{fc} = T_{c \min} \left(1 - \frac{V_{Tbc1}}{V_{Tc \min}} \right) + \frac{1}{2} T_{fc0} \left(1 - \frac{V_{Tbc1}}{V_{Tc0}} \right) \cdot \left\{ 1 + \tanh \left[\frac{I_{tc} \left(1 - \frac{V_{bc1}}{V_{tc}} \right) - I_{cf}}{I_{tc2} \left(1 - \frac{V_{bc1}}{V_{tc2}} \right)} \right] \right\} \tag{11}$$

式中: $V_{Tbc1} = V_{tr} \ln \left[\exp \left(\frac{V_{kmx} + V_{bc1}}{V_{tr}} \right) + 1 \right] - V_{kmx}$

C. 高电流工作条件下

$$\tau_{krk} = T_{krk} \cdot \left(1 - \frac{V_{bc1}}{V_{krk}} \right) \cdot \left(\frac{I_{cf}}{I_{krk} \cdot (1-K)} \right)^{E_{krk}} \tag{12}$$

式中: $K = \frac{V_{ktr}}{V_{krk}} \cdot \{ \exp[(V_{kmx} + V_{bc1})/V_{ktr} + 1] - V_{kmx} \}$

模型参数整理如下, 各参数物理以及数学意义可参考文献^[4]:

$T_{fb0}, T_{c \min}, V_{Tc \min}, T_{fc0}, V_{Tc0}, V_{tc}, V_{tc2}, I_{tc}, I_{tc2}, V_{tr}, V_{kmx}, T_{krk}, V_{krk}, I_{krk}, V_{krk}, E_{krk}, V_{kmx}, V_{ktr}$

以下式求解漂移/扩散电荷:

$$q = \int \tau \cdot d_i \tag{12}$$

本部分模型参数的精确提取可借鉴文献^[4]提出的方法开展, 以下仅从工程近似的角度, 对各参数在渡越时间 τ vs集电极电流 I_c 关系图中的影响区域以及主要参数初值的估算方法进行说明:

本文采用以下方式对晶体管特征频率及渡越时间进行估算:

$$F_t \approx Freq \times mag(H_{21}) \tag{13}$$

$$\tau_{f_measure} = \tau_{fb} + \tau_{fc} + \tau_{krk} \approx \frac{1}{2\pi F_t} \tag{14}$$

此时获取的渡越时间中含有结电荷等组分的影响, 采用以下方式去除: 利用以上各步骤提取所得模型参数, 在模型中置 $T_{fc0}, T_{fb0}, T_{krk}, T_{c \min}$ 为零, 关闭模型对漂移/扩散电荷的求解, 仿真获取等同偏置条件下载流子时间, 令为: $\tau_{simulation}$, 用式 (14) 获取的 $\tau_{f_measure}$ 减去 $\tau_{simulation}$ 近似获取仅与少数载流子漂移/扩散相关的渡越时间。

图9给出了 $I_b: 10\mu A \sim 500\mu A$, $Step: 10\mu A$; $V_c: 0.3 \sim 1.9V$, $Step: 0.4V$; $V_e: 0V$; $Freq: 500MHz$ 条件下从去嵌后S参数中估算所得 vs. I_c 曲线图, 图中对各模型参数主要影响区域、以及 $T_{fc0}, T_{fb0}, T_{krk}, T_{c \min}$ 初值的估算作了标识。结合最优化技术, 通过对 τ 曲线的拟合可获取本部分模型参数初值。

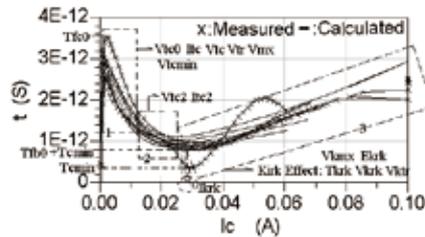


图9. 渡越时间对Ic特性

($I_b: 10\mu A \sim 500\mu A$, $Step: 10\mu A$; $V_c: 0.3 \sim 1.9V$, $Step: 0.4V$; $Freq: 500MHz$)

由于渡越时间相关参数的提取系通过拟合 τ vs. I_c 曲线获取, τ 的获取客观上存在较大的误差, 后续需以测试所得多偏置条件下多频率点S参数、特征频率以及其它感兴趣的特性为目标值, 对本部分模型参数进行微调和最优化。

4、模型实现和仿真验证

模型方程改进完成之后，笔者在Agilent ADS2005A软件中对模型C代码进行了开发，并编译、链接到该软件模型库中。依上文所述方法提取所得2发射结指、每指尺寸为 $3\mu\text{m} \times 20\mu\text{m}$ 的InP基单异质结HBT模型参数列于表1。

在图2-6中，笔者在结合测试数据对电流模型参数提取和优化流程进行说明的同时，亦给出了采用最终提取完成的模型参数对晶体管相应输出特性进行仿真所得结果。从图中可以看到，提取所得模型参数可对晶体管正、反向直流输出特性以及典型IV特性进行精确仿真，模型可用于InP器件DC特性的精确表征。图10给出了采用矢量网络分析仪 (Agilent E8363B) 在 $I_b:10\mu\text{A} \sim 310\mu\text{A}$, Step: $75\mu\text{A}$; $V_c: 1.5\text{V}$; $V_e: 0\text{V}$; Freq: $50\text{MHz} \sim 40\text{GHz}$, Step: 50MHz 条件下测量和模型仿真所得S参数对比结果，两者有很好的吻合；图11、12则分别给出了 $I_b:10\mu\text{A} \sim 500\mu\text{A}$, Step: $10\mu\text{A}$; $V_c: 0.3 \sim 1.9\text{V}$, Step: 0.4V ; $V_e: 0\text{V}$; Freq: 500MHz 条件下测试和模型仿真所得 F_t vs. $\text{Log}(I_c)$ 和最高振荡频率 F_{max} vs. $\text{Log}(I_c)$ 特性对比结果；仿真和测量所得多偏置条件下多频率点S参数以及 F_t 、 F_{max} 特性的良好吻合度，验证了改进后模型可对InP HBT高频特性进行精确表征，本文提出的耗尽电荷以及漂移/扩散电荷模型参数提取技术可行。

5、结论

本文引入AgilentHBT电荷方程形式对一HBT器件进行建模的参数提取流程进行了开发，结合测试数据，文章较为细致的对主要特性曲线最优化和参数微调策略进行了描述。成功提取了一最高特征频率 74GHz 的双指发射极结构，发射极尺寸为 $2 \times 3\mu\text{m} \times 20\mu\text{m}$ 的InP基单异质结HBT模型参数。全模型测量和模型仿真对比结果表明模型可对InP HBT器件进行精确表征。模型部分方程和AgilentHBT模型相近，因此本文提出的模型参数提取技术，亦可部分用于AgilentHBT模型参数提取中。

致谢

本文所用InP基HBT器件由中国电子科技集团公司第13研究所李献杰主任、蔡道民工程师提供，在此深表感谢！

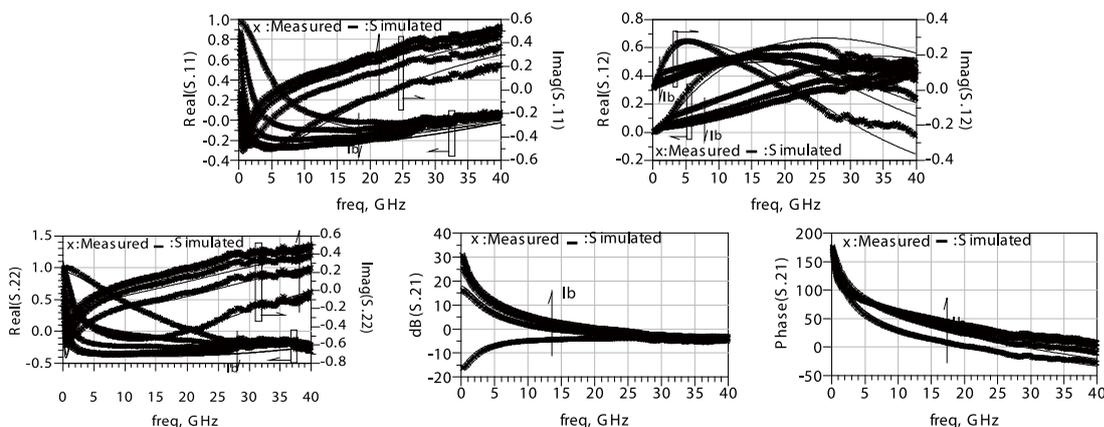


图10. S参数特性测量和仿真结果对比

($I_b:10\mu\text{A} \sim 310\mu\text{A}$, Step: $75\mu\text{A}$; $V_c: 1.5\text{V}$; Freq: $50\text{MHz} \sim 40\text{GHz}$, Step: 50MHz)

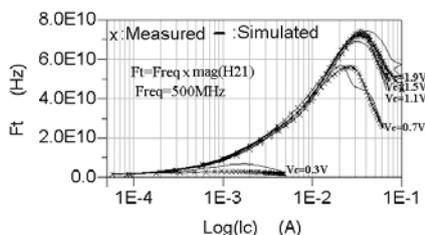


图11. F_t 测量和仿真结果对比

($I_b:10\mu\text{A} \sim 500\mu\text{A}$, Step: $10\mu\text{A}$; $V_c: 0.3 \sim 1.9\text{V}$, Step: 0.4V ; $V_e: 0\text{V}$; Freq: 500MHz)

表1: HBT模型参数

Parameter	Value	Parameter	Value
Is /A	3.70×10^{-13}	Rcx / Ω	2.495
Nf	1.18	Rci/ Ω	0.647
Isr /A	3.38×10^{-13}	Rbx / Ω	1.289
Nr	1.077	Rbi / Ω	87
Isf2 /A	2.428×10^{-10}	Re / Ω	1.4
Nf2	5.195	Avcl	0.0018
Isr2 /A	1.004×10^{-11}	Avc2	5.5
Nr2	2.456	Nave	0.5198
Ikf /A	0.381	Tfb0 /s	5.37×10^{-13}
Ikr /A	0.233	Tfc0 /s	3.14×10^{-12}
Ibei /A	1.347×10^{-9}	Itc /A	0.003597
Nei	2.572	Itc2 /A	0.009832
Iben /A	1.674×10^{-10}	Vtc0	5.177
Nen	2.406	Temin /s	1.32×10^{-13}
Ibci /A	2.423×10^{-11}	Vtemin /V	1.704
Nci	1.211	Vtc /V	5.105
Ibcn /A	1.597×10^{-10}	Vtc2 /V	7.561
Ncn	1.299	Vtr /V	1.002
Cje /F	8.549×10^{-14}	Vmx /V	1.985
Vje /V	0.3643	Tri /s	1.0×10^{-9}
Mje	0.966	Trx /s	1.0×10^{-9}
Cemax /F	97.5×10^{-14}	Fec	0.803
Vpte /V	1.107	Feb	0.087
Mpte	0.513	Fke	0.411
Cjc /F	1.946×10^{-13}	Tkrk /s	2.1×10^{-13}
Vjc /V	1.171	Vkrk /V	6.831
Mjc	0.4759	Ikrk /A	0.04274
Ccmax /F	2.134×10^{-13}	Vkmx /V	6.675
Vptc /V	1.229	Vktr /V	2.481
Mptc	0.3806	Ekrk	2.739
Var /V	1.291	Vaf /V	25.6
Wbei	1.0	Wbec	0.998
Wbci	0.05773	Wbcc	0.204
Lb /H	16×10^{-11}	Le /H	3.6×10^{-11}
Lc /H	9×10^{-11}		

Large-signal Modeling for RF-LDMOSFET on SOI

Jun Liu, Ling-Ling Sun, Senior Member, IEEE, Wen-Jun Li
Microelectronics CAD Center, Hangzhou Dianzi University,
Agilent & HDU 微电子测试与建模联合中心

Abstract: We now present a new large-signal model of RF-LDMOSFET with body-contact on SOI, amenable for integration into commercial nonlinear simulators. A new continuous and derivable empirical channel current model is proposed, which can represent drain conductance and trans-conductance characteristics accurately. An enhanced charge-conservative model is proposed. The predictive model capabilities are illustrated with measured and simulated DC characteristics, S-parameters, fundamental, 2nd and 3rd harmonics power data of a RF-LDMOSFET on high resistivity SOI. The nonlinear simulation is implemented in Agilent technology ADS2005A using Verilog-A(AMS) language.

Keywords: SOI; RF-LDMOSFET; Body-contact ; Large-signal model

1. Introduction

Due to the inherent advantages of SOI (reduced capacitance and better thermal ruggedness) are highly desirable characteristics for RF power amplifiers. The utility of SOI as a platform for monolithic integration of signal-level VLSI electronics and passive components suggests that SOI will be the leading technology for integrated power amplifiers^[1,2,3]. For the circuit design using a nonlinear circuit simulator, an accurate large-signal model in the RF band is required. Traditional physical models, such as the BSIM3/4, can not express the nonlinear drift resistance, and have too many parameters and too complex extraction routines^[4,5], these models seems that can not be used for nonlinear simulation^[6]. The table-based models have problems with a relatively long simulation time, and less accuracy to predict distortion behavior of power devices^[4,5,7]. Experiment models, such as Miller's model^[8] could not express the channel current saturation for a large gate-bias voltage. This may cause an inaccurate rolloff of transconductance. This problem had been solved by Youngoo Yang^[9]. However, Youngoo Yang didn't give out the charge control model. The voltage dependence of gate capacitance constitutes the major reactive nonlinearity, often comparable in importance to the contribution of drain current for the accurate description of device dynamics^[10].

As concerns the large-signal or nonlinear model, from Volterra-series analysis, that if one wants to predict harmonic distortion, over moderate signal levels, one will need to have a model capable of accurately reproducing the I/V and Q/V characteristics up to the third order. In mathematical terms, this implies that third- or higher-order derivatives of I/V and Q/V functions must be carefully extracted and approximated. By this, none of published nonlinear models of LDMOSFET can reproduce distortion properties, for seldom of them obeying these requirements.

In this paper, an improved channel current model with a continuous expression of transconductance (Gm) and its higher order derivatives (Gm2, Gm3. . .) based on Pedro M. Cabral model^[11] and an enhanced C-V model with a conservative former based on [10] are developed to accurately predict the high order harmonics power characteristics of a RF-SOI LDMOSFET. Both of the bias dependence of the parasitic resistance and capacitance under the LDD region are modeled using continuous expression of high order derivative as well

as the drift resistance. The model is finally described using Verilog-A language. Then, compiled and linked to Agilent ADS(Advanced Design System) simulator. Comparison results of measured and simulated dc and IMD characteristics are supplied to demonstrate the excellent accuracy of the model.

2. Large-signal model

The LDMOSFET under investigation is a body-contact device with 20-gate-fingers (channel mask length, $L=1\mu\text{m}$, finger width, $W=50\mu\text{m}$) on high resistivity SOI. Fig.1 shows the LDMOS structure with the possible high frequency parasitic elements. Fig.2 shows the equivalent circuit topology of this device, which includes a nonlinear drift resistance(R_{drift}), a substrate network(C_{sub} and R_{sub}) under LDD region, bias dependent capacitances(C_{gs} , C_{gd}), parasitics caused by gate oxide overlap (C_{gso} , R_{gso} , C_{gdo} , R_{gdo}) and several linear parasitic elements.

The expression developed for I_{ds} is continuous and derivable everywhere. The expressions below are given for $V_{\text{ds}} > 0.0\text{V}$ although the model is equally valid for $V_{\text{ds}} < 0.0\text{V}$. We assume the device is symmetrical, and one need only replace V_{gsi} with V_{gdi} and V_{ds} with $-V_{\text{ds}}$ in order to obtain the reverse region ($V_{\text{ds}} < 0.0\text{V}$) equations. The proposed channel current model is formulated as follows:

$$vgs1p = P_1(1 + B_1(\cosh(B_0V_{\text{ds}}))^{-2})(V_{\text{gsi}} - V_{\text{th}}) \quad (1)$$

$$vgs1n = P_1(1 + B_1(\cosh(B_0V_{\text{ds}}))^{-2})(V_{\text{gdi}} - V_{\text{th}}) \quad (2)$$

$$vgs2p = 0.5vgs1p + 0.5 \left\{ \sqrt{(vgs1p - V_k)^2 + D_{\text{elta}}^2} - \sqrt{V_k^2 + D_{\text{elta}}^2} \right\} \quad (3)$$

$$vgs2n = 0.5vgs1n + 0.5 \left\{ \sqrt{(vgs1n - V_k)^2 + D_{\text{elta}}^2} - \sqrt{V_k^2 + D_{\text{elta}}^2} \right\} \quad (4)$$

$$vgs3p = V_{\text{st}} \left[\ln \left(1 + e^{vgs2p/V_{\text{st}}} \right) \right] \quad (5)$$

$$vgs3n = V_{\text{st}} \left[\ln \left(1 + e^{vgs2n/V_{\text{st}}} \right) \right] \quad (6)$$

$$idspp = B_{\text{eta}} \frac{(vgs3p)^2}{\left[+ V_l (vgs3p)^{p_{\text{lin}}} \right]} \quad (7)$$

$$idspn = B_{\text{etar}} \frac{(vgs3n)^2}{\left[+ V_l (vgs3n)^{p_{\text{linr}}} \right]} \quad (8)$$

$$a = \tanh \left\{ A_{\text{phas}} \left[1 + \tanh(vgs1p) \right] (H_1 V_{\text{ds}}) \ln \left(H_2 + H_3 vgs3p^{2H_4} \right) \right\} \quad (9)$$

$$b = \tanh \left\{ A_{\text{phar}} \left[1 + \tanh(vgs1n) \right] (H_{11} V_{\text{ds}}) \ln \left(H_{21} + H_{31} vgs3n^{2H_{41}} \right) \right\} \quad (10)$$

$$I_{\text{dsp}} = idspp(1 + a)(1 + W V_{\text{ds}}) \quad (11)$$

$$I_{\text{dsn}} = idspn(1 + b)(1 - W V_{\text{ds}}) \quad (12)$$

$$I_{\text{ds}} = 0.5(I_{\text{dsp}} - I_{\text{dsn}}) \quad (13)$$

Where P_1 , V_k , V_l , D_{elta} , V_{st} , P_{linc} , P_{linr} , B_{eta} , B_{etar} , H_0 , H_1 , H_2 , H_3 , H_4 , H_{01} , H_{11} , H_{21} , H_{31} , H_{41} , A_{phas} , A_{phar} and W are model parameters. V_{th} , is the threshold voltage.

Physically, in any FET device, the channel charge is distributed across the transistor gate length. In the equivalent circuit based modeling approach, the total gate charge is divided between the gate-source and gate-drain terminals. The entities extractable from S-parameter characterization are the capacitances between these

terminals, together with their bias voltage dependencies: $C_{gs}(V_{gs}, V_{gd})$, $C_{gd}(V_{gs}, V_{gd})$. For the capacitance to stem from a single channel charge, the capacitance model expressions need to satisfy the charge-conservation criterion [12-13].

$$\frac{\partial C_{gs}(V_{gs}, V_{gd})}{\partial V_{gd}} - \frac{\partial C_{gd}(V_{gs}, V_{gd})}{\partial V_{gs}} = 0 \quad (14)$$

In view of this, Ingmar Kallfass, et al. [10] developed a unified approach to charge-conservative capacitance modeling in HEMT. In this paper, we try to absorb the advantage of the high order derivability of the channel current expressions to enhance the higher order derivability of Ingmar Kallfass model.

$$vgs1 = P_{c1}(V_{gsi} - V_{th}) \quad (15)$$

$$vgs2 = 0.5vgs1 + 0.5 \left\{ \sqrt{[vgs1 - V_{kc}]^2 + D_{eltac}^2} - \sqrt{[V_{kc}^2 + D_{eltac}^2]} \right\} \quad (16)$$

$$vgs3 = V_{stc} \left[\ln \left(1 + e^{vgs2/V_{stc}} \right) \right] \quad (17)$$

$$a_{10} = (vgs3)^{P_{linc0}} \quad (18)$$

$$a_{12} = (vgs3)^{P_{linc1}} \quad (19)$$

$$a_{11} = \frac{1}{1 + a_{12}V_{lc}} \quad (20)$$

$$C_s = C_{beta} a_{11} a_{10} \quad (21)$$

$$dvgs = M_{gs} C_{gs0} (1 + \sinh(B_{C0}V_{ds})) + (1 - M_{gs}) C_{gs0} \left\{ 1 + \left[\tanh(K_{gs}(V_{gsi} - V_{t2gs})) \right] \right\} \quad (22)$$

$$dvgd = M_{gd} C_{gd0} (1 + \sinh(B_{C1}V_{ds})) + (1 - M_{gd}) C_{gd0} \left\{ 1 + \left[\tanh(K_{gd}(V_{gdi} - V_{t2gd})) \right] \right\} \quad (23)$$

$$f_2 = C_s \left[1 + \tanh(K_{cc}(V_{ds} - V_{t4})) \right] - \frac{\partial C_s}{\partial V_{gs}} \left[V_{gdi} - \ln(\cosh(K_{cc}(V_{ds} - V_{t4}))) \right] K_{cc} \quad (24)$$

$$g_2 = -C_s \left[1 + \tanh(K_{cc}(V_{ds} - V_{t4})) \right] \quad (25)$$

$$C_{gs} = dvgs + f_2 \quad (26)$$

$$C_{gd} = dvgd + g_2 \quad (27)$$

Where P_{c1} , V_{kc} , V_{lc} , D_{eltac} , V_{stc} , P_{linc0} , P_{linc1} , C_{beta} , V_{t2gs} , K_{gs} , M_{gs} , B_{C0} , C_{gs0} , K_{gd} , M_{gd} , B_{C1} , C_{gd0} , K_{cc} and V_{t4} are model parameters.

Then, (15)-(22) are slightly changed to model the $C_{sub}(V_{gsi}, V_{sub1})$, $R_{sub}(V_{gsi}, V_{sub2})$ and $R_{gd}(V_{gsi}, V_{gdi})$ characteristics with different parameters. Here, we take $C_{sub}(V_{gsi}, V_{sub1})$ as example:

$$vgs1 = P_{csub} V_{gsi} + Y_0 V_{gdi} + Y_1 V_{gdi}^2 \quad (28)$$

$$vgs2 = 0.5vgs1 + 0.5 \left\{ \sqrt{[vgs1 - V_{kcsub}]^2 + D_{csub}^2} - \sqrt{[V_{kcsub}^2 + D_{csub}^2]} \right\} \quad (29)$$

$$vgs3 = V_{stcsub} \left[\ln \left(1 + e^{vgs2/V_{stcsub}} \right) \right] \quad (30)$$

$$a_{10} = (vgs3)^{P_{csub0}} \quad (31)$$

$$a_{12} = (vgs3)^{P_{csub1}} \quad (32)$$

$$a_{11} = \frac{1}{1 + a_{12}V_{lcsub}} \quad (33)$$

$$c_s = C_{sub1} a_{11} a_{10} \quad (34)$$

$$C_{sub} = C_{sub0} (1 + \sinh(B_{csub0}V_{ds})) + B_{csub1} \tanh(B_{csub2}(V_{ds} - V_{bcsub})) + c_s \left\{ 1 + \left[\tanh(K_{csub}(V_{ds} - V_{tsub})) \right] \right\} \quad (35)$$

Where P_{csub} , V_{kcsub} , V_{lcsub} , D_{csub} , V_{stcsub} , P_{csub0} , P_{csub1} , B_{csub0} , B_{csub1} , B_{csub2} , V_{bcsub} , C_{sub1} , K_{csub} , V_{tsub} and C_{sub0} are model parameters.

3、Experimental Verification

This large-signal model has been implemented at Agilent technology ADS2005A using Verilog-A(AMS) language. The parameters of current model are extracted by optimizing using Agilent IC-CAP. All the nonlinear elements are extracted using an analytical method from the S-parameters biased at zero-conditions, then determined by optimization. The C-V and R-V model parameters are directly extracted from the small-signal s-parameters at different frequency and bias, using a small-signal equivalent circuit simplified from Fig.2.

Fig.3 have shown the extracted and modeled results of all the five nonlinear C/R elements characteristics, good correspondence verifies that the improved C/R-V model can describe the bias-dependence of the RF-

LDMOSFET accurately. Fig.4 compares the measured and simulated results of the DC I-V characteristics, the simulation results are in good agreement with measurement data including the reward-bias region. As shown in Fig.5, the first-, second-, and third-order derivatives in order to V_{gs} , G_m , G_m2 and G_m3 of the current model $I_{ds}(V_{gs}, V_{ds})$ are also in good agreement with measurement data. In Fig.6, twenty sets of simulated S-parameters agree well with their measured S-parameters from 10MHz to 10.1GHz. Good correspondence verifies the accuracy of our model. In Fig.7, the simulated and measured power and IMD characterizes are given out, we can note an excellent agreement between measurements and simulations confirming the validity of our model. The nonlinear simulation is implemented in Agilent ADS2005A using the harmonic balance simulator. The measured and simulated conditions is as follows: $V_g=5V$, $V_d=7V$, $V_s=0V$; $P_{in}=-6.15dBm$ to $15.2dBm$, $Step=1.02dBm$; $Source_Impedance = 70-j*13\Omega$, $Load_Impedance = 68-j*54\Omega$; $f_0=0.9GHz$.

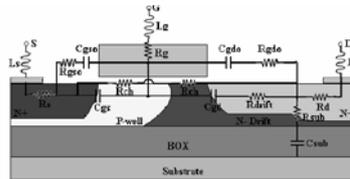


Fig.1. Cross-section of a RF-SOI LDMOSFET

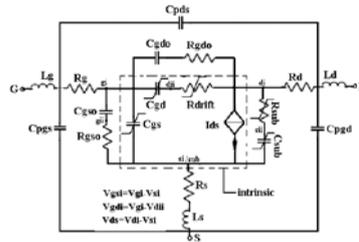


Fig.2. Proposed large-signal equivalent with the parasitic components circuit model for SOI LDMOSFET

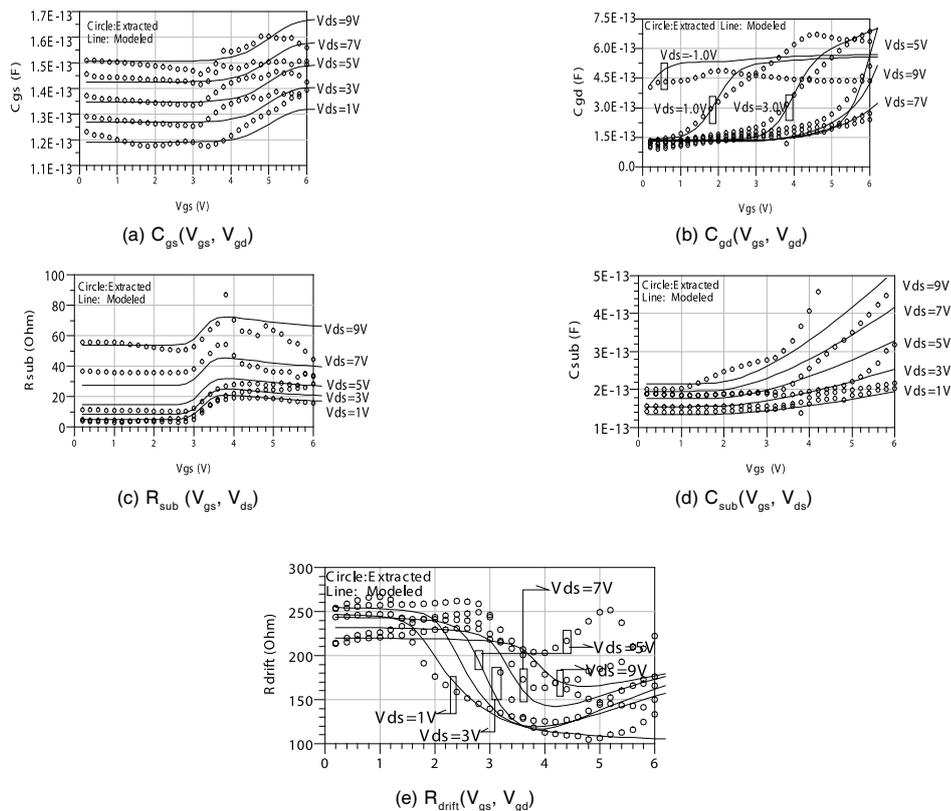


Fig.3. Nonlinear capacitances and resistance results

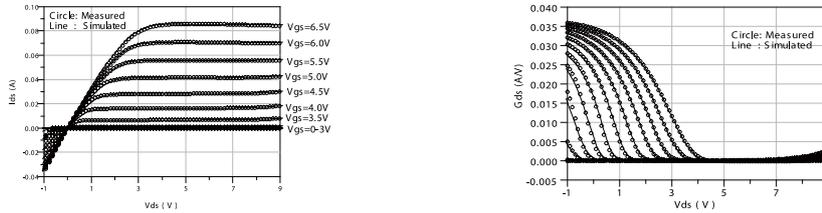


Fig.4. Comparison of measured and simulated I_d vs. V_d and transconductance G_{ds} vs. V_d characteristics

(V_d : -1 to 9V, Step: 0.1V; V_g : 0 to 6.5V, Step: 0.5V; V_s : 0V)

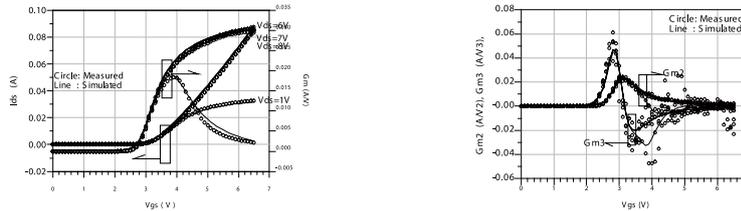


Fig.5. Comparison of measured and simulated I_d vs. V_g and G_m , G_{m2} , G_{m3} characteristics

(V_d : 1, 6, 7, 8 V; V_g : 0 to 6.5V, Step: 0.1V; V_s : 0V)

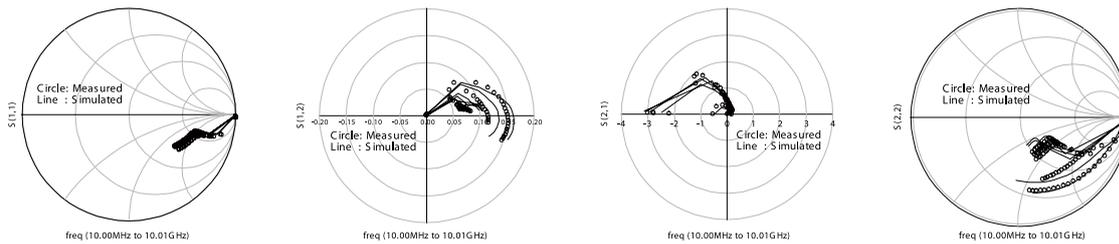


Fig.6. Comparison of measured and simulated S-parameters

(Freq: 10MHz-10.01GHz, V_g : 2-7V, Step: 1V; V_d : 1-6V, Step: 1V; V_s : 0V)

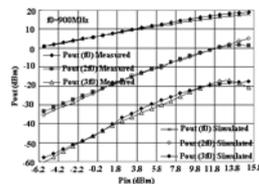


Fig.7. Measured and simulated fundamental, 2nd and 3rd harmonics power characteristics

4. Conclusions

A new large-signal model suited for RF-LDMOSFET on high resistivity SOI has been developed and compiled into commercial nonlinear simulators with Verilog-A(AMS) language. The proposed channel current model has continuous higher order derivatives and the capability of expressing transconductance rolloff in a continuous manner to accurately simulate nonlinear characteristics. It also can describe the reward characteristics of a RF-LDMOSFET after using a symmetrical approach. Combine with an improved charge-control model, the new model predicts the fundamental and high order harmonic power of this device very well.

基于ICCAP的PSP模型参数提取

徐文杰, 刘军, 孙玲玲

杭州电子科技大学微电子CAD所

Agilent & HDU 微电子测试与建模联合中心

摘要: 本文利用参数提取软件ICCAP和ADS仿真器, 对先进紧凑型模型PSP进行了参数提取, 并获得较好的提取结果。参数提取时可利用随机优化法获得参数初值并确定适当的参数取值范围, 然后利用最小二乘法优化法进一步使参数落到正确的参数值上, 保证仿真结果和测试结果有很好的吻合结果。

关键词: PSP模型; 参数提取; 优化; Agilent ICAP; ADS;

1. 引言

随着集成电路技术的发展, 芯片集成度越来越高, 电路设计越来越复杂, 业界对电路设计提出的要求也越来越高, 这使得ICCAD在设计中的重要性也与日俱增。而ICCAD的有用性很大程度上依赖于器件模型, 一个设计的有效性依赖于设计环境能精确预测电路性能的能力, 而精确的器件模型是进行精确仿真的必要前提和保证, 它是联系工艺线与电路设计的纽带。因此, 精确的器件模型对于正确的电路设计和精确表征实际电路的性能至关重要。

目前, 紧凑型模型主要分为阈值电压、反型层电荷和表面势模型, 其中阈值电压模型如BISM3/4使用广泛, 但随着设计要求的提高, 其模型参数不断增多, 没有改变模型的分段特性, 业界普遍认为该类模型不适用于亚100nm和射频电路设计要求^[1], 有被反型层电荷或表面势模型所取代的趋势。反型层电荷模型能物理地描述中度反型区, 但存在不适于积累区建模等缺点^[2, 3]。表面势模型可在不增加模型复杂度和参数的基础上对器件各个工作区域进行精确的物理描述, 同时能很好地描述很多物理效应^[4], 以PSP模型为代表。

本文我们利用Agilent的模型参数提取软件ICCAP (Integration Circuit Characterization and Analysis Program) 提取PSP的模型参数。通过比较仿真结果和测试结果, 表明PSP模型能准确地表征器件的直流特性, 包括转移特性、输出特性及电流的一阶导数Gm和Gds。

2. PSP模型及其参数提取

2.1 PSP模型

PSP模型是针对数字、模拟和射频设计而开发的, 它综合了Philips的MOS Model 11和宾夕法尼亚州立大学的SP模型的优点。PSP模型与现存其它模型相比有很多突出的优点。它可以对包括积累区在内的各个工作区进行建模, 而且电流表达式不分段, 其中考虑了很多物理效应, 例如体散射、速率饱和、量子效应、漏致势垒降低、多晶硅耗尽效应等, 其中无奇点速率饱和模型和对称线性化方法使PSP模型克服了一些其它模型存在的结构上的不足, 保证模型满足Gummel对称、电流及其高阶导数在 $V_{ds}=0$ 处不存在奇点等要求, 正确的模型结构使得PSP能正确进行三阶交调仿真, 而这是正确进行射频仿真的一个前提。

PSP模型的根本其实是由H.C.PAO等学者提出的表面势方程^[4,5]和J.R.Brews提出片电荷模型, 表面势方程如下:

$$(V_{GB} - V_{FB} - \psi_s)^2 = \gamma^2 \phi_T \{ \exp(-u) + u - 1 + (n_b/p_b) k_n [\exp(u) - u - 1 - \chi(u)] \} \quad (1)$$

其中, 体因子 $\gamma = \sqrt{2q\epsilon_{si} N_{SUB} / C_{OX}}$, C_{OX} 为单位面积氧化物电容, ϕ_T 为热势, n_b 和 p_b 为体内电子和空穴浓度, V_{FB} 为平带电压。源端、漏端和中点表面势分别为 ψ_{ss} 、 ψ_{sd} 、 ψ_m , 整个模型就是以这三个表面势为基础的。

核心电流方程采用的是J.R.Brews提出的片电荷模型^[6]:

$$I_{DS} = W\mu \left(q_i \frac{d\psi_s}{dy} - \phi_T \frac{dq_i}{dy} \right) \quad (2)$$

该电流方程表达式简单，而且覆盖整个工作范围，并且在整个工作范围内连续。其中，在对电流进行建模时考虑了很多的物理效应。PSP模型中电流拓扑结构如图1所示，其中为主要的源漏电流，是整个电流模型的核心，Igs、Igd和Igb分别为栅到源、漏和衬底的电流，Igis1和Igid1分别是栅诱源电流和栅诱漏电流，Iimpacte为雪崩电流。

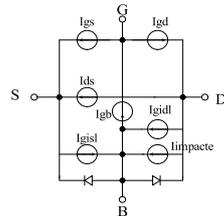


图1. PSP中的电流拓扑结构

2.2 PSP模型直流参数提取

参数提取时模型仿真是通过ICCAP调用ADS仿真器实现，PSP模型文件与其他模型文件相比有一定的特殊之处，1) PSP模型文件较多，其中包含了多个模型，用户可以根据需要来选择模型，但是核心模型是同一个。2) PSP模型还自带了一些include文件，主要是变量和函数定义，在仿真时需将这些文件放到ADS的include目录里面，否则仿真不能进行。

测试数据是通过ICCAP控制Agilent的4156半导体参数分析仪获得的，其中还用了 CASCADE的微波探针台，由于实验室条件限制，有关温度的参数尚未提取。

因此为了更快地找到初值，参数提取时先用随机优化法，使模型参数调整到适当的初值，然后根据参数值及其对仿真曲线的灵敏度确定取值范围，取值范围可以在参数提取过程中作适当改变。确定好初值和取值范围后我们采用最小二乘法优化法进行优化，以使仿真结果更接近测试结果。除了使用ICCAP自带的优化方法外还可以采用手动的方法进行调节以使曲线得到更好的拟合，在随机优化法未使参数达到适当初值的情况下，手动调节可能会取得较好的效果。

在参数优化时尽量将参数分成多个组分别对不同的测试曲线进行优化。比如参数NEFF、VFB、MUE、BETN和DPHIB等参数首先是通过优化ID-VG来得到初值的，而参数THESAT、ALP、ALP1、ALP2、VP和AX则是通过优化ID-VD来得到初值的。获得初值并确定初值范围后，可多次对其他组参数进行优化以期获得更接近真值得初值及较好的参数取值范围，最后进行全局优化。一般先采用随机优化法，以便找到更接近真值的初值，如果仿真结果和测试结果相差较大则须通过手动调节以使初值落到正确的范围。在进一步确定初值和取值范围后采用最小二乘法进行优化，此时可同时优化多组曲线，这样可以保证参数取到正确值。

3、结果和讨论

通过Agilent 4156半导体参数分析仪，我们测试了器件的输出特性ID-VD和转移特性ID-VG，通过参数提取，实现了仿真结果和测试结果的良好拟合。图2和图3分别为输出特性和输出电导，图4和图5分别为转移特性和跨导。

本文针对目前最先进的MOSFET模型PSP，利用模型参数提取软件ICCAP和ADS仿真器，结合Agilent的半导体参数分析仪4156的测试结果，对该模型进行了参数提取。结果表明我们的参数提取方法能保证转移特性、输出特性及其各自的一阶导数良好的曲线拟合，参数能正确地描述被测器件。

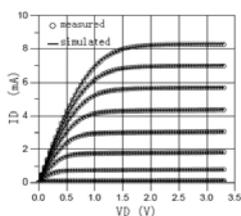


图2. 输出特性ID-VD

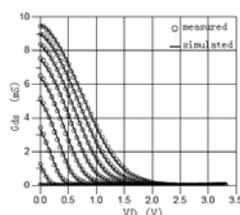


图3. 输出电导Gds

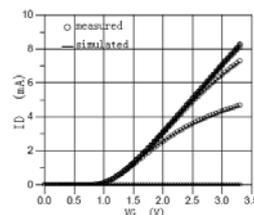


图4. 转移特性ID-VG

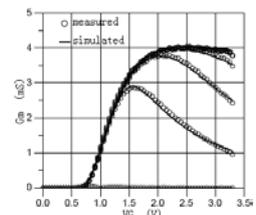


图5. 跨导Gm

统一的GaAs/GaN HEMT/HFET器件大、小信号模型

刘 军 吴颜明 何 佳

杭州电子科技大学微电子CAD所

Agilent & HDU 微电子测试与建模联合中心

摘要: 本文对实验室HDU_HFET模型v1.0进行介绍。提出一种新的、可同时适用于GaAs、GaN基pHEMT/HEMT/HFET器件大、小信号等效电路模型。沟道电流模型方程连续、可导,可精确拟合实际器件正、反向区、截止区,以及亚阈值区特性;且漏导精确,主结构跨导至少可精确拟合至3阶。电荷方程在实现连续、高阶可导、且导数精确的基础上,满足电荷守恒规律。模型综合考虑了器件弱雪崩击穿、冷击穿,以及热效应特性,对器件跨导频率分布效应也作了灵活的考虑。模型以Verilog-A语言描述,并开发为DesignKit形式嵌入ADS2005A中。给出了对一GaAs基pHEMT器件建模结果,从大、小信号测量和仿真对比结果来看,模型已有较好精度,可供实用。

关键词: GaAs/GaN pHEMT/HEMT/HFET; 大,小信号;模型; Verilog-A; ADS2005A

1、引言

在化合物半导体器件模型开发上,功率HEMT器件模型的开发始终为业界和学术界公认的难题。从HEMT/HFET器件建模一般需求来看:1) 从全区域建模角度,一个global的HEMT器件模型不仅要能够精确表征器件饱和区特性,还需考虑反向区、截止区、亚域值区、临近击穿、甚至击穿区特性。2) 从模型功能完整性来讲,对于一个或者一种HEMT器件,完整的模型应该能同时精确实现其大信号、小信号。3) 为实现器件大小信号、基波功率特性可仿真和精确仿真的要求,器件沟道电流模型方程和电荷方程必须是连续、可导的;4) 若需精确预见器件高次谐波特性,则沟道电流模型方程在连续、可导基础上,还需实现漏导方程精确、跨导方程至少可精确推导至3/5阶以上;电荷模型需满足栅电荷守恒规律,严格的说,此时电荷模型方程也必须能够精确推导到3阶以上。5) 需综合考虑器件各种物理-电特性以及高频寄生效应,并结合器件物理机理在拓扑结构上予以准确表征,并开发相应的参数提取技术。6) 模型实用化开发。

对化合物基pHEMT/HEMT/HFET器件来讲,器件以下特性又往往成为模型开发的难点,这里以GaAs pHEMT器件为例:1) 自热效应,直流和交流状态下的热效应规律是不同的;2) 跨导和漏电导的频率分布特性,这种频率分布特性在正向区和反向区的随频率变化幅度不同,通常在正向区明显、反向区微弱,且栅压、漏压为0时不出现;3) 跨导频率分布的临界频率点和栅压、漏压相关;4) 小栅压下的漏电流翘曲,这种翘曲效应在部分漏压区域表现为线性、高漏压下和弱雪崩击穿效应相混杂,其表现为非线性;栅压较高时又和热效应相混杂;5) 域值电压和漏压相关;6) 亚域值区沟道电流特性表征困难,而这一区域的拟合能力直接决定模型是否可用于开关仿真;7) 部分器件线性区电流曲线不规则,高栅压下漏电流有崩塌和曲线扭曲现象。

HDU_HFET模型的就是在围绕以上问题的解决过程中开发完成的。

2、已有模型分析

目前,商用的高电子迁移率晶体管(HEMT)经验直流特性模型主要有EEHEMT1、Angelov、Curtice3、Statz等模型,所有模型均未考虑器件在亚域值区和截止区特性。相对而言,由Agilent公司开发的EEHEMT模型[2]能够较好地表征HEMT器件I-V特性,但它的二阶跨导曲线在膝点电压处出现了不连续。主要原因在于它的直流跨导模型不是一个统一的方程,而是一个分段的函数,且在分段函数的连接处没有经过很好的平滑处理。由Angelov-Zirath等人开发的模型^[3,4]采用了漏源对称处理方法,使其具备了一定的反向拟合能力,能够较好的

表征HEMT器件的直流I-V特性。但由于该模型是用tanh函数来构造 I_{ds} ，从而它的一阶跨导曲线在最大跨导处对称^[3]，无法准确表征实际器件饱和区跨导下降特性（如图3所示）。Curtice模型^[5]采用多项式方程形式构造饱和电流 I_{ds0} ，多项式形式的采用使其无法实现对高偏压下I-V特性的精确拟合，模型对高阶跨导的拟合能力不足。由Statz等人开发的用于描述直流特性的模型^[6]方程形式简单，参数少，但它是一个分段函数，高阶导数出现不连续，方程中采用指数项形式来描述线性区 V_{ds} 对 I_{ds} 的影响，无法描述实际器件线性区漏导特性。后续有两篇IEEE文章引起我们的关注：

2004年，由Cabral等人开发的模型^[7]在考虑 V_{gs} 对 I_{ds} 的影响时，吸收了TOM模型^[8]与Statz模型的部分方程形式，在处理 V_{ds} 对 I_{ds} 的影响时，采用Curtice等人提出的 $(1+\lambda V_{ds}) \tanh(\alpha V_{ds})$ 的形式，同时加入了 V_{gs} 对膝点电压的影响，加强了 I_{ds} 对 V_{gs} 的导数（跨导和高阶跨导）拟合能力。但该模型不具备反向拟合能力，无法准确拟合器件线性区输出漏导特性；本文模型的开发即吸收了Cabral沟道电流模型方程主结构的优点，通过对方程结构的改造和扩展，实现了一个可精确拟合器件高阶跨导、以及全区域漏导特性沟道电流模型。

2006年Kallfass等人^[8]提出了一种新的、可在数学形式上即满足栅电荷守恒的HEMT栅-源、栅-漏电容模型，这给实验室模型的开发带来很大的启发。我们借鉴了Kallfass模型守恒式的架构形式，对其主体模型方程进行了大幅度的改进，使得电容方程在满足栅电荷守恒的同时，亦可实现对栅压的高阶导，这是以往模型都不具备的。

若定性的对以上模型进行分析，可以看到若模型可精确拟合器件直流电流特性和小信号S参数特性，则在拟合区域内模型可较好预见器件基波功率特性，从这点来看EEHEMT、Angelov等模型均可胜任，但拟合区域只能在栅压大于阈值电压的饱和区。若需预见器件高次谐波特性，则现有模型均有必要作大的改善。

总体而言，目前见于应用和报道HEMT/HFET模型仍然显得粗糙，一个可同时实现大、小信号特性仿真、以及全电压区域精确拟合的模型依然缺乏。从便于应用和IC设计者对模型要求不断提高的角度来看，有必要开发出更高精度、更强功能和模拟能力的新模型。

3、HDU_HFET模型拓扑结构及模型方程

模型拓扑结构如图1所示，图中 I_{js} 、 I_{jd} 为栅-漏、栅-源结二极管； C_{gs} 、 C_{gdi} 分别为栅-源、栅-漏电容；引入 R_{gd} 、 R_{gs} 与 C_{gdi} 、 C_{gs} 相结合共同表征载流子在沟道渡越时间； I_{ds} 为沟道电流， I_{bk} 为弱雪崩击穿电流； I_{db} 为交流电流，实现对跨导频率分布效应的表征；引入 R_{db} 和 C_{db} 串联结构对 I_{db} 临界频率进行控制；右下方为热子电路模型，用以表征器件热效应下功率耗散； R_g 、 R_d 、 R_s 和 L_g 、 L_d 、 L_s 则分别为源、漏、栅端口引线寄生电阻和电感；若源、漏端金属引线较长、应用频率较高时还需考虑金属趋肤效应。为加强模型对Y12拟合能力，引入 C_{gdx} 组分。

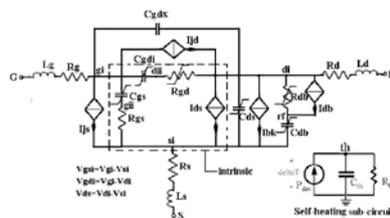


图1. HDU_HFET模型拓扑结构

以下对各组件偏压相关性进行说明：

$I_{ds}=I1(V_{gsi}, V_{ds})$, $I_{db}=I2(V_{ds}, V_{gsi})$, $I_{jd}=I3(V_{gsi}, V_{gdi})$, $I_{js}=I4(V_{gsi})$, $C_{gs}=C(V_{gsi}, V_{ds})$, $C_{gdi}=C(V_{gdi}, V_{ds})$, $R_{gd}=R1(V_{gsi}, V_{ds})$, $I_{bk}=I5(V_{gsi}, V_{ds})$, $R_{db}=R2(V_{gsi}, V_{ds})$, $C_{db}=C2(V_{gsi}, V_{ds})$, $C_{ds}=C3(V_{gsi})$ 。拓扑结构中其余组件和偏压无关， C_{gs} 、 C_{gdi} 在方程结构上满足电荷守恒，即：

$$\frac{\partial C_{gs}(V_{gsi}, V_{gdi})}{\partial V_{gdi}} - \frac{\partial C_{gdi}(V_{gsi}, V_{gdi})}{\partial V_{gsi}} = 0 \quad (1)$$

模型方程目前仍在优化中，在此不再给出，以下仅对模型仿真、拟合能力进行说明。

4、模型在ADS和IC-CAP环境下的实现

模型方程和拓扑结构开发完成之后，我们采用Verilog-A语言进行描述，并基于ADS2005A开发了相应的设计包(DesignKit)，由此实现了模型在ADS以及IC-CAP环境下的协同仿真。图2即在ADS环境下执行设计包安装

后界面, Schematic中, 左侧为模型卡片 (Model card), 中间为模型 (Model), 右侧为模型源代码加载组件, 用于加载基于Verilog-A的模型源代码。

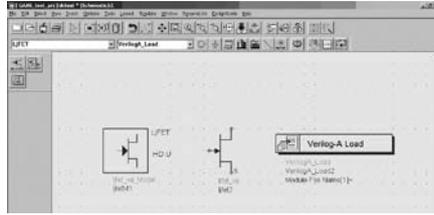


图2. 安装完成的DesignKit

在IC-CAP中调用该模型时, 只需在模型定义项用Load语句将模型源代码载入Circuit定义中即可。

4、模型仿真验证

以下给出实验室针对某工艺线某尺寸大小GaAs pHEMT功率器件部分建模结果。该器件域值电压约为2.1V, 击穿电压约为12V。

4.1 直流仿真特性对比验证

图3、4为 $V_{ds}=-1$ to $7V$, $setp=0.1V$; $V_{gs}=-3$ to $0V$, $step=0.3v$; $V_s=0V$ 条件下晶体管测量和仿真所得 $I_{ds}-V_{ds}$, $G_{ds}-V_{ds}$ 对比结果, 图4结果为 I_{ds} 导数方程计算结果, 可以看到我们的模型不仅能精确拟合器件正向特性、也可以精确表征器件反向电流特性, 且模型漏导亦可精确表征器件反向区特性。

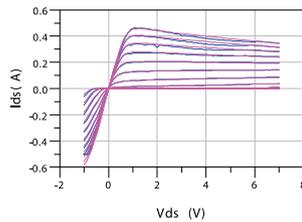


图3. I_{ds} vs. V_{ds}

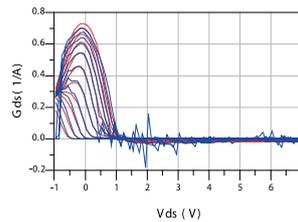


图4. G_{ds} vs. V_{ds}

($V_{ds}=-1$ to $7V$, $setp=0.1V$; $V_{gs}=-3$ to $0V$, $step=0.3v$; $V_s=0V$)

图5、6为 $V_{gs}=-3$ to $0V$, $step=0.1v$; $V_{ds}=-1$ to $7V$, $setp=1V$; $V_s=0V$ 条件下测量和仿真所得 $I_{ds}-V_{gs}$, G_m-V_{gs} 曲线, 从对比结果来看, 模型可对器件饱和区跨导下降特性进行精确表征。为考察模型对器件亚域值区直流特性

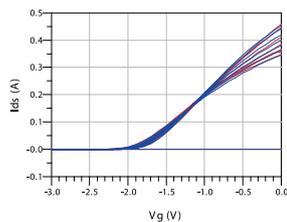


图5. I_{ds} vs. V_{gs}

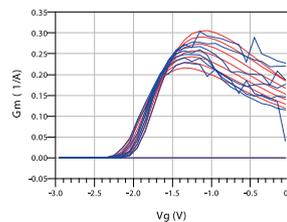


图6. G_m vs. V_g

($V_{gs}=-3$ to $0V$, $step=0.1v$; $V_{ds}=-1$ to $7V$, $setp=1V$; $V_s=0V$)

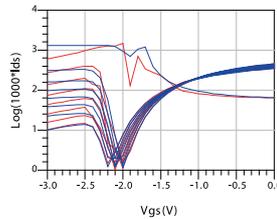


图7. $\text{Log}(1000 \cdot I_{ds})$ vs. V_{gs}

表征能力, 我们对图5进行归一化处理, 并给为Log形式, 即 $\text{Log}(1000 \cdot I_{ds})$, 示于图7中。从图中可以清晰看到, 器件域值电压和 V_{ds} 相关, 变化范围可从约 $-2.0V$ 到 $-2.2V$; 在截止区结二极管起主导作用, 但沟道电流本身并不为零 ($V_{ds}=0$, $V_{gs}=0V$ 除外), 以上特征在如EEHEMT模型中未见表征, 在EEHEMT中, 当栅压小于域值电压

Vt时, 直接将沟道电流处理为0。

4.2 交流小信号特性仿真对比

图8-12分别给出了10MHz-20.01GHz条件下, 各不同偏置条件下测量和仿真所得S参数对比结果, 有较好拟合。图12为Vd=-1v to 7V step=1V; Vg=-3V to 0V, step=0.3V条件下仿真和测量结果, 约2,600个数据点, 误差约为19.5%;

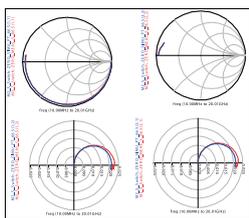


图8. Vd=0V, Vg=0V测量和仿真S参数对比

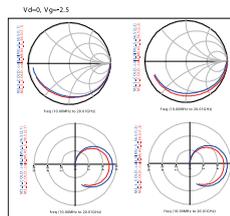


图9. Vd=0V, Vg=-2.5V测量和仿真S参数对比

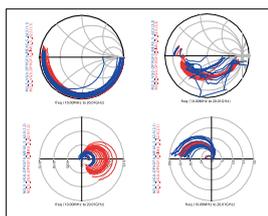


图10. Vg=0V, Vd=-1 to 7V, step=0.5V,测量和仿真S参数对比

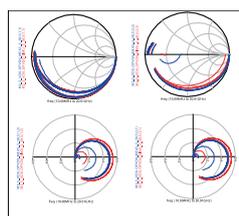


图11. Vd=0V, Vg=-3 to 0V, step=0.3V,测量和仿真S参数对比

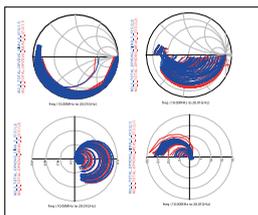


图12. Vd=-1v to 7V step=1V; Vg=-3V to 0V, step=0.3V测量和仿真S参数对比 (误差19.5%)

从测试和仿真对比结果来看, 模型可预见全区域器件小信号特性, 且总体误差也可控制, 模型后续进行进一步的优化可用于实际电路设计。事实上, 若仅考虑饱和区的S参数拟合, 则总体误差可望降至10%以下, 这在化合物器件建模建库中已经是很理想的指标了。

4.3 大信号特性仿真验证

仿真设置: 基频3GHz, HB仿真, order=5阶, Convergence mode=auto, Matrix solver=Krylov, Krylov restart length:custom=500。

功率数据测试系统: Focus Load-pull system; 谐波功率系由Agilent频谱分析仪读取。

微机配置: Win2000系统, 内存1G, CPU奔腾双核, ADS2005A。

源和负载阻抗均为50Ohm, 测取3个不同直流偏压点基频 (3GHz)、二次谐波(6GHz)、三次谐波 (9GHz) 功率数据, 偏压点 (Vd,Vg) 分别为 (3,-1), (4,-1.5), (6,-0.5)。

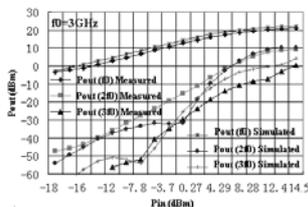


图13. Vd=3V,Vg=-1V测试和仿真所得功率特性对比

仿真消耗时间: 2.84s

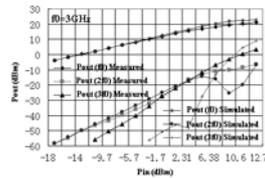


图14. $V_d=4V, V_g=-1.5V$ 测试和仿真所得功率特性对比。仿真消耗时间: 2.6s

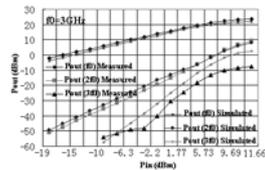


图15. $V_d=6V, V_g=-0.5V$ 测试和仿真所得功率特性对比。仿真消耗时间: 4.92s

从对比结果来看, 该模型可准确预见以上偏压、负载条件下器件基波和高次谐波特性, 且仿真时间均在秒量级, 完全可以满足实际电路设计需要。

5、问题讨论和总结

从基波功率来看, 模型已经可以准确的预见, 这主要受益于直流和交流电流模型的精度控制较好。谐波特性更多的和电荷方程的可导性、拟合程度相关, 问题是, 交流特性尤其是C-V特性的提取和拟合难度也是HEMT建模中最困难的, 器件真实性能在功率条件下是如何变化的尚不明了, 且器件特性本身在不断的测试中性能也会产生明显的变化, 这给模型参数提取的定标带来困难。

以上数据是一个器件的建模结果, 后续仍需更多不同型号管子进行验证、并结合电路设计结果才能更客观的对模型精度进行评价。然总体而言, 综合考虑测试过程中的误差等因素, 从当前的模型结果来看, 模型仿真能力和精度已经优于如EEHEMT、Angelov等模型, 可实用。

参考文献:

- [1] Y.C.Chen, D.L.Ingram, H.C.Yen, R.Lai, and D.C.Streit, "A New Empirical I-V Model for HEMT Devices," IEEE Microwave and Guided Wave Letters, Vol.8,No.10,Oct 1998.
- [2] Nonlinear Devices Model Library of the Document of Agilent ADS2005 [参见Agilent公司软件产品ADS2005使用手册内非线性器件模型库中EEHEMT1模型说明]
- [3] I.Angelov, H.Zirath, N.Rorsmann, "A New empirical Nonlinear Model for HEMT and MESFET Devices," IEEE MTT Vol.40, No.12, Dec 1992.
- [4] I.Angelov, L.Bengtsson,M.Garcia, "Extensions of the Chalmers Nonlinear HEMT and MESFET Model," IEEE MTT Vol.44,No.10, Oct 1996.
- [5] W. R. Curtice and M. Ettenberg, "A nonlinear GaAsFET model for use in the design of output circuits for power amplifiers," IEEE Trans of Microwave Theory Tech, vol. MTT-33, pp. 1383-1394, Dec. 1985.
- [6] H. Statz, P. Newman, I. Smith, R. Pucel and H. Haus. "GaAs FET device and circuit simulation in SPICE," IEEE Trans, on Electron Devices, vol. ED-34, pp. 160-169, Feb. 1987.
- [7] P.M.Cabral, J.C.Pedro, N.B.Carvalho. "Nonlinear Device Model of Microwave Power GaN HEMTs for High Power-Amplifier Design," IEEE Trans of Microwave Theory Tech, vol.52, No.10, Nov 2004.
- [8] R. B. Hallgren and P. H. Litzenberg, "TOM3 Capacitance Model: Linking Large- and Small-Signal MESFET Models in SPICE," IEEE Trans. Microwave Theory and Techniques, vol. 47, 1999, pp. 556-561.

不同栅指耗尽型GaAs PHEMT 寄生电阻参数值的提取

徐静波 张海英 尹军舰 刘亮 李潇
中国科学院微电子研究所

摘要: 本文介绍了利用IC-CAP软件EEHEMT1模型提取了单指和四指耗尽型GaAs PHEMT的寄生电阻参数。提参结果,多指PHEMT的源、漏、栅寄生电阻均小于单指PHEMT,表明多指PHEMT结构有利于降低寄生电阻。

关键词: GaAs PHEMT、寄生电阻、IC-CAP、参数提取

1、前言

GaAs PHEMT具有优越的高频、高速、低噪声等性能,已被广泛地应用在微波毫米波电路和高速数字电路中。PHEMT的寄生电阻是最重要的小信号模型参数,也是最难准确提取的参数之一,因此,准确提取寄生电阻是非常重要的技术。

EEHEMT1是Agilent公司开发的IC-CAP软件中一款专门用于提取HEMT器件参数的模型。我们利用EEHEMT1模型提取了不同栅指GaAs PHEMT寄生电阻的参数值,并分析了栅指结构对器件寄生电阻的影响。

2、寄生电阻提取技术

EEHEMT1模型利用Yang_Long方法进行直流测试,以提取源端寄生电阻 R_s ^[1]。 R_s 既和器件的直流特性有关,又对RF特性有显著的影响。Yang_Long方法测试原理如图1所示。

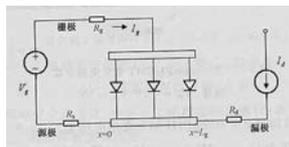


图1. Yang_Long方法测试原理图

Yang_Long方法提取 R_s 的具体步骤如下所示。

首先,通过Preview测试,选择合理的 V_{gs} ,不能使 I_g 过小。

其次,测试 $I_{ds}-V_{ds}$ 曲线,为了保证沟道电阻为常数,漏电压 V_{ds} 一般小于0.25V,以保证选取的两个漏电流 I_1 、 I_2 在线性区范围内,且漏电流约为栅电流 I_g 50~100倍。

然后,将栅看作分布二极管,通过测试、拟合栅二极管的 $I_{gs}-V_g$ 曲线,计算 ΔV_g 。

最后,由 ΔV_g 、 I_1 、 I_2 计算 R_s 。

提取源端寄生电阻 R_s 后,利用栅极正向偏置cold_FET S参数法^[2],提取寄生电阻 R_d 和 R_g 。为了简化器件的线性等效电路,栅漏和栅源均为正偏($V_{ds}=0V$, $V_{gs}>0V$),此时器件的跨导近似为零,有源器件呈现无源阻性网络。cold_FET方法不仅可以分别提取出 R_d 、 R_g 和 R_{ch} ,而且可以提取寄生电感 L_g 、 L_s 和 L_d ,寄生pad电容 C_{pg} 、 C_{pd} 和 C_{pdg} 。cold_FET方法测试原理如图2所示。

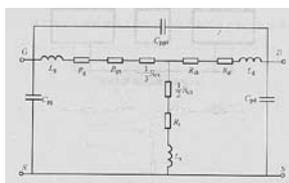


图2. cold_FET等效电路模型

cold_FET方法需要经过一系列矩阵运算，其中，Z参数的表达式如下所示。

$$Z_{11} = R_s + R_g + \frac{R_c}{3} + \frac{nkT}{3qI_g} + j\omega(L_s + L_g)$$

$$Z_{12} = Z_{21} = R_s + \frac{R_c}{2} + j\omega L_s$$

$$Z_{22} = R_s + R_d + R_c + j\omega(L_s + L_d)$$

从上述表达式可以看出，Z参数的虚部随频率的增加而增加，而Z参数的实部与频率无关，因此，寄生电阻的参数值与频率无关。

$$R_{11} = R_s + R_g + \frac{R_c}{3}$$

$$R_{12} = R_{21} = R_s + \frac{R_c}{2}$$

$$R_{22} = R_s + R_d + R_c$$

代入已提取的 R_s ，即可求得寄生电阻 R_d 和 R_g 。

3、寄生电阻提取结果

利用IC-CAP软件的EEHEMT1模型和HP 8510网络分析仪，提取了单指和四指耗尽型GaAs PHEMT器件的寄生电阻参数值。耗尽型GaAs PHEMT利用中国科学院微电子研究所的化合物半导体工艺线制备。Yang_Long方法和cold_FET S参数方法提取寄生电阻的设置如图3所示；Yang_Long方法的栅二极管 V_g 、 I_g 曲线如图4所示。

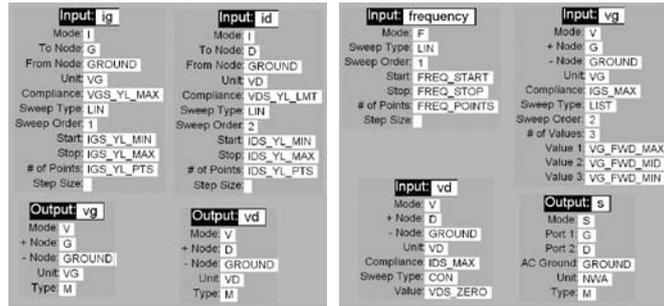


图3. Yang_Long方法(左)和cold_FET S参数方法(右)

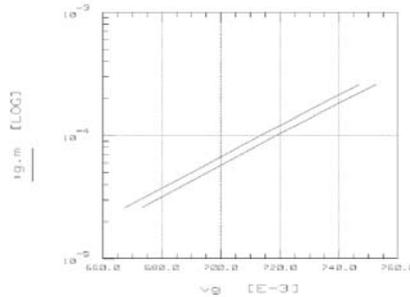


图4. Yang_Long方法的栅二极管 V_g 、 I_g 曲线

Yang_Long方法中，单指和四指耗尽型GaAs PHEMT的栅二极管理想因子和反向饱和电流分别为1.525、1.296和696.9fA、301.7fA。理想因子是反映二极管性能优劣的重要指标，对比数据发现，四指耗尽型GaAs PHEMT的栅二极管比单指的栅二极管性能优越，反向饱和电流更低。

提取的单指和四指耗尽型GaAs PHEMT的寄生电阻参数值如表1所示

	R_s (Ω)	R_d (Ω)	R_g (Ω)
单指 PHEMT	13.43	11.24	4.88
四指 PHEMT	1.90	2.42	3.13

表1 单指和四指耗尽型GaAs PHEMT的寄生电阻参数值

从表1可以看出,四指耗尽型GaAs PHEMT的源、漏、栅寄生电阻均比单指PHEMT小,尤其是 R_d 、 R_g 明显降低。多指PHEMT结构起到了电阻并联的作用,从而大大降低了源、漏寄生电阻。

4、结论

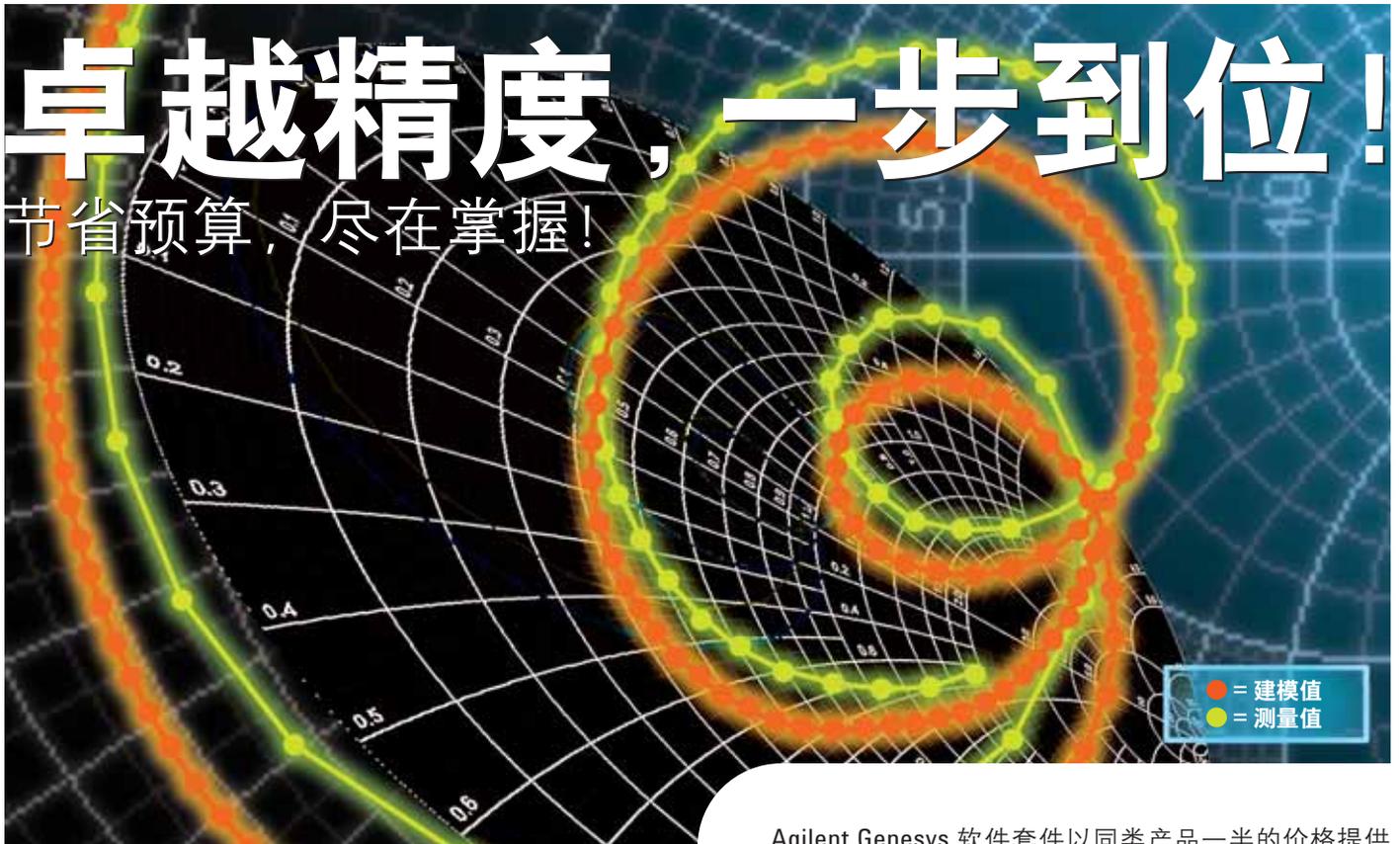
本文介绍了利用IC-CAP软件的EEHEMT1模型提取寄生电阻的原理,并提取了单指和四指耗尽型GaAs PHEMT的寄生电阻参数。对比提参结果,多指PHEMT的寄生源、漏、栅寄生电阻均小于单指PHEMT,表明多指栅结构有利于降低寄生电阻。

参考文献

- [1] Long Yang and Stephen I. Long, "New Method to Measure the Source and Drain Resistance of the GaAs MESFET", IEEE Electron Device Letters, Vol. EDL-7, No. 2, February 1986.
- [2] Gilles Dambrine, Alain Cappy, Frederic Heliodore, and Edouard Playez, "A New Method for Determining the FET Small-Signal Equivalent Circuit", IEEE Transactions on Microwave Theory and Techniques, Vol. 36, No. 7, July 1988.

卓越精度，一步到位！

节省预算，尽在掌握！



被测件的 Momentum GX EM 仿真，这只是 Genesys 新功能的一部分。

四款 Agilent Genesys 套件的价格均低于 10000 美元

- Core 3,995 美元*
- Nonlinear Pro 9,995 美元*
- Comms Pro 9,995 美元*
- Designer Pro 9,995 美元*

请与安捷伦客户服务中心联系，
热线电话：800 810 0189

下载30天免费试用版：

www.agilent.com.cn/find/genesys-firstpass

Agilent Genesys 软件套件以同类产品一半的价格提供紧凑的 EDA 环境，帮助您打造特定的射频和微波物理设计。每个套件都经过精心定制，仅包括您所需要的应用软件。它与 Momentum GX—安捷伦新集成的精度平面 EM 仿真软件连用，使您可以在实际制造之前即可对设计进行测试。

现在就试试看！从 www.agilent.com.cn/find/genesys-firstpass 下载 30 天免费试用版，或与安捷伦科技公司联系，找到适合您的 Genesys 套件。功能全面的微波设计环境起价仅 3,995 美元*，保证您的设计一次成功！



Agilent Technologies
安捷伦科技有限公司

安捷伦科技有限公司总部

地址：北京市朝阳区望京北路3号
电话：800-810-0189
(010) 64397888
传真：(010) 64390278
邮编：100102

上海分公司

地址：上海市西藏中路268号
来福士广场办公楼七层
电话：(021) 23017688
传真：(021) 63403000
邮编：200001

广州分公司

地址：广州市天河北路233号
中信广场66层07-08室
电话：(020) 86685500
传真：(020) 86695074
邮编：510613

成都分公司

地址：成都市下南大街6号
天府绿洲大厦0908-0912室
电话：(028) 86165500
传真：(028) 86165501
邮编：610012

深圳分公司

地址：深圳市南山区高新区南区
科技南一路黎明网络大厦
3楼东区
电话：(0755) 82465500
传真：(0755) 82460880
邮编：518008

西安办事处

地址：西安市高新区科技路33号
高新国际商务中心
数码大厦23层01-02号
电话：(029) 88337030
传真：(029) 88337039
邮编：710075

安捷伦科技香港有限公司

地址：香港太古城英皇道1111号
太古城中心1座24楼
电话：(852) 31977777
传真：(852) 25069256



Agilent Technologies

安捷伦科技有限公司