

1.5-6GHz 增益和噪声系数稳定的两级超宽带 CMOS 低噪声放大器设计与性能模拟

何小威, 李晋文, 张民选

(国防科技大学计算机学院并行与分布式处理重点实验室, 湖南长沙 410073)

摘要: 针对 UWB 应用设计实现了一个 1.5-6GHz 的两级 CMOS 低噪声放大器(LNA). 通过引入共栅(CG)和共源(CS)结构以获得宽范围内的输入匹配, 采用电流镜和峰化电感进行电流复用, 所提出的 LNA 实现了非常平坦化的功率增益和噪声系数(NF). 经标准 0.18 μ m CMOS 工艺实现后, 版图后模拟结果表明在 1.5-5GHz 频率范围内功率增益(S21)为 11.45 \pm 0.05dB, 在 2-6GHz 频率范围内噪声系数(NF)为 5.15 \pm 0.05dB, 输入损耗(S11)小于 -18dB. 在 5GHz 时, 模拟得到的三阶交调点(IIP3)为 -7dBm, 1dB 压缩点为 -5dBm. 在 1.8V 电源电压下, LNA 消耗 6mA 的电流, 版图实现面积仅为 0.62mm².

关键词: 超宽带; 低噪声放大器; 噪声系数; 宽带; CMOS

中图分类号: TN402 **文献标识码:** A **文章编号:** 0372-2112 (2010) 07-1668-05

Design and Performance Simulation of a 1.5-6 GHz Two-Stage UWB CMOS LNA with Extra Flat Gain and NF

HE Xiao-wei, LI Jin-wen, ZHANG Min-xuan

(Parallel and Distributed Processing Laboratory, School of Computer Science,
National University of Defense Technology, Changsha, Hunan 410073, China)

Abstract: A two-stage 1.5 - 6GHz CMOS Low Noise Amplifier(LNA) for Ultra-Wide-Band(UWB) applications is presented. By introducing common-gate(CG) and common-source(CS) stages to obtain broad-band input matching and current mirror to reuse current through a peaking inductor, the proposed LNA has achieved extra flat power gain and Noise Figure(NF). This LNA has been implemented by a 0.18 μ m standard CMOS process. Post simulation results have indicated that the power gain(S21) achieves 11.45 \pm 0.05dB over the wide frequency band of 1.5-5GHz, and NF maintains 5.15 \pm 0.05dB from 2GHz to 6GHz with input return loss(S11) < -18dB in the entire band. The simulated input-referred third-order intercept point(IIP3) at 5GHz is -7dBm, while the 1dB compression point is -5dBm. It draws 6mA from 1.8 V supply and occupies an area of only 0.62mm².

Key words: ultra-wide-band(UWB); low noise amplifier(LNA); noise figure(NF); broad-band; CMOS

1 引言

近年来, 使用未许可频段 3.1 - 10.6GHz 的超宽带(Ultra-Wide-Band, UWB)技术越来越流行, 尤其是在无线通信研究领域. 这是因为它具有高数据速率、多路衰减鲁棒性以及低功耗等特点^[1,2]. 尽管 IEEE UWB 标准(IEEE 802.15.3a)还没有定义完全, 但是宽带低噪声放大器(Low Noise Amplifier, LNA)对无线终端来讲是至关重要的, 不管接收器是何种结构. 这种放大器必须满足一些苛刻的要求, 比如为降低回波损耗需要有宽带的输入阻抗匹配, 为了抑制混频器的噪声需要具备足够的增益, 为增强接收器的灵敏度需要具有低的噪声系数(Noise Figure, NF), 还要具备低功耗特点以延长电池使

用寿命和小的芯片面积来降低成本^[2]. 由于现代 CMOS 工艺具有低成本、高集成度的优点, 甚至在截止频率和电感品质因素 Q 方面也具有良好的性能, 所以本文的 LNA 非常适宜采用 CMOS 工艺来实现. 文献[1~4]报道了许多宽带 CMOS LNA 的设计. 其中, 文献[3,4]重点关注噪声消除技术, 实现了具有极好线性度和低噪声系数的 LNA, 而文献[1]则通过采用电流复用技术来降低 LNA 的功耗. 这些设计指标固然重要, 然而大多数文献却忽略了增益和噪声系数的平坦性能或者说在很大程度上没有满足这一性能要求. 为保证 LNA 的性能和稳定特性, 增益和 NF 应当在工作频率内保持稳定, 否则会恶化 LNA 的性能. 而且, 增益如果波动过大的话很可能会使后级的混频器过载.

收稿日期: 2008-12-10; 修回日期: 2010-03-10

基金项目: 国家自然科学基金(No. 60873212); 国家 863 高技术研究发展计划(No. 2009AA01Z124)

本文提出了一种 UWB CMOS LNA,可应用于 UWB 的下半频段,例如 MB-OFDM (3.1-4.9GHz), DS-UWB (3.1-4.7GHz),以及 U-NII 频段(5.0-6.0GHz)。经 0.18μm CMOS 工艺实现后,本文的 UWB LNA 在 1.5-5GHz 频率范围内实现了高度平坦化的增益(11.4-11.5dB)、NF (5.1-5.3dB)以及低于-18dB 的输入回波损耗(S11)。

2 电路设计

所提出的 UWB LNA 电路由两级拓扑结构组成,如图 1 所示。第一级是一个共栅(CG)结构,由晶体管 M1、源极电感 L_S 和负载电阻 R_L 构成。宽范围的输入匹配就是由这个 CG 级来完成的。第二级是一个共源(CS)结构,它通过一个峰化电感 L_D 与 M3 和 M4 组成的电流镜级联。电流镜代替传统的共栅管是为了避免电压-电流转化,从而改善 LNA 的线性度。虚线内所示的是偏置电路,负责给晶体管 M1 提供合适的栅电压 V_{G1} 。同理,晶体管 M3 和 M4 的栅电压 V_{G2} 也由同样的偏置电路提供(图 1 中未画出)。

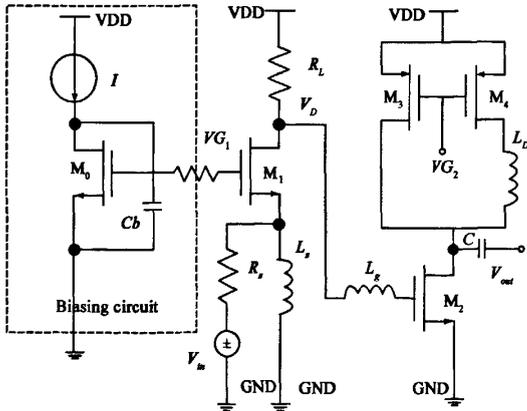


图1 所提出的UWB LNA电路

2.1 输入阻抗匹配

忽略电感 L_S 的寄生电阻和 CS 级的负载效应, LNA 的输入阻抗可以简化为

$$Z_{in} = \frac{1}{g_{m1} + sC_{gs1} + 1/sL_S} = \frac{sL_S}{1 + (g_{m1} + sC_{gs1})sL_S} \tag{1}$$

其中, g_{m1} 和 C_{gs1} 分别为晶体管 M1 的跨导和栅源电容。等式(1)说明在频率较低时,输入阻抗几乎为零,但随着频率的增加使 $g_{m1} \gg \omega C_{gs1}$ 时,输入阻抗就变得接近 $1/g_{m1}$ 。因此,在输入阻抗虚部比较小的条件下使 $1/g_{m1} \approx R_L$ 就能实现良好的输入匹配。电感 L_S 的值决定了输入匹配的范围大小,如图 2 所示。根据所得的模拟结果,为了在低频时也能实现较好的匹配性能, L_S 的值应该比 10nH 要大。这里为了兼顾输入匹配性能和版图面积开销,我们取 14nH。

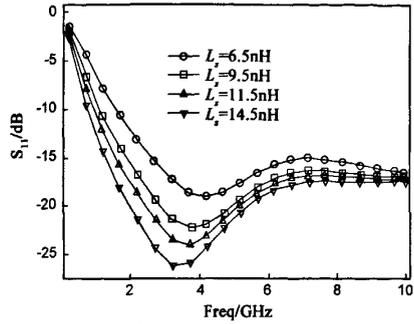


图2 不同 L_S 下 LNA S_{11} 的模拟结果

2.2 增益分析

第一级 CG 级不仅提供了宽范围的输入匹配,而且还具有窄带增益响应特性。负载电阻 R_L 的取值必须慎重考虑,因为它决定了 CG 级的增益和后级 CS 级的栅偏置电压。这里,我们选取 R_L 为 275 欧姆,使得 CG 级的增益在低频时不至于过低,同时晶体管 M2 的栅偏置电压不至于过大以避免晶体管工作进入线性区域。由于要使晶体管 M1 和 M2 都工作在饱和区, V_{G1} 可取值为 750mV。这样 CG 级消耗 3.3mA 的电流同时为 CS 级的栅级提供约 800mV 的电压。CG 级的等效小信号电路如图 3 所示。

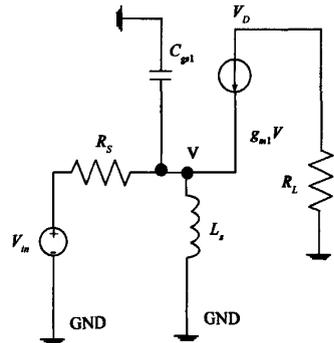


图3 CG级等效小信号电路

忽略晶体管 M1 的输出阻抗 r_{o1} 和漏端电容,根据基尔霍夫定律和欧姆定律可得

$$\frac{V_{in} - V}{R_S} = V_S C_{gs1} + \frac{V}{sL_S} + g_{m1} V \tag{2}$$

$$g_{m1} V = V_D / R_L \tag{3}$$

其中, C_{gs1} 是晶体管 M1 的栅源电容。由此可得出 CG 级的电压增益如下:

$$\frac{V_D}{V_{in}} = \frac{g_{m1} R_L}{1 + g_{m1} R_S + sR_S C_{gs1} + R_S / sL_S} \tag{4}$$

第二级是一个简单的 CS 级串联一个峰化电感 L_D 和电流镜,它使 LNA 在高频时具有足够高的增益。这里,在很宽的频率范围内具有平坦的增益对 UWB LNA 的设计来说是至关重要的。晶体管 M2 的作用是完成电压-电流转换,电流在负载处再转换成电压。放大器的

这种容性负载阻抗会使工作频率的增加变得困难.为补偿容性负载的影响,使用峰化电感 L_D 作为 LNA 的负载.在较高的频率处,峰化电感 L_D 和输出总的寄生电容产生谐振.这种结构省略了传统的共栅晶体管,但是 LNA 的反向隔离性能依然很好.一般来说,CS 晶体管主要决定噪声系数,而 CG 晶体管主要决定线性性能^[5].电流镜的引入就是为了避免电压-电流转换以实现良好的线性度而不损失其它的性能.然而,由于没有使用隔直流电容,LNA 在放大 RF 小信号的同时也会放大直流信号.为了降低功耗,我们采用了电流复用技术.即在电流镜和晶体管 M2 之间加入一个峰化电感 L_D ,如图 1 所示.这样流出晶体管 M4 的电流通过电感 L_D 又给晶体管 M2 提供偏置电流.因此 LNA 的总功耗与常见的共源共栅放大器相当.

通常来说,LNA 负载电感的品质因子 Q 应该尽可能地高以实现高增益、窄带宽特性.然而,本设计中 L_D 的品质因子 Q 应设计得较小(例如 $Q=3$)以获得尽可能平坦的增益.换言之,我们通过减小电感 L_D 的内半径可以在很大程度上节约版图面积,同时使得高频时电感设计的复杂性大大降低.

根据以上的计算方法,CS 级的电压增益可以按照下式简单地计算出来.

$$\frac{V_{out}}{V_D} = \frac{g_{m2}}{1/sL_D + s(C + C_{d2})} \quad (5)$$

结合等式(4)、(5)并把级间电感 L_g 考虑在内,那么本文的两级 LNA 的传输函数可表示如下:

$$\frac{V_{out}}{V_{in}} = \frac{g_{m1} g_{m2} R_L}{(1 + g_{m1} R_S + sR_S C_{gs1} + R_S/sL_S)} \times \frac{1}{(1/sL_D + s(C + C_{d2}))(s^2 L_g C_{gs2} + 1)} \quad (6)$$

其中, C_{d2} 是晶体管 M2 的漏端电容. CG 级放大器的增益在较低的频率处达到峰值,而 CS 级放大器的增益却在较高的频率处达到最大值.所以,通过结合 CS 和 CG 两级放大器来互相补偿增益的滚降效应就能实现平坦化的增益,等式(6)也说明了这一点.

级间电感 L_g 的引入是为了和晶体管 M2 的栅源电

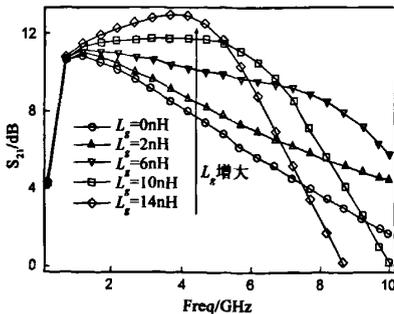


图4 不同 L_g 下 LNA 的 S_{21}

容在一定频率范围内发生谐振,进一步扩大 LNA 的平坦增益带宽.图 4 给出了不同 L_g 值时所得的 LNA 的 S_{21} .由图可知在 2-6GHz 频率范围内,随着电感值 L_g 的增加,LNA 的增益也相应地增加,但带宽却明显地减小了.显然,可以找到一个优化的 L_g 值(约 10nH)来使得 LNA 的增益最大程度地平坦化并且具有较大的带宽,同时输入回波损耗 S_{11} 在 1-10GHz 范围内远小于 -10dB,基本上独立于 L_g .

2.3 噪声分析

当输入阻抗匹配到 50 欧姆时,CG 级放大器的噪声因子可以表示为

$$F = 1 + \frac{\gamma}{\alpha} + \frac{4R_S}{R_L} \quad (7)$$

其中 $\alpha = g_m/g_{d0}$,在深亚微米 MOSFET 中其值远小于 1.假设 γ/α 保守取值为 1.5,为了使放大器的噪声系数 NF 小于 5dB,根据 $NF = 10 * \log F$ 则 R_L 的值必须大于 300 欧姆.在 0.18 μ m 工艺下这么大的负载电阻会使得带宽很难满足 UWB 的应用,因为 LNA 还需要驱动后级的混频器.而且,其它噪声源如栅极诱导噪声将使 NF 变得更差,降低了 LNA 的整体敏感性.因此,单独的 CG 级 LNA 并不适合应用于工作在完全频段范围内的 UWB 接收器,需要级联 CS 级放大器来保证 LNA 在整个频率范围(3.1~10.6GHz)都能工作并且具备可接受的性能^[4].虽然本文所提出的 LNA 在 CS 级放大器中使用了电流镜,但最小噪声因子依然和通常的 CS 结构的放大器一致.通过优化电路参数、忽略电感的寄生电阻效应,本文 UWB LNA 的总噪声因子可以近似表示为

$$F = 1 + \frac{\gamma}{\alpha} + \frac{4R_S}{R_L} + 2.4 \frac{\gamma}{\alpha} \frac{\omega}{\omega_T} \quad (8)$$

给定 $\gamma/\alpha = 1.5$,针对 0.18 μ m 下的 MOSFET,假定 $\omega_T = 2\pi * 80$ GHz,电阻的取值分别为 $R_S = 50\Omega$, $R_L = 275\Omega$.当频率从 1GHz 增加到 8GHz 时,也就是说 ω/ω_T 从 0.0125 变化到 0.1,根据等式(8)计算所得的 NF 为 5.15-5.55dB,第 3 部分模拟结果的图 6 很好地说明了这一点.

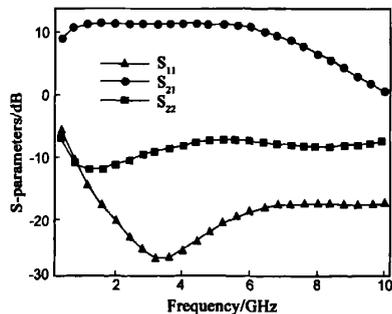


图5 0.4-10GHz范围内LNA的S参数

3 模拟结果

本文提出的 LNA 采用 $0.18\mu\text{m}$ CMOS 工艺实现.图 5 表明,版图后模拟所得的功率增益在 $1.5 \sim 5\text{GHz}$ 范围内为 $11.4 \sim 11.5\text{dB}$,波动仅为 0.1dB .输入匹配 S_{11} 在 $1.5 \sim 10\text{GHz}$ 范围内小于 -18dB ,在 3.2GHz 处达到最小值 -27dB .输出匹配 S_{22} 在整个频带内小于 -7.5dB .为便于进行比较,图 6 同时给出了 LNA 的 NF 和最小噪声系数 NF_{min} .可知在 $2.5 \sim 6\text{GHz}$ 范围内,噪声系数 NF 几乎保持为恒定的 5.1dB ;而在相同的频率范围内, NF_{min} 的值为 $4.2 \sim 4.4\text{dB}$.NF 的值似乎有些偏高,这是由于大电感的寄生电阻相当可观,同时在平坦化性能、良好的线性度与功耗之间进行了权衡的缘故.在 $6 \sim 10\text{GHz}$,NF 从 5.1dB 仅增加到 6.6dB .然而,在频率小于 1GHz 的低频段,NF 和 NF_{min} 急速增加,这是由于低频时闪烁噪声占据了主导地位.两个幅度相同、频率分别为 5.1GHz

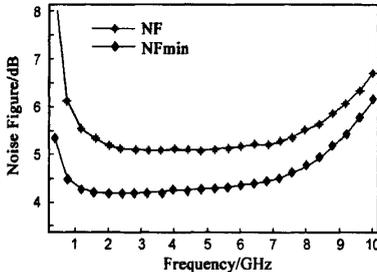


图6 0.4-10GHz范围内LNA的NF和NFmin

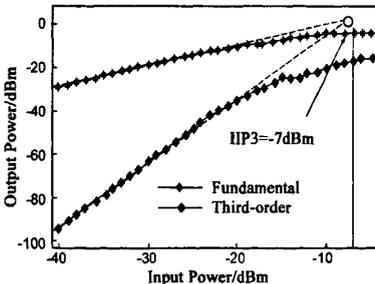


图7 5GHz时LNA的IIP3

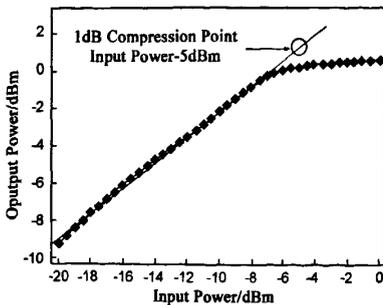


图8 5GHz时LNA的1dB压缩点

和 4.9GHz 的信号加在 LNA 的输入端进行了三阶交调失真模拟.在 5GHz 时,图 7 和图 8 分别给出了三阶交调点(IIP3)为 -7dBm 和 1dB 压缩点为 -5dBm .

LNA 的版图如图 9,所占面积为 $730\mu\text{m} \times 850\mu\text{m} = 0.62\text{mm}^2$.在版图设计时,三个螺旋电感均采用 $2.17\mu\text{m}$ 厚的顶层金属实现以减小线圈电阻,晶体管采用了较短的叉指结构以减小栅多晶电阻,互连信号走线不宜过长以避免信号衰减,采用两倍阻值的电阻并联方式实现多晶负载电阻以减小工艺偏差带来的影响.

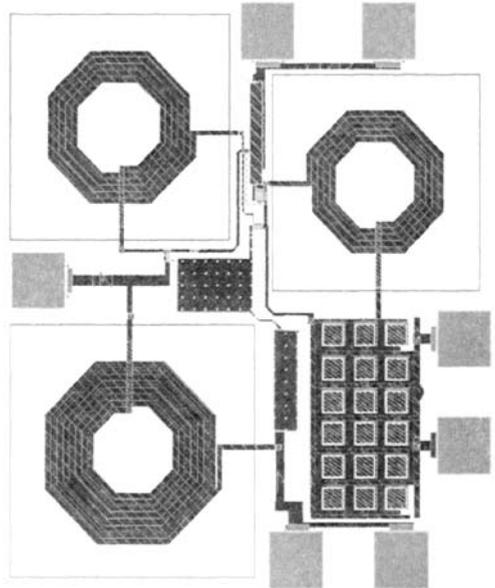


图9 UWB LNA版图

本文对放大器的稳定性因子 K 也进行了模拟,如图 10 所示.在感兴趣的频率范围内 K 的值远大于 1,可见 LNA 是无条件稳定的.

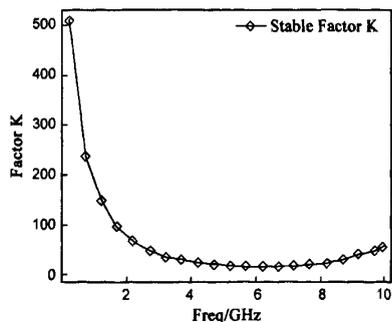


图10 LNA的稳定性因子K

表 1 对本文的 LNA 进行了性能总结,同时和先前发表的 CMOS 宽带 LNA 进行了比较.由表可见,本文实现的 LNA 功率增益和 NF 比其它的 LNA 更加平坦化,其它性能也可以和别的 LNA 相比拟.

表 1 各种 UWB LNA 的比较

Ref.	Tech(μm)	Gain(dB)	Freq(GHz)	S11(dB)	NF(dB)	IIP3(dBm)	Area(mm^2)	Power(mW)
[1]	0.18	9.5*	3.1-10.6	< -8.6	5-5.6	-13	0.98	9.4
[4]	0.18	9.7*	1.2-11.9	< -11	4.5-5.1	-6.2	0.59	20
[6]	0.18	10	2.7-9.1	< -10	3.8-6.9	N/A	N/A	7
[7]	0.09	11.5*	2.9-10.9	< -14	5.42*	-2.1	0.45	10.5
[8]	0.13	14*	3-10	< -10	1.3-3.5	N/A	N/A	4
[9]	0.13	10.5	0.2-6.2	< -10	2.62-2.85	-2.7	N/A	1.9
This work	0.18	11.4-11.5	0.5-6	< -18	5.1-5.2	-7	0.62	10.8

* : average, + : max, N/A: not available.

4 结论

本文采用 0.18 μm CMOS 工艺实现了一个超宽带 CMOS 低噪声放大器(LNA). 通过结合 CG 和 CS 放大器的各自特点, 并利用电流镜和峰化电感进行电流复用, 本文实现的 LNA 在很宽的频率范围内达到了良好的增益和 NF 平坦化性能. 模拟的功率增益在 1.5-5GHz 频率范围内为 11.45 \pm 0.05dB, 而噪声系数(NF)在 2-6GHz 频率段从 5.1dB 仅变化到 5.2dB, 同时输入匹配 S11 在 -18dB 以下. 5GHz 时, 模拟所得的三阶交调点和 1dB 压缩点分别为 -7dBm 和 -5dBm. LNA 在 1.8V 的电压下消耗的功耗为 10.8mW, 版图实现面积仅为 0.62 mm^2 . 这些性能可以和其它已发表的宽带 CMOS LNA 相比拟.

参考文献:

- [1] H L Kao, K C Chang. Very low-power CMOS LNA for UWB wireless receivers using current-reused topology[J]. IEEE Solid-State Electronics, 2008, 52(1): 86-90.
- [2] Ke-Hou Chen, Jian-Hao Lu, Bo-Jiun Chen, Shen-Iuan Liu. An ultra-wide-band 0.4-10GHz LNA in 0.18 μm CMOS[J]. IEEE Transactions on Circuits and Systems—II: Express Briefs, 2007, 54(3): 217-221.
- [3] Wei-Hung Chen, Gang Liu, Boos Zdravko, Ali M Niknejad. A highly linear broadband CMOS LNA employing noise and distortion cancellation[J]. IEEE Journal of Solid-State Circuits, 2008, 43(5): 1164-1176.
- [4] Chih-Fan Liao, Shen-Iuan Liu. A broadband noise-canceling CMOS LNA for 3.1-10.6GHz UWB receivers[J]. IEEE Journal of Solid-State Circuits, 2007, 42(2): 329-339.
- [5] PENG Feng-xiong, CHEN Di-ping, et al. Design of a new GPS front-end CMOS low noise amplifier[J]. Chinese Journal of Electron Devices, 2008, 31(4): 1177-1179.
- [6] Yueh-Hua Yu, Yi-Jan Emery Chen, Deukhyoun Heo. A 0.6V low power UWB CMOS LNA[J]. IEEE Microwave and Wireless Components Letters, 2007, 17(3): 229-231.

- [7] Francesco Barale, Domenico Zito. UWB 3.1-10.6 GHz CMOS LNA [A]. Ph. D. Research in Microelectronics and Electronics[C]. France, 2007. 45-48.
- [8] LIU Meng-meng, ZHANG Sheng, et al. An optimization design methodolog for CMOS UWB LNA[J]. Acta Electronica Sinica, 2009, 37(5): 1082-1086(in Chinese).
- [9] Ahmed Amer, Emad Hegazi, Hani Ragai. A low-power wide-band CMOS LNA for WiMAX[J]. IEEE Transactions on Circuits and Systems—II: Express Briefs, 2007, 54(1): 4-8.

作者简介:



何小威 男, 1980年8月生于湖北宣城, 国防科技大学计算机学院博士生, 主要从事模拟和射频集成电路的设计与研究。
E-mail: xw_he1980@nudt.edu.cn



李晋文 男, 1975年5月生于新疆库尔勒, 国防科技大学计算机学院副研究员、博士, 主要研究方向为微电子与微处理器设计, 集成电路互连以及射频电路设计。



张民选 男, 1954年3月生于湖南邵阳, 国防科技大学计算机学院教授、博士生导师, 中国计算机学会理事, 主要研究方向为高性能计算机系统结构、微处理器设计及 ASIC 技术等。