

負載拉移(Load-Pull)原理於設計射頻功率放大器之應用

CIC 涂志和

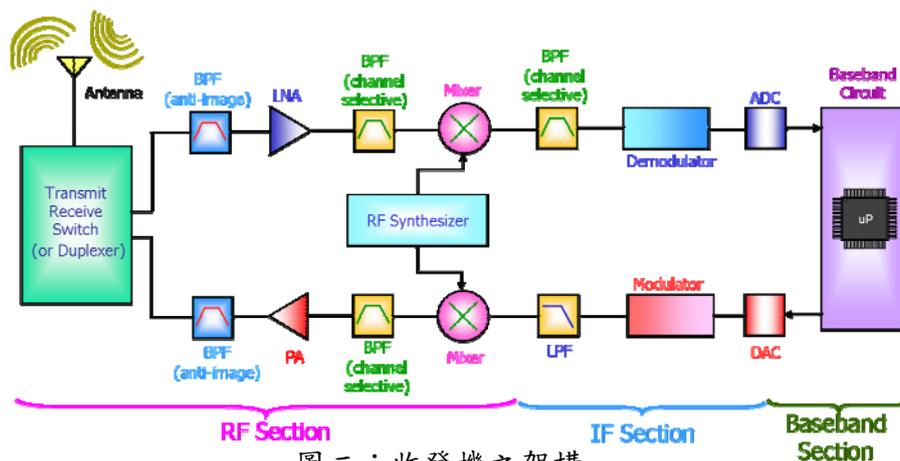
一、前言：

近年來由於微波通訊技術的進步，及通訊頻寬與移動性越來越高的需求，使得無線區域網路(Wireless LAN)在人類日常生活之重要性大幅提昇，進而帶動產學界紛紛投入此系統電路技術及產品之研發。圖一為近年來所發展之無線區域網路技術：

Standard	Bluetooth	802.11b	802.11a	802.11g	Hiperlan/2
Freq. Band	2.4 GHz	2.4 GHz	5 GHz	2.4 GHz	5 GHz
Technical	FHSS	DSSS	OFDM	OFDM	OFDM
Bit Rate	1 Mbps	11 Mbps	54 Mbps	54 Mbps	54 Mbps
Modulation	GFSK	BPSK QPSK	BPSK QPSK 16QAM 64QAM	BPSK QPSK 16QAM 64QAM	BPSK QPSK 16QAM 64QAM

圖一：近年來所發展之無線區域網路技術

其中，尤以IEEE所制定的802.11a、g、HiperLAN通訊系統最受矚目，均採用OFDM(Orthogonal Frequency Division Multiplexing；正交分頻多工)的技術OFDM是一種數位展頻調變技術，已成為新的無線通訊應用中最熱門之傳輸調變選擇，使用OFDM技術可增加寬頻、降低雜訊、提高保密性與解決多路徑衰弱等通訊障礙，OFDM技術可使設備在有動態和靜態多路干擾的情況下，仍保持穩定可靠的性能，因而它在當今無線通訊領域中處於核心地位。而該技術當前的應用範圍還包括了地面數位電視廣播、及行動電話網路等。其傳統電路架構主要為圖二之收發機：



圖二：收發機之架構

此外，由於OFDM的調變方式為BPSK、QPSK、16QAM及64QAM，對於線性度要求較高，且調變訊號經過功率放大器產生的諧波將造成非線性失真，嚴重影響功率輸出，繼而決定了通訊距離的長短；又功率放大器之電源功率消耗幾乎佔整個收發機之三分之一，故其效率往往是決定電池的續航力的重要因素；且大訊號操作時之阻抗變化及熱效應之影響，導致製程廠目前所提供的Nonlinear Models之精確度已不符使用，均使得射頻積體化功率放大器之設計困難度大幅提高。因此我們藉由負載拉移(Load-Pull)原理來改善增益壓縮點，進而降低諧波的非線性失真，模擬功率放大器的最大

輸出功率負載點，繼而實現高功率轉換效率、高輸出功率、高線性射頻功率放大器之設計，且利用負載拉移量測系統(Load-Pull Measurement System)來進行驗證，並建立相關之功率元件庫(Power-cell Libraries)以達到電路模組化之研究發展目標。

二、內容：

2-1. 射頻功率放大器之設計規格及考量

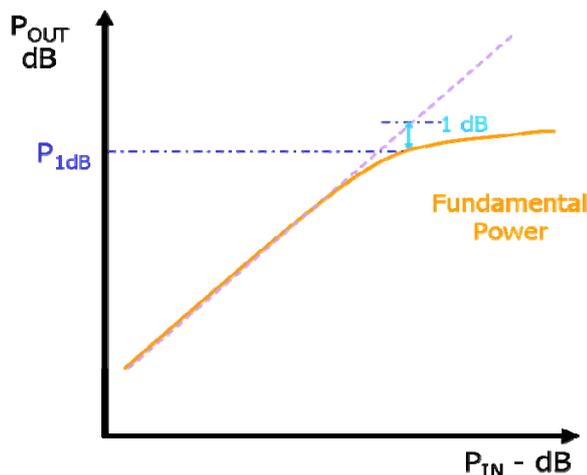
(1) 頻率範圍(Frequency Range)：放大器之工作頻段，需大於實際應用範圍。

(2) 功率增益(Power Gain)：輸出功率與輸入功率之比值。

$$G = 10 \log_{10} \frac{P_{Out}}{P_{In}}$$

(3) 1dB增益壓縮點之輸出功率(Power Out at 1dB Compression Point ; P_{1dB})：

當放大器在非常低的輸入功率時，功率增益為常數，放大器工作在線性區。當輸入功率增加時，受到電晶體非線性特性影響，放大器功率增益被壓縮，限制了最大輸出功率。在此區域，有線性失真、諧波和交互調變(Inter-Modulation)失真現象發生。如圖三功率放大器的輸入與輸出功率關係所示：



圖三：微波放大器之1dB
增益壓縮點和動態範圍

通常以輸出增益(G_{out})比線性增益小1dB的位置來定義放大器工作範圍的上限，這也就是1dB輸出功率壓縮點(P_{1dB})。則 P_{1dB} 點所對應的輸出功率值表示式為：

$$P_{1dB} (dBm) - P_{In} (dBm) = G_{Out} (dB) - 1$$

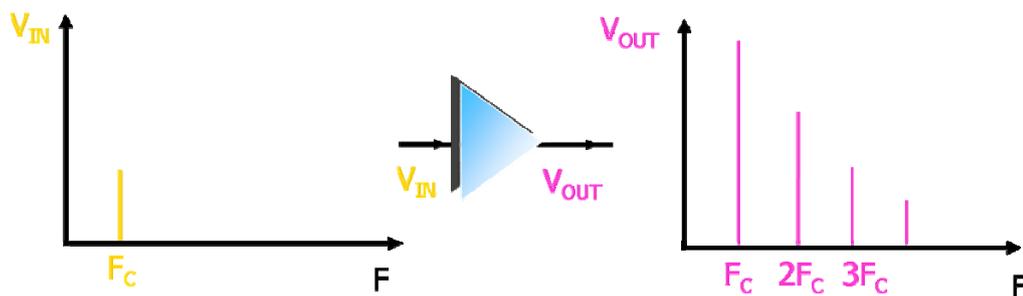
(4) 功率附加效率(Power Added Efficiency ; PAE)：輸出功率減掉輸入功率再除以直流消耗功率。

$$\eta_{PAE} = \frac{P_{Out} - P_{In}}{P_{DC}}$$

因為在輸入功率轉換成輸出功率中的轉換過程，必定會有功率損耗的情形發生；且效率與線性度(Linearity)往往都是互相抵觸的，故在設計放大器電路時必須視系統規格要求而做適當之取捨。

(5) 失真(Distortion)：訊號失真的原因主要來自於主動元件非線性所引起。其失真主要為：

(a)諧波失真(Harmonic Distortion)：當功率放大器輸入單一頻率信號時，在輸出端除了放大原訊號外，連原訊號的各次諧波亦放大了，如圖四所示；因此極可能干擾到其它頻帶，故在通訊系統中均有明確的規範訊號的諧波衰減量。

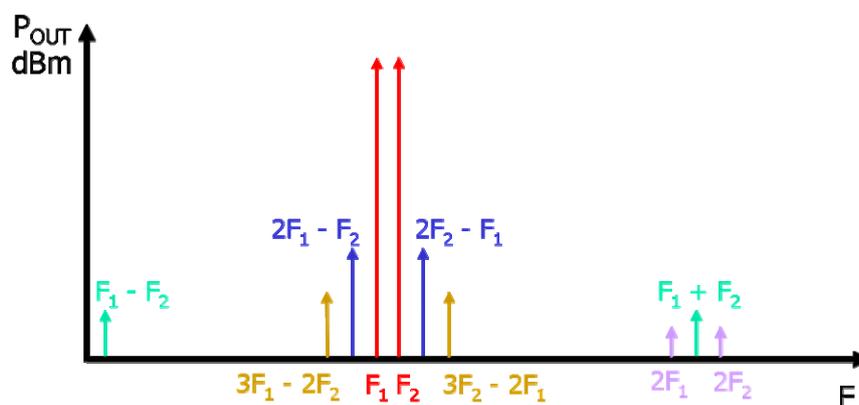


圖四：諧波失真(Harmonic Distortion)

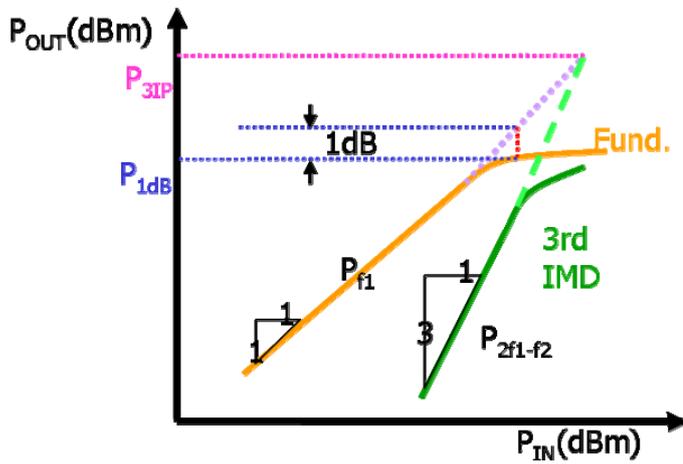
(b)AM to PM Conversion：當輸入功率較大時，輸入-輸出功率特性接近飽和狀態時，功率增益就會下降，且電晶體之輸入電容、回饋電容、及電導也都為電壓、電流的函數，所以放大器輸出相位會隨輸出功率準位而改變，則原本的AM調變會轉而影響PM調變之變化。

(c)互調失真(Inter Modulation Distortion; IMD)：當放大器輸入端輸入兩個不同頻率分別為 $f_c + f_m$ 、 $f_c - f_m$ 的訊號時($f_c \gg f_m$)，則在放大器的輸出端除了輸入訊號的各次諧波(諧波失真)外，還會出現因輸入信號頻率間的和差(交互調變)所產生的互調失真訊號。其對系統產生的傷害主要都集中在載波頻率 f_c 附近之三次、五次等奇數階次的互調失真訊號為主。且互調失真信號因與載波頻率 f_c 太過接近，故難以利用濾波器將它消除，且又極易干擾相鄰的頻率。而通常電路都是以三階互調失真來判斷其線性度，由圖五中可以看出三階互調失真訊號 $2f_1 - f_2$ 、 $2f_2 - f_1$ 極為接近主頻率 f_1 與 f_2 ，無法以濾波器加以濾除。圖五中 f_1 、 $2f_1 - f_2$ 的輸出功率分別為圖六所定義之 P_{f_1} 、 $P_{2f_1 - f_2}$ ，此時IMD3為：

$$\Delta = P_{f_1} - P_{2f_1 - f_2}$$



圖五：2-Tone信號頻譜

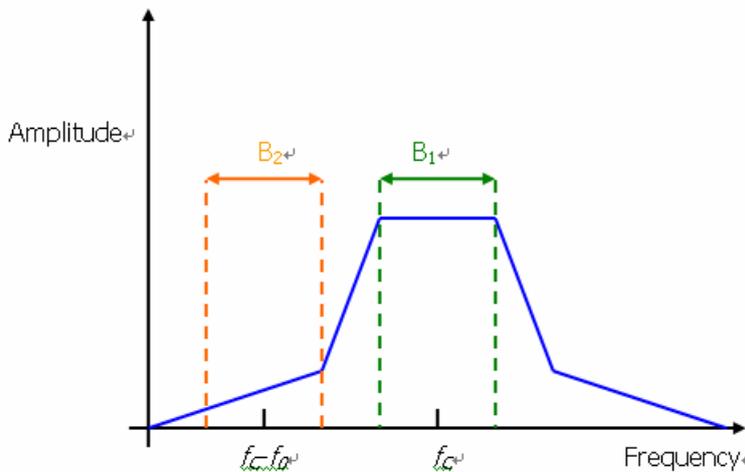


圖六：IP3

則三階截斷點(3rd-order Intercept Point ; IP3)可由圖五及圖六中可以看出為基頻訊號功率和三階互調失真訊號功率的虛擬延長線的交點。故 P_{IP3} ，之關係式為：

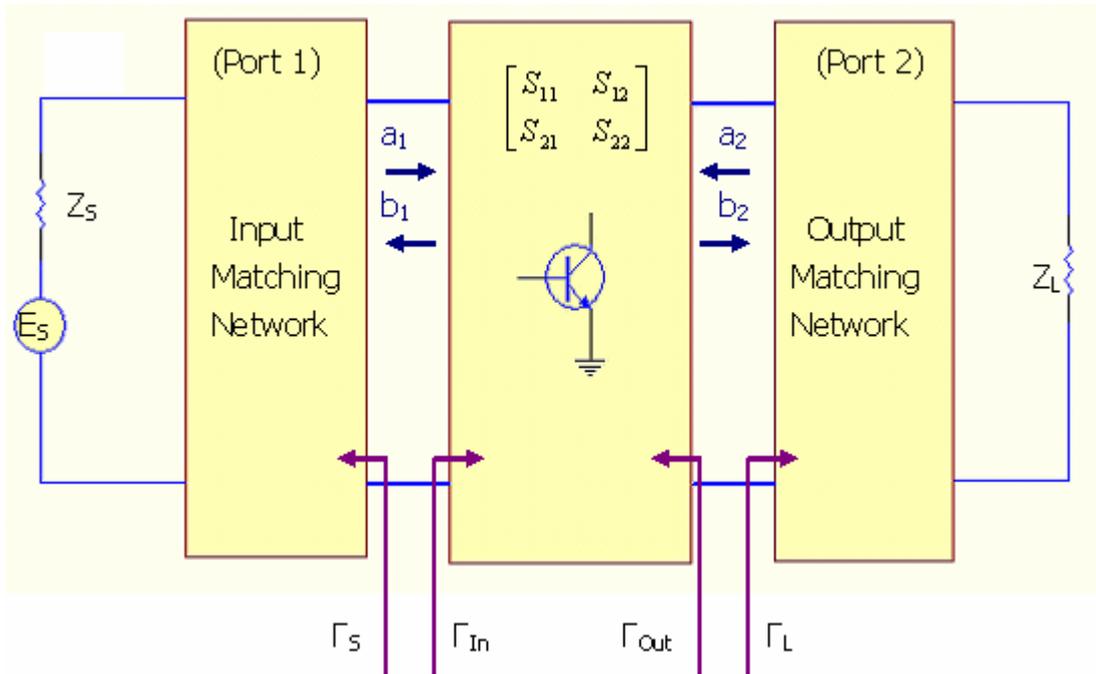
$$P_{IP3}(dBm) \cong P_{f_1}(dBm) + \frac{1}{2} \times \Delta$$

- (6) 鄰近通道功率比(Adjacent Channel Power Ratio ; ACPR)：由於功率放大器之非線性效應影響，當訊號通過功率放大器時會產生頻譜“擴散”現象。其定義為：中心頻率為 f_c 、頻寬為 B_1 中之功率，除以距離中心頻率 f_0 、頻寬為 B_2 中之功率之比值。如圖七所示：



圖七：Adjacent Channel Power Ratio

- (7) 反射係數(Return Loss)：如圖八所示，當電路於輸入端接上一個內阻為 Z_S 之信號源，且於輸出端接上一負載 Z_L ，則形成一雙埠網路， a_1 、 a_2 代表Port 1及Port 2的入射波， b_1 、 b_2 代表Port 1及Port 2的反射波。



圖八：Circuit Two-port network

Γ_L 為負載 Z_L 與標準特性阻抗 Z_0 間所產生的負載反射係數，其定義為：

$$\Gamma_L = \frac{Z_L - Z_0}{Z_L + Z_0}$$

Γ_s 為信號源內阻與 Z_0 間所產生的信號源反射係數，其定義為：

$$\Gamma_s = \frac{Z_s - Z_0}{Z_s + Z_0}$$

則電路的輸入反射係數 Γ_{In} 為：

$$\Gamma_{In} = \frac{b_1}{a_1} = \frac{S_{11}(1 - S_{22}\Gamma_L) + S_{21}S_{12}\Gamma_L}{1 - S_{22}\Gamma_L} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L}$$

而輸出反射係數 Γ_{Out} 為：

$$\Gamma_{Out} = \frac{b_2}{a_2} = S_{22} + \frac{S_{12}S_{21}\Gamma_s}{1 - S_{11}\Gamma_s}$$

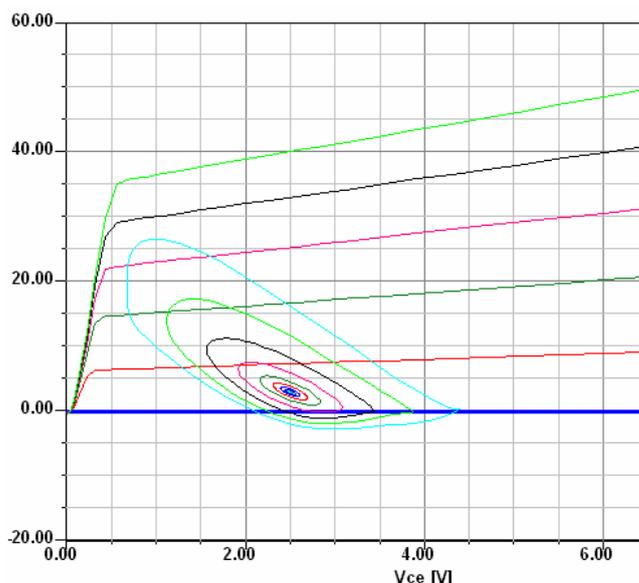
所以一個理想的匹配放大器，必須兼顧其輸入端的阻抗必須與信號源的阻抗成共軛匹配 (conjugate matching) 狀態，輸出端的阻抗必須匹配至最大功率輸出時之最佳負載阻抗。

- (9) 穩定度 (Stability)：在放大電路的設計上，這是一個必須考慮且非常重要的因數。穩定度決定於主動元件的 S 參數、相關的匹配網路特性、以及輸出入雙端的阻抗。在雙埠網路中只要輸入或輸出端所看到的實部阻抗部份呈現負阻時，即 $|\Gamma_{In}| > 1$ 或 $|\Gamma_{Out}| > 1$ ，則電路就可能產生振盪。故在 A 類放大器的設計上欲達到無條件穩定之條件為：

$$\left\{ \begin{array}{l} K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} > 1 \\ |\Delta| = |S_{11}S_{22} - S_{12}S_{21}| < 1 \end{array} \right.$$

2-2. 負載拉移原理 (Load-pull)

RF功率放大器在大訊號工作時，電晶體的最佳負載阻抗會隨著輸入訊號功率的增加而跟著改變。如圖九所示：



圖九：AC load line

因此，我們必須在史密斯圖(Smith chart)上，針對不同的輸入功率準位，每給定一個輸入功率值時繪製出在不同負載阻抗時的等輸出功率曲線(Power contours)，幫助我們找出最大輸出功率時的最佳負載阻抗，這種方法稱之為Load-Pull。

Load-pull模擬平台：

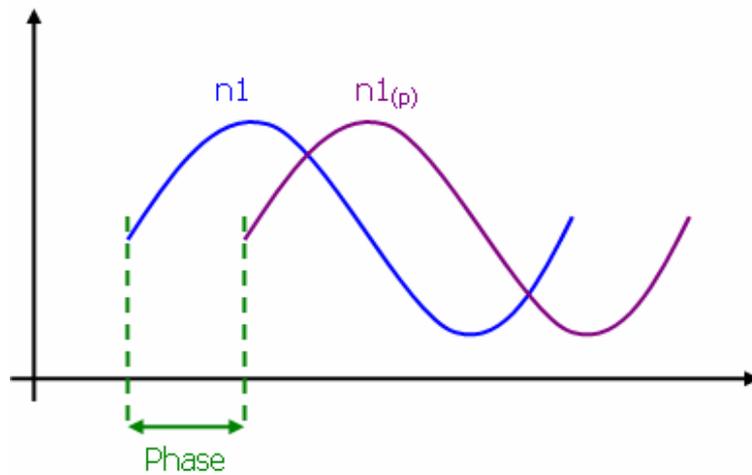
我們可以利用負載拉移(Load-pull)之觀念，藉由高頻電路設計輔助軟體(Agilent ADS or Ansoft Designer)來建構模擬平台。功率放大器之設計最主要目的就是要能得到最大的輸出功率，所以需要有良好的輸出入阻抗匹配網路，輸入阻抗匹配網路的主要目的是要提供夠高的增益，而輸出阻抗匹配網路是要達到所要求的輸出功率。

由於電晶體工作在趨近飽和區與線性區之交界時，其AC load line會隨著輸入訊號的增加而改變，尤其 S_{21} 參數會因輸入訊號的增加而變小，因此轉換功率增益將因電晶體工作在飽和區與線性區之交界而變小。所以，原本電晶體在小訊號狀態下，輸出入端都是設計在共軛匹配的 G_{MAX} 最佳情況下，輸出入訊號成正比關係；一旦電晶體於大訊號操作工作時，對輸出功率之最佳負載阻抗匹配點會變動，所以電晶體就無法得到最大的功率輸出，所以我們需藉由高頻電路輔助軟體，以Load-Pull的原理有規則性的搜尋史密斯圖上的每個區域，找出功率放大器最大功率輸出時之最佳外部負載阻抗 Z_L 點。

此模擬系統包含二個部份，分別為負載阻抗調節及阻抗匹配之參數粹取，其說明如下：

(1)負載阻抗調節：此系統的主要觀念是以極座標表示法，有規則性的以不同大小與相角的方式在史密斯圖(Smith chart)上每一點進行模擬，藉由模擬不同的外部負載 Z_L 所相對應的輸出功率結果，可以得知功率放大器最大輸出功率時，負載阻抗在史密斯圖上之位置，此點即為最佳負載反射係數 Γ_L 。藉由 Γ_L 的值可得知最佳外部阻抗 Z_L ，並作輸出阻抗匹配。此負載阻抗調節系統由兩個元件組成：

(a)相移器(Phase shift)：其功能在於模擬等 Γ 圓週($\Gamma e^{-j2\theta}$)上之 θ 角調整(等同加上一段電子長度為 θ 之傳輸線)，如圖十所示。



圖十：相移器

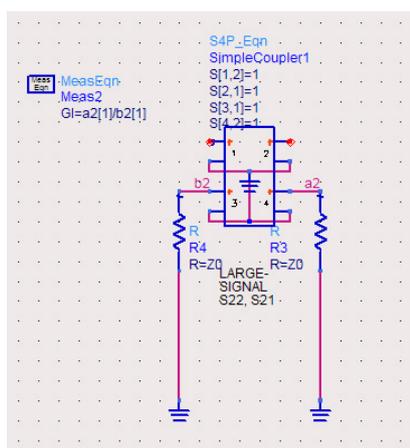
相移器本身內阻視同與系統內阻(通常為 $50\ \Omega$)是一致的，避免造成模擬時阻抗不匹配現象；且此相移器可同時以撰寫方程式方式，搭配一個Harmonic Balance的參數設定模擬器來控制其變化，其方程式如下：

$$Phase = (RF\ Freq - 5.2e9) \times 180^\circ \div 2e6$$

RF Freq：相角變化參數(由Harmonic Balance中設定Sweep range)

式中，當頻率設定在某一特定之頻段與頻寬時，細微之頻率變化量，對*RF Freq*而言，其設定間隔均為一微小值，故藉此值之變化來改變單位角度，且可由此控制相角變化之精準度。

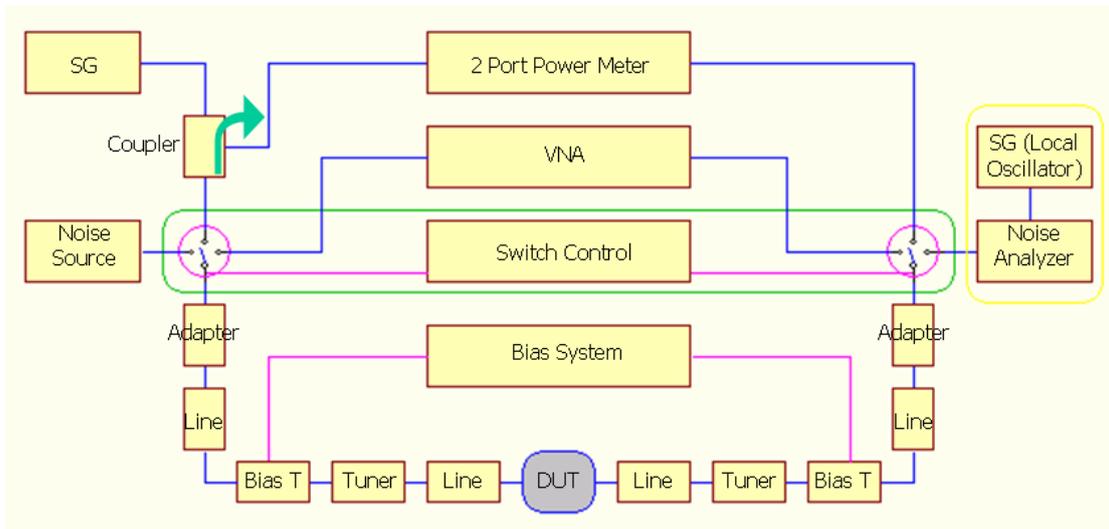
- (b)變壓器(Transformer)：其功能在於模擬最佳負載阻抗點時所對應之 Γ 圓大小，必須搭配一個Parameter sweep模擬器來做n值的控制變化。此外；若已預測出最佳外部負載阻抗可能發生的區域，則可使Transformer之n值只在可能之範圍內進行變化，以節省模擬之時間。
- (2)阻抗匹配之參數粹取：如圖十一所示，擺置於主動元件的輸出端與負載阻抗調節器中間，當負載調節器做任意改變時，可藉由此粹取器讀取S-Parameter之值，並利用 a_2 反射波除以 b_2 入射波來求得負載輸入端之反射係數。



圖十一：阻抗匹配之參數粹取器

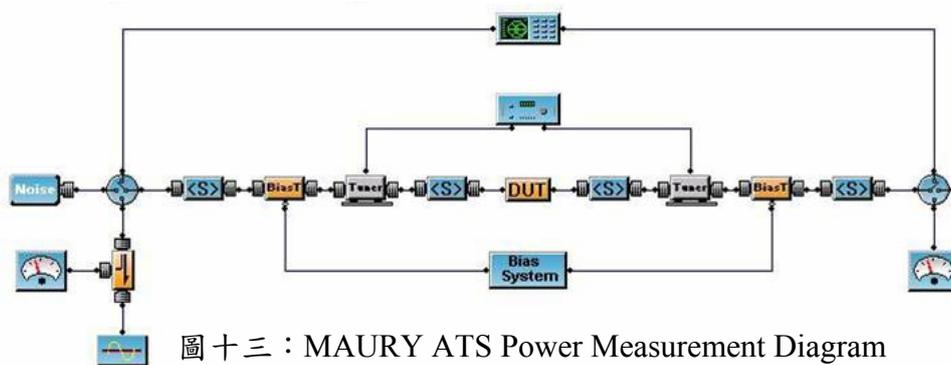
Load-Pull量測系統：

Load-Pull量測系統是驗證功率放大器最精準且最完整的量測平台，如圖十二為其架構示意圖。此量測平台為Tuner System搭配SG、Power Metter、VNA、Bias System等儀器及相關配件而組成，故幾乎可兼具Fundamental所有參數的量測功能，如DC-IV曲線、S-Parameter、Power、Noise、IMD、ACPR等。



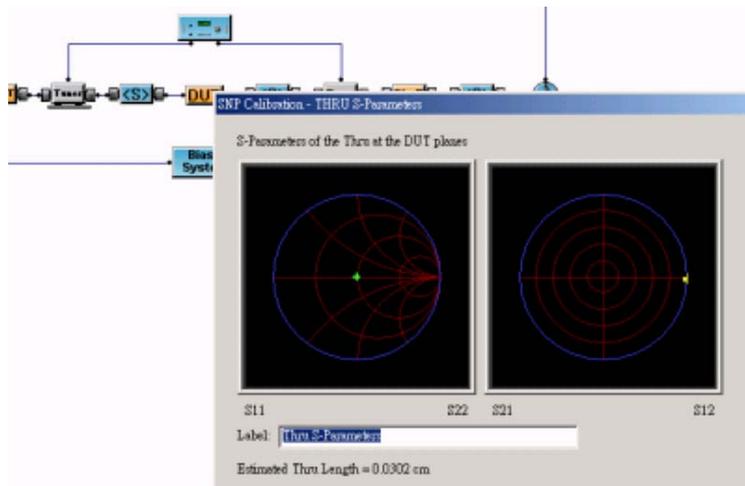
圖十二：Load-Pull SNP System示意圖

如此我們可以藉由改變電路偏壓及調整Tuner所對應之匹配阻抗，繼而觀察輸出功率及效率等之變化；圖十二中，高頻導線（Microwave cables）、接頭（adapters）、輸出入阻抗調諧器（Input tuner、Output tuner）等組件，在系統量測前都必須先量測其S-Parameter，再將其數據載進控制軟體所對應之架構圖中，如圖十三為美國MAURY所生產之ATS(Automated Tuner System)控制軟體介面所顯示之功率參數量測架構圖：



圖十三：MAURY ATS Power Measurement Diagram

完成後再進行整個系統的校準(Calibration)動作，最後必須完成如圖十四的S-Parameter Calibration、圖十五的Power Calibration等才可進行S-Parameter及Power之量測。



圖十四：S-Parameter Calibration

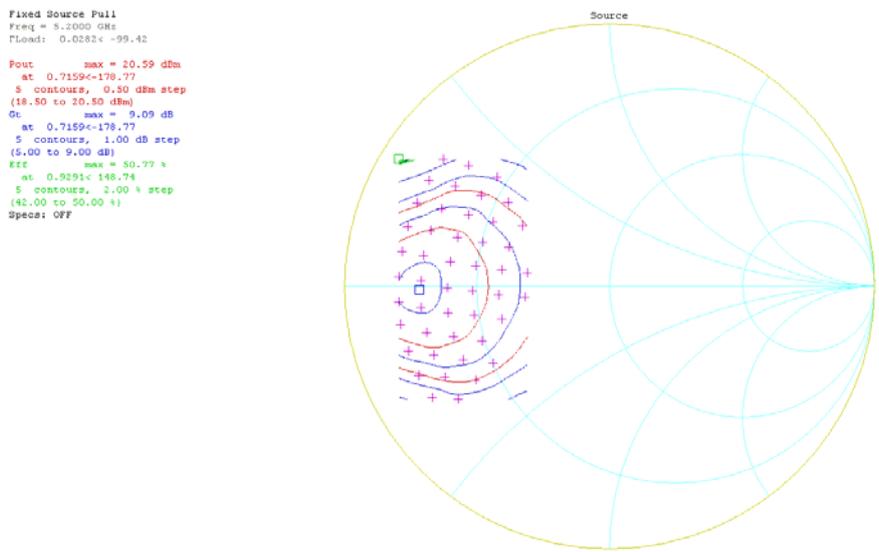
Freq GHz	Tsource mag	P_programmed phase	P_programmed dBm	P_avail dBm
5.200	0.048	-116.00	-15.000	-15.804
			-14.000	-14.770
			-13.000	-13.770
			-12.000	-12.784
			-11.000	-11.796
			-10.000	-10.808
			-9.000	-9.813
			-8.000	-8.818
			-7.000	-7.818
			-6.000	-6.821
			-5.000	-5.826
			-4.000	-4.770
			-3.000	-3.783
			-2.000	-2.796
			-1.000	-1.806
			0.000	-0.816
			1.000	0.179
			2.000	1.177
			3.000	2.174
			4.000	3.171
			5.000	4.166
			6.000	5.169
			7.000	6.178
			8.000	7.173
			9.000	8.168
			10.000	9.166
			11.000	10.166
			12.000	11.165
			13.000	12.163
			14.000	13.163
			15.000	14.161

圖十五：Power Calibration

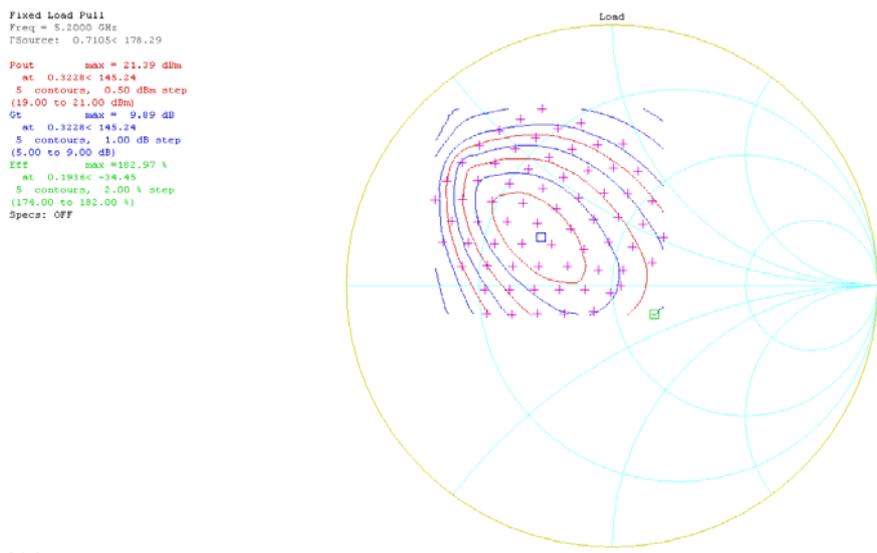
由圖十六可以看出整個系統的loss約0.7dBm左右(此為Switch、Adapter等所造成)。

量測時通常先將輸入端的Tuner固定在某一阻抗(通常為50Ω附近)，然後變動輸出端Tuner的位置以得到最大輸出功率的輸出端負載阻抗，此步驟為Load-Pull Measurement；再將輸出端Tuner固定在此阻抗位置去變動輸入端Tuner以得到最大的功率增益及更高的輸出功率；此步驟為Source-Pull Measurement，並繼續重複Load-Pull Measurement及Source-Pull Measurement的步驟，此來回不停地重複調整，找出最佳輸入與輸出阻抗的位置；所以Load-Pull量測最重要的目的便是找出最佳負載阻抗(Optimum load impedance)使功率元件或電路在最低的輸入功率下有最高的功率輸出。其量測原理即是藉Tuner的調整，我們可以很清楚的由控制運算軟體看到在

Smith Chart上畫出功率等位線(Power Contour)，如圖十六、十七為量測Power-cell之Source-Pull Power Contour及Load-Pull Power Contour，如此我們即可得知其匹配特性阻抗點及其功率值。



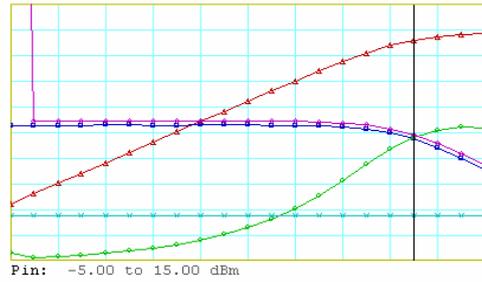
圖十六：Source-pull Power Contour



圖十七：Load-pull Power Contour

此量測方式亦可應用於未做匹配網路之電路或驗證 Miss-match 之電路；接著我們可以進行 Power sweep、Bias sweep vs Power 之量測，如圖十八、十九所示：

Power Sweep
5.2000 GHz
 Δ Pout: 21.55 dBm
 0.00 to 25.00 dBm
 □ Gt: 9.55 dB
 0.00 to 20.00 dB
 ◇ Eff: 48.35 %
 0.00 to 100.00 %
 ◊ Gp: 9.86 dB
 0.00 to 20.00 dB
 × V_out: 3.60 V
 0.00 to 20.00 V
 Marker: Pin = 12.00 dBm



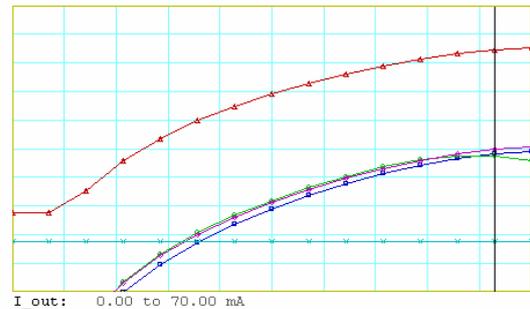
Label:

Power Sweep
5.2000 GHz
 Label:
 ΓSource = 0.7105< 178.29
 ΓLoad = 0.2746< 145.12

Pin dBm	Pout dBm	Gt dB	Eff %	Gp dB	V_out V
-5.00	5.618	10.618	3.537	100.000	3.600
-4.00	6.622	10.622	1.717	10.929	3.601
-3.00	7.619	10.619	2.160	10.926	3.601
-2.00	8.617	10.617	2.715	10.923	3.601
-1.00	9.651	10.651	3.444	10.960	3.601
0.00	10.646	10.646	4.326	10.954	3.600
1.00	11.630	10.630	5.412	10.937	3.601
2.00	12.632	10.632	6.805	10.940	3.601
3.00	13.650	10.650	8.582	10.958	3.600
4.00	14.650	10.650	10.761	10.957	3.601
5.00	15.645	10.645	13.469	10.952	3.601
6.00	16.633	10.633	16.815	10.939	3.601
7.00	17.607	10.607	20.897	10.913	3.600
8.00	18.564	10.564	25.802	10.869	3.601
9.00	19.486	10.486	31.544	10.791	3.600
10.00	20.333	10.333	37.812	10.638	3.601
11.00	21.033	10.033	43.673	10.337	3.601
12.00	21.554	9.554	48.348	9.857	3.601
13.00	21.896	8.896	51.320	9.200	3.600
14.00	22.082	8.082	52.432	8.391	3.601
15.00	22.162	7.162	52.027	7.487	3.601

圖十八：Power sweep

Bias Sweep
5.2000 GHz
 Δ Pout: 21.20 dBm
 0.00 to 25.00 dBm
 □ Gt: 9.70 dB
 0.00 to 20.00 dB
 ◇ Eff: 47.59 %
 0.00 to 100.00 %
 ◊ Gp: 10.01 dB
 0.00 to 20.00 dB
 × V_out: 3.60 V
 0.00 to 20.00 V
 Marker: I_out = 65.00 mA



Label:

Bias Sweep
5.2000 GHz
 Label:
 ΓSource = 0.7105< 178.29
 ΓLoad = 0.2746< 145.12

I_out mA	Pout dBm	Gt dB	Eff %	Gp dB	V_out V
0.00	7.015	-4.485	-6.428	-1.232	3.601
5.00	7.038	-4.462	-25.252	-3.609	3.602
10.00	8.911	-2.589	-10.933	-1.789	3.601
15.00	11.507	0.007	3.963	0.723	3.601
20.00	13.460	1.960	13.634	2.601	3.601
25.00	15.025	3.525	21.065	4.096	3.601
30.00	16.305	4.805	27.105	5.312	3.601
35.00	17.382	5.882	32.222	6.334	3.601
40.00	18.316	6.816	36.743	7.220	3.601
45.00	19.131	7.631	40.673	7.995	3.601
50.00	19.838	8.338	43.992	8.672	3.601
55.00	20.425	8.925	46.380	9.241	3.601
60.00	20.875	9.375	47.647	9.683	3.601
65.00	21.200	9.700	47.593	10.005	3.601
70.00	21.390	9.890	46.338	10.196	3.601

圖十九：Bias sweep vs Power

藉由上述Power-cell之量測結果再進行功率放大器之電路設計，能夠得到更精準之匹配網路，進而實現設計之目標。

三、未來展望：

由上述之內容，我們可以利用負載拉移(Load-Pull)原理來實現射頻功率放大器之設計，且利用負載拉移量測系統(Load-Pull Measurement System)來進行參數規格驗證。

但以目前 CIC 之 Load-Pull Measurement System 在負載拉移範圍上有所限制，故 CIC 目前積極著手建構 Pre-match 方面之量測技術及環境，擴展負載拉移範圍；同時利用此量測平台擴展未做匹配網路之電路量測或驗證 Miss-match 之電路，並期望未來能夠擴充 Noise、IMD、ACPR 等功能之量測及建立完整之 Power-cell Libraries，使後續之設計者能夠在設計電路上更快速且方便的運用，且能夠更精準的實現電路設計之規格。

參考文獻

- [1] Richard van Nee Ramjee Prasad ,”*OFDM for Wireless Multimedia Communications*” ,Artech House, 1993.
- [2] Dixon, B.J.; Pollard, R.D.; Iexekiel, S. “*A discussion of the effects of amplifier back-off on OFDM*“ High Frequency Postgraduate Student Colloquium 1999 , Page(s): 14 -19
- [3] Guillermo Gonzalez, “*Microwave Transistor Amplifiers Analysis and Design*” second edition, Prentice Hall, Upper Saddle River, New Jersey 1984.
- [4] Y. Takayama: “ *A new load-pull characterization method for microwave power transistors*”, NEC Research & Development, No. 50, pp. 23-29(July 1978) also in 1976 IEEE MTT-S Int.Microwave Symp., Digest, Tech. Paper. 218-220(1976)
- [5] Pei-Der Tseng, Liyang Zhang, Guang-Bo Gao, M. Frank Chang: “*A 3-V Monolithic SiGe HBT Power Amplifier for Dual-Mode (CDMA/AMPS) Cellular Handset Applications*”, IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL.35, NO. 9, SEPTEMBER 2000
- [6] MAURY Microwave “ *ATS Training seminar*” , November 2001
- [7] David M. Pozar “*Microwave Engineering*” , John Wiley & Sons , 1998
- [8] Jiann S. Yuan “*SiGe , GaAs , and InP Heterojunction Bipolar Transistors*” , John Wiley & Sons , 1999
- [9] Steve C.Cripps “*RF Power Amplifiers for Wireless Communications*” , Artech House , 1999
- [10] Scott A. Wartenberg “*RF Measurements of Die and Packages*” , Artech House , 2002
- [10] 袁杰, “*高頻電路分析與設計(一)、(二)*” , 全威圖書有限公司, 2001
- [11] 呂學士編譯, 本城何彥原著, “*微波通訊半導體電路*” , 全華科技圖書股份有限公司, 2001