

Spectre 仿真环境下的 LDO 前端仿真设计

赵祁，联芯科技

摘要

模拟 IC 电路设计是各项性能指标折中的过程，同时需要保证在各种工艺偏差、环境温度、电源电压、负载应用环境下稳定可靠工作，这是一项细致精准的设计工作，需要设计者进行大量繁琐的仿真验证。Cadence 公司提供的 Spectre 仿真工具为设计者提供了人性化的仿真环境，通过 sweep/ocean/corner 仿真工具可以将仿真条件设置成参数进行交叉仿真，并支持对图形和结果计算帮助设计者完成电路分析工作。本文以一款电源管理芯片 LDO 的设计实例，利用 spectre 环境下不同仿真工具，分析各项性能指标，极大的提高了设计效率。

1 引言

随着笔记本电脑、手机、PDA 等移动设备的普及，便携式产品中电源管理类有着广阔的市场，因此电源管理模块作为模拟电路设计的一个分支逐渐细化为开关稳压源、电荷泵和线性稳压源。线性稳压器（LDO）较开关电源最大的特点是具有极低的输出电压噪声以及较高的电源电压抑制比（纹波特性），能够应用于对噪声敏感的 RF 和高性能音频电路。同时 LDO 凭借压差低、功耗低、集成度高等优点，可为手机各功能组件供电，成为手机终端设备的低成本解决方案。

2 LDO 工作原理

LDO 是一个闭环反馈环路，通过负反馈控制调整管的栅压达到稳定输出电压的功能。其中调整管驱动电流，误差放大器为反馈提供开环增益。LDO 作为线性稳压源，需要在负载和电源变化时提供稳定输出电压，同时还要抑制工艺温度、封装寄生等因素对输出电压的影响。LDO 性能由 PSRR、负载调整率、线性调整率等指标确定，通常提高 LDO 开环增益与带宽来提高各项性能。然而 LDO 与运放的不同之处是 LDO 的负载范围变化大，导致不同负载条件下的极点分布有很大变化，从而给 LDO 的频率补偿和稳定性带来难度。

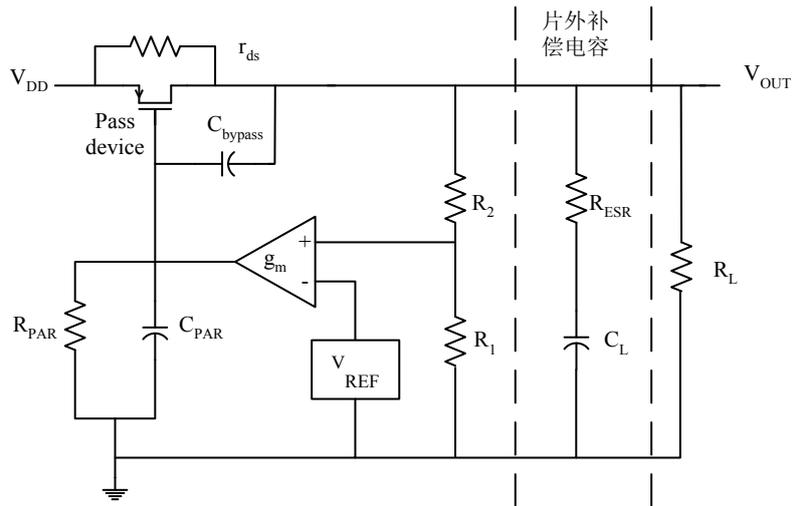


图 1 LDO 的典型结构框图

LDO 系统框图如图 1 所示。系统有三个极点：LDO 输出极点，误差放大器输出极点，误差放大器正向输入端寄生电容高频极点，同时输出电容引入一个 LHP 零点。传统补偿方案利用电容上 ESR 零点与电路内部次极点相互抵消，无论谁为主极点，剩下的极点在环路增益带宽外即可确保系统的稳定性。此类电路结构简单，然而选择小 ESR 的陶瓷电容能够节省板级成本、减小瞬态过冲，同时 ESR 电阻与走线和温度有关，所以需要寻找更可靠的补偿方式。

3 LDO 稳定性分析与补偿方式

对于 $1\mu\text{f} \sim 10\mu\text{f}$ 片外陶瓷电容应用的 LDO，目前存在三种常见的补偿方式。

传统 LDO 采用源跟随器作为中间级，利用源跟随器的低输出阻抗隔开误差放大器和驱动管栅极寄生电容形成的低频极点，导致源跟随器需要消耗大量电流将栅极点推到高频。更重要的是 NMOS 源跟随器导致驱动管在小负载时无法完全关闭，PMOS 源跟随器导致驱动管在大负载时无法完全打开。

所以对于大电容负载 LDO 电路，通常采用零点补偿技术在电路内部产生零点抵消极点的方法实现 LDO 稳定。

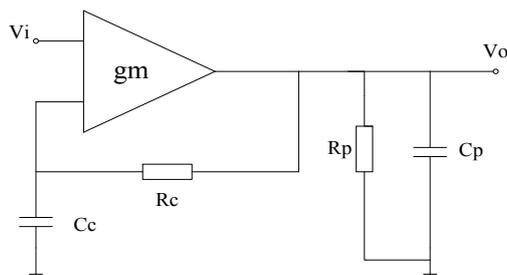


图 2 频率相关反馈因子

频率相关反馈因子电路结构如图 2 所示， R_c 和 C_c 分别为补偿电阻和补偿电容， R_p 和 C_p 分别为跨导为 g_m 的运放输出电阻和电容。频率相关反馈因子电路传递函数的低频增益为 1，频率特性表现为一个低频 LHP 零点 ω_z ，一个中频极点 ω_{pc1} ，一个高频极点 ω_{pc2} 。通过将 ω_{pc1} 和 ω_{pc2} 设计在 LDO 单位增益带宽外，频率相关反馈因子电路只表现为零点 ω_z ，引入 LDO 反馈通路后补偿环路次极点。

此技术缺点是 R_c 和 R_p 在百 Kohm 量级， C_c 在 pf 数量级， C_p 在百 ff 数量级，所以采用较大的补偿电阻电容将使极点 ω_{pc1} 和 ω_{pc2} 进入带内，这就需要 ESR 零点来补偿其中一个极点。如果设计两个频率相关反馈因子串联，由第二级频率相关反馈因子的零点抵消第一级频率相关反馈因子的中频极点，会使补偿消耗更大功耗和面积。所以这种频率补偿适用的驱动管尺寸有限，同时频率相关因子技术增加 LDO 失调，所以不适合高性能大驱动能力 LDO 应用。

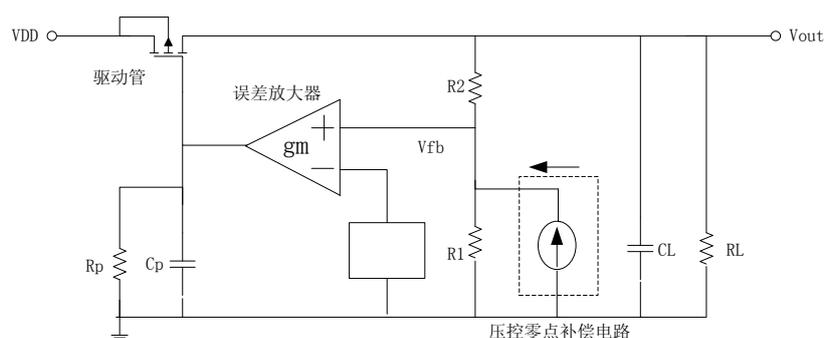


图3 具有压控零点补偿技术的LDO

具有压控零点补偿 VCCS 技术的 LDO 原理图如图 3 所示，VCCS 电路输入电压为 LDO 输出 V_{out} ，输出电压为反馈电压 V_{fb} 。基本工作原理是利用 LDO 输出电压 V_{out} 和反馈电容 C 产生一股压控电流源 SCV_{out} 流入 LDO 反馈电阻，使补偿电容 C 和反馈电阻 R_2 产生一个左半平面零点 Z 用于补偿误差放大器输出极点，同时 LDO 环路中还增加了一个压控零点补偿电路内部极点 P 。

$$Z = \frac{1}{R_2 C}, \quad p = \frac{gm_x}{C}$$

极点 P 通常在 LDO 带内几百 KHz 处降低 LDO 的稳定性。在原有 VCCS 补偿电路中加入源跟随器和辅助放大器，形成 VCCS 内部小反馈环路来增大跨导，可以将极点 P 推向高频。同时 VCCS 补偿电路利用比例为 m 的电流镜，将流入 LDO 反馈电阻的压控电流增大到 $mSCV_{out}$ ，使得在相同零点时降低了补偿电容 C 取值。可见零点 Z 被推向低频，极点 P 被推向高频，优化了补偿效果。

引入VCCS补偿后，整个LDO系统成为一个四个极点（原LDO三个极点+P）和两个零点（Z+Zesr）系统，通过两个零点分别抵消两个中频极点，最终系统只剩下两个极点，通过设置高频极点在两倍GBW以外即可保证系统稳定性。需要注意的是VCCS内部小反馈环也要设计满足稳定性，同时VCCS电路直接与反馈电阻相连，需要注意降低VCCS电路对主环路的影响，这可以通过提高VCCS补偿的输出阻抗实现。

4. 具体设计实例

本文所采用的频率补偿为压控零点补偿结构，LDO内部电路如图4所示，电路由两级误差放大器、电压偏置、VCCS频率补偿、驱动管、反馈电阻以及保护电路等部分组成。

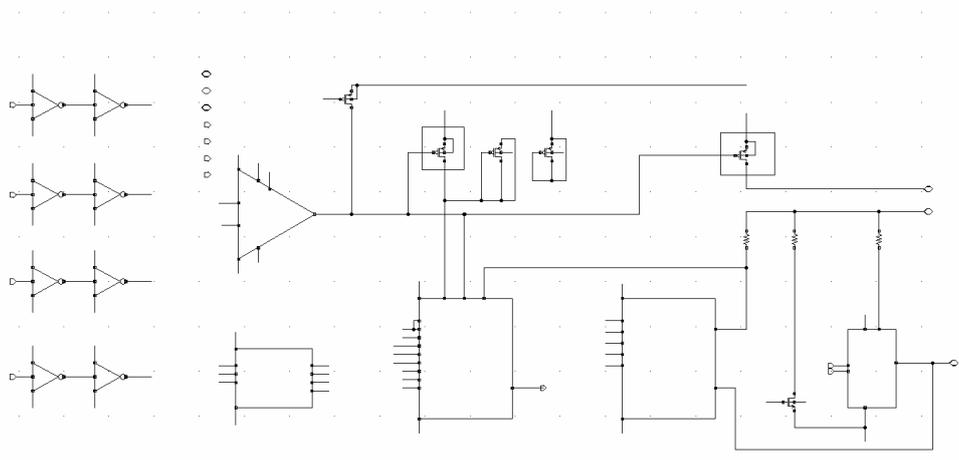


图4 LDO内部电路图

为了设计一款高PSRR和高精度LDO，本文LDO采用两级误差放大器结构，然而两级误差放大器+驱动级形成的三级闭环系统为LDO提供更高增益带宽积的同时，需要面对更艰难的面积、功耗和稳定性的折中。

5. 电路仿真验证

完成LDO的电路搭建后，需要对LDO电路的各项静态和动态指标进行仿真。为了确保LDO在各种极端应用条件下的稳定性和行为特征，通常仿真需要在各种工艺角、环境温度、锂电池工作电压、所有负载变化（空载到满载）、内部/外围阻容元件、芯片工作电流、封装/PCB走线寄生参数变化下进行。可见LDO电路仿真对设计者来说繁琐耗时，再加上仿真中的设计迭代，使设计者迫切需要使

用更便捷、仿真速度更高的仿真工具。

Cadence 公司 ADE 环境下的 Spectre 仿真器被公认为中规模模拟电路最高效的设计仿真工具，设计者可以通过 sweep 参数扫描工具、corner 仿真工具、ocean 批处理工具将 corner、temperature、vbat 等仿真条件设置成变量，根据需求对变量进行灵活排列组合，实现多参数全自动交叉仿真，大大的简化了仿真步骤，使设计者更容易进行电路设计和 debug。

下面以一个 LDO 几个关键性能指标的仿真，了解 Spectre 仿真器在仿真验证中的应用情况。

1) 稳定性仿真

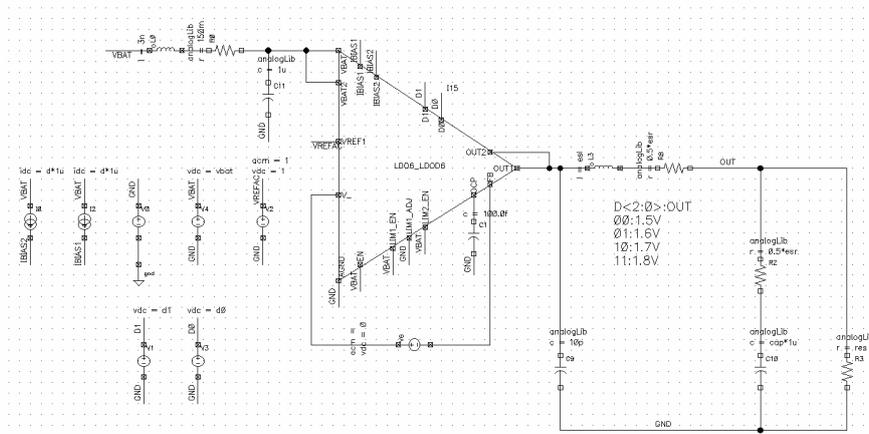


图 5 LDO 稳定性 stb 分析 testbench

图 5 是 LDO 的稳定性仿真测试电路，stb 稳定性分析较 ac 稳定性分析更简便，它能应用于任意闭环系统，更重要的是 stb 进行的是环路分析更加精确，避免了 ac 分析断环时忽略的寄生电容对环路的影响。

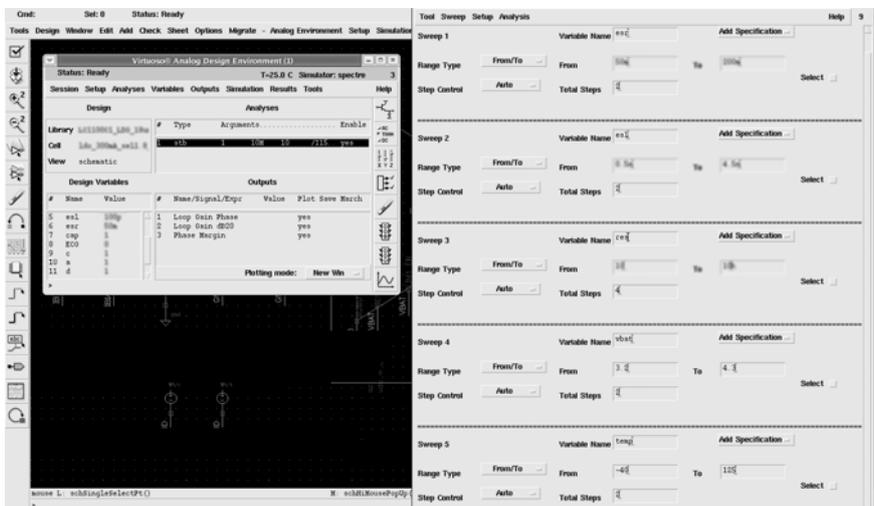


图 6 stb 分析的参数交叉扫描设置

大电流 LDO 稳定性对负载和应用电路寄生参数变化敏感，所以每个 corner 下都需要进行多个参数的交叉参数扫描，并根据极端 case 下的最差相位裕度进行反复设计迭代。图 6 通过参数扫描工具来进行环路稳定性的 stb 分析，参数交叉扫描覆盖电源电压 3.2V 到 4.2V、环境温度-40℃到 125℃、负载电流 200uA 到 200mA、电流偏置 $I_{bias} \pm 30\%$ 偏差、滤波电容和封装 PCB 走线 esr 电阻 $\pm 100\%$ 偏差、esl 电感 $\pm 100\%$ 偏差六个变量。图 7 为参数扫描 tt corner 下 LDO 随 $I_{bias} \pm 30\%$ 变化时各负载的频谱波特图和相位裕度。

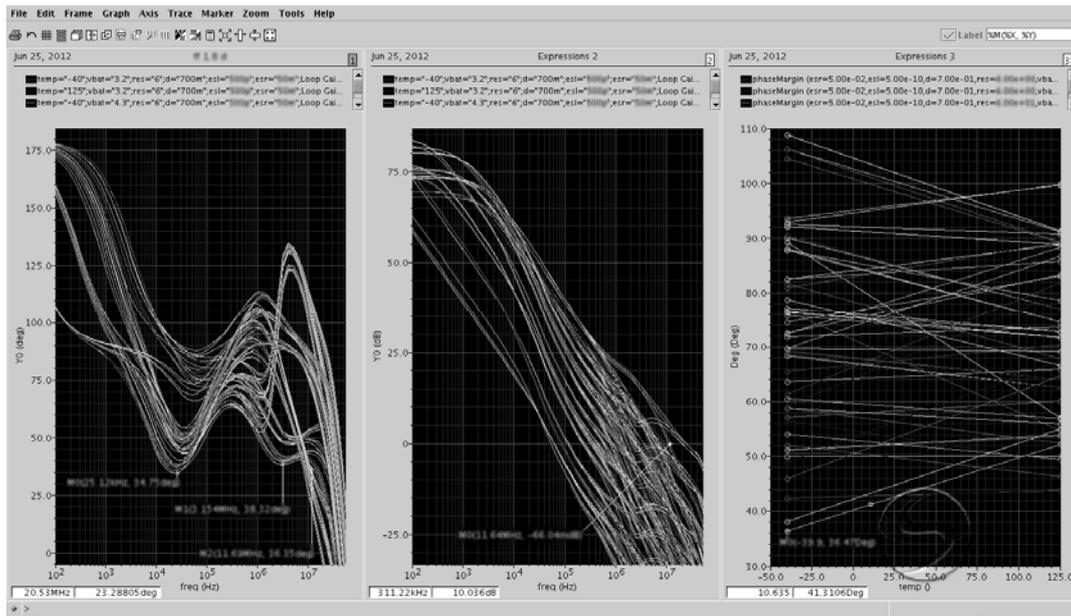


图 7 tt corner 下 LDO 随 $I_{bias} \pm 30\%$ 变化的波特图和相位裕度

通过 result/plot 功能将波特图和相位裕度设置成 stb 分析的输出，得到图 7 中各极端 case 下的相位裕度随参数的变化曲线。相位裕度在偏置电流偏小时下降，在满载和空载下出现最差值，当 esr/esl 趋于最大值和最小值时相位裕度下降到更低。所以通过对各 corner 电路内部/外围电阻电容元件、偏置电流、寄生参数进行以上六参数交叉仿真得到的 LDO 最差相位裕度，来改进电路提高 LDO 环路稳定性。

2) 负载调整率仿真

负载调整率定义为负载变化时，输出电压保持恒定的能力，分为 dc 稳定值和输出电压瞬态变化量。LDO 的 dc 负载调整率相当于闭环 LDO 直流输出阻抗，为 LDO 开环输出阻抗与闭环增益之比。线性调整率的直流计算公式为：

$$\frac{\Delta V_o}{\Delta I_o} = \frac{R_{out}}{1 + \beta A} = \frac{1}{g_{mpmos} A_{opa}} \left(\frac{R_1 + R_2}{R_2} \right)$$

显然提高误差放大器增益 A_{opa} 和功率管跨导 g_m 可以提高负载调整率。

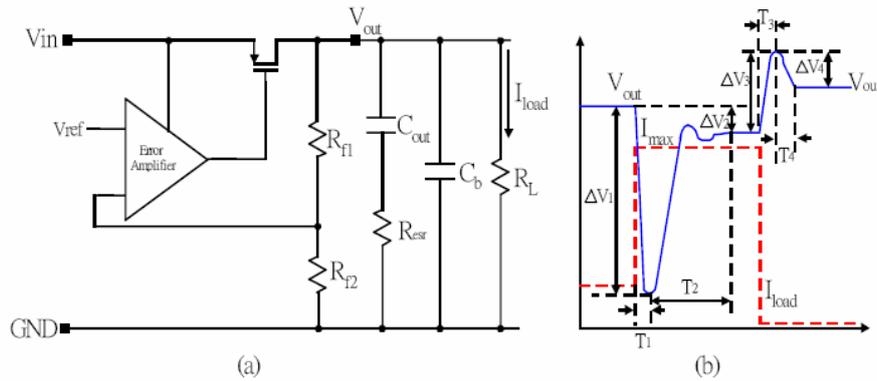


图 8 (a) PMOS 驱动管 LDO (b) 负载变化的输出电压响应

图 8 是一个 PMOS 驱动管 LDO 输出电流瞬态跳变时的输出电压变化曲线, $\Delta T1$ 时间内 LDO 带宽有限来不及响应, 滤波电容为输出负载提供电流, 过冲量 $\Delta V1$ 为 $\Delta T1$ 内的电容放电电压, $\Delta T1$ 取决于闭环带宽和误差放大器的压摆率。 $\Delta T2$ 时间内 LDO 开始响应负载变化, $\Delta T2$ 为 LDO 对电容的充电时间和闭环相位余度, $\Delta V2$ 取决于 dc 负载调整率。此后, $\Delta T3$ 时间内驱动管输出电流对电容过冲, 直到驱动管关闭, $\Delta T3$ 取决于闭环带宽和误差放大器的压摆率。 $\Delta T4$ 时间内旁路电容将过冲量通过电阻网络放电释放。可见 $\Delta V1$ 和 $\Delta V3$ 为正负瞬态负载调整率, 由误差放大器对驱动管充放电速度决定, 需要提高误差放大器的 slew rate 来减小, 同时大滤波电容和小 esr 电阻有助于改善 LDO 瞬态负载特性。

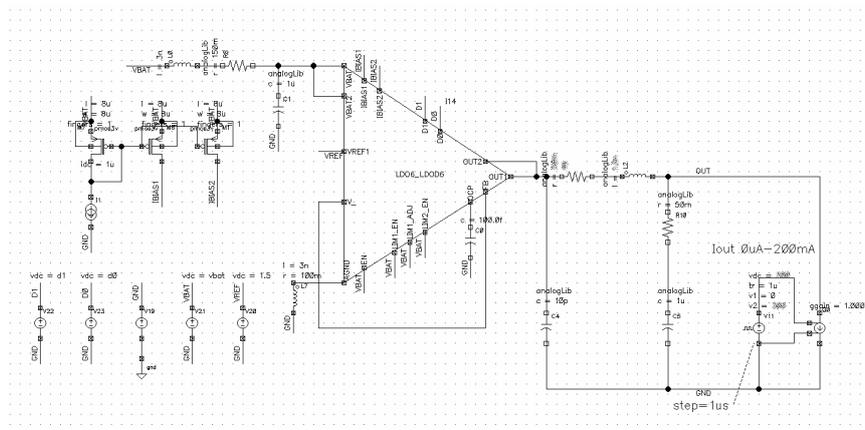


图 9 LDO 负载调整率 testbench

```

modelFile('(/PMU-new/LC1120/library/t-018-cm-sp-007_1_2_20100708/CM018_GPII_1d8V_3d3V_v1d2/ModelCards/cmn018_asep_v1d2_usage.scs" "ss_lib"))
analysis('tran ?stop "20m" ?errpreset "conservative" )
desVar( "res" 9 )
desVar( "vbat" 3.2 )
desVar( "d1" "vbat" )
desVar( "d0" "vbat" )
save( 'i "/I26/OUT1" )
temp( 125.0 )
run()
selectResult( 'tran )
plot(getData("/OUT") getData("/I26/OUT1") ?expr '( "ss,AVDD=3.2,temp=125" ) )

modelFile('(/PMU-new/LC1120/library/t-018-cm-sp-007_1_2_20100708/CM018_GPII_1d8V_3d3V_v1d2/ModelCards/cmn018_asep_v1d2_usage.scs" "tt_lib"))
analysis('tran ?stop "20m" ?errpreset "conservative" )
desVar( "res" 9 )
desVar( "vbat" 3.6 )
desVar( "d1" "vbat" )
desVar( "d0" "vbat" )
save( 'i "/I26/OUT1" )
temp( 25.0 )
run()
selectResult( 'tran )
addSubwindow()
plot(getData("/OUT") getData("/I26/OUT1") ?expr '( "tt,AVDD=3.6,temp=25" ) )

modelFile('(/PMU-new/LC1120/library/t-018-cm-sp-007_1_2_20100708/CM018_GPII_1d8V_3d3V_v1d2/ModelCards/cmn018_asep_v1d2_usage.scs" "ff_lib"))
analysis('tran ?stop "20m" ?errpreset "conservative" )
desVar( "res" 9 )
desVar( "vbat" 4.3 )
desVar( "d1" "vbat" )
desVar( "d0" "vbat" )
save( 'i "/I26/OUT1" )
temp( -40.0 )
run()
selectResult( 'tran )

```

图 10 负载调整率的 ocean 批处理语句

负载调整率的测试电路如图 9 所示。通过压控电流源模拟负载电流 0-200mA 的瞬态变化。负载调整率在 ss/tt/ff corner 下各进行一个极端 case 的仿真，仿真用 ocean 批处理工具进行，图 10 将工艺角、电源电压、温度等变量通过 ocean 语句进行设置，在 ADE 下 load .ocn 文件进行仿真，得到图 11 所示各极端 case 下的负载调整率曲线。

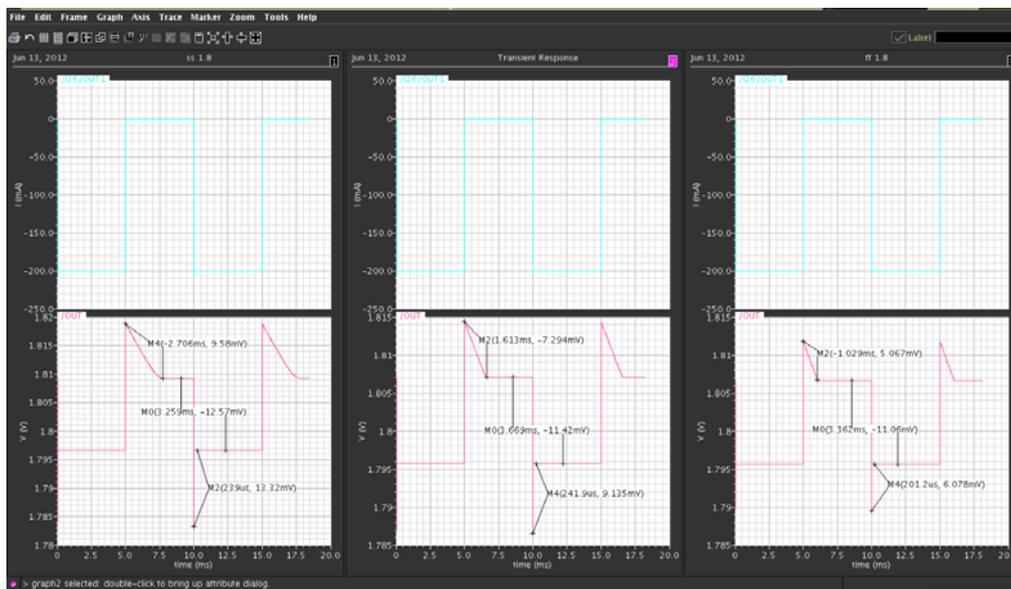


图 11 不同极端 case 下的负载调整特性

3) 线性调整率仿真

LDO 的线形调整率表示输入电压变化时，输出电压保持恒定的能力，一般被

定义为 $\frac{\Delta V_{OUT}}{\Delta V_{IN}}$ 。线性调整率的直流计算公式为：

$$\frac{\Delta V_O}{\Delta V_i} = \frac{R_{ds}}{R_{ds} + R_L} \cdot \frac{1}{1 + \beta A} = \left[\frac{1}{(R_{ds} + R_L) g_{mpmos} A_{opa}} \right] \left(\frac{R_1 + R_2}{R_2} \right)$$

可见决定线性调整率与负载调整率的直流参数一致，通常大负载电流下的线性调整率最差。当输入电压瞬间阶跃变化时输出电压的稳定能力由瞬态线性调整率表示。为了验证 LDO 输出电压的过冲量，需要在各极端 corner 和 case 下进行瞬态线性调整率仿真，仿真由 ocean 批处理工具完成。图 12 为 $I_{max}/2$ 负载时各极端 case 的线性调整特性。

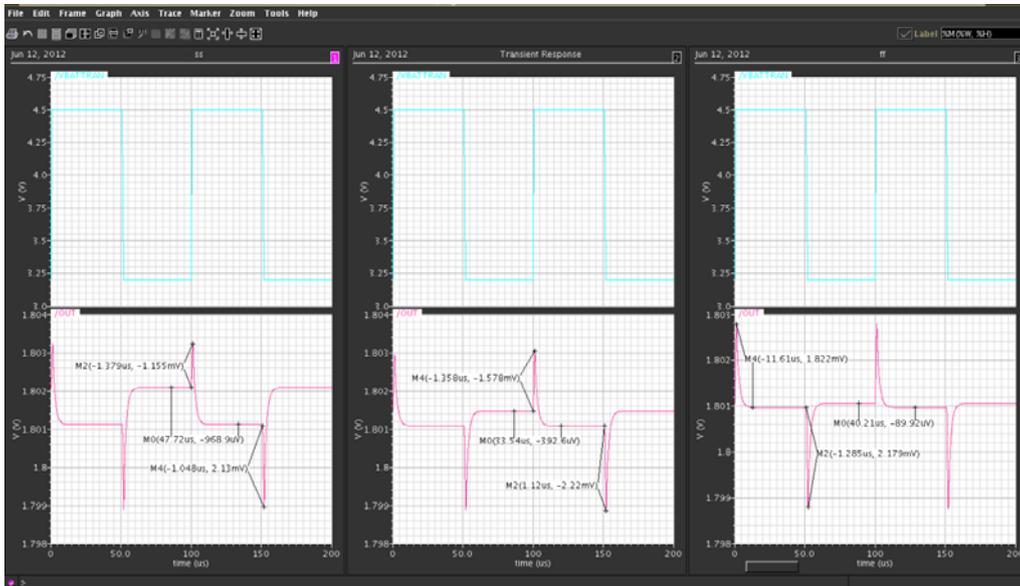


图 12 $I_{max}/2$ 负载下的线性调整特性

4) 电源电压抑制比 PSR 仿真

电源电压抑制比 PSR 表示 LDO 输出对电源所有频率处上纹波的抵抗能力，而线性调整率表示输出对直流电源大信号变化的抑制能力，PSR 传输函数 $\frac{\Delta V_o}{\Delta V_i}$ 看作电源和 LDO 输出之间的阻抗与 LDO 输出对地阻抗的比值，低频 PSR 由系统开环增益决定，当频率高于 LDO 系统主极点时，开环增益开始降低使 LDO 闭环输出阻抗增加，此时 PSR 开始下降，可见 LDO 的开环极点是 PSR 的零点，所以在 GBW 之前的中频段，误差放大器本身的频谱和 PSRR 很重要。

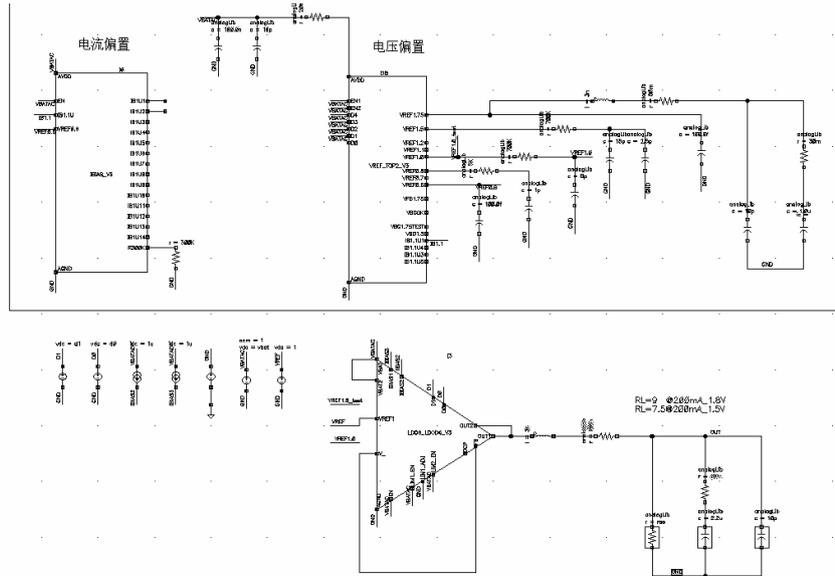


图 13 LDO 电源纹波抑制特性 testbench

图 13 为 LDO 的 PSR 测试电路，LDO 的 PSR 测试需要带基准电路进行，在系统电源上加 AC 幅度=1V 的交流信号，对电路进行 ac 分析得到输出电压的频谱曲线。

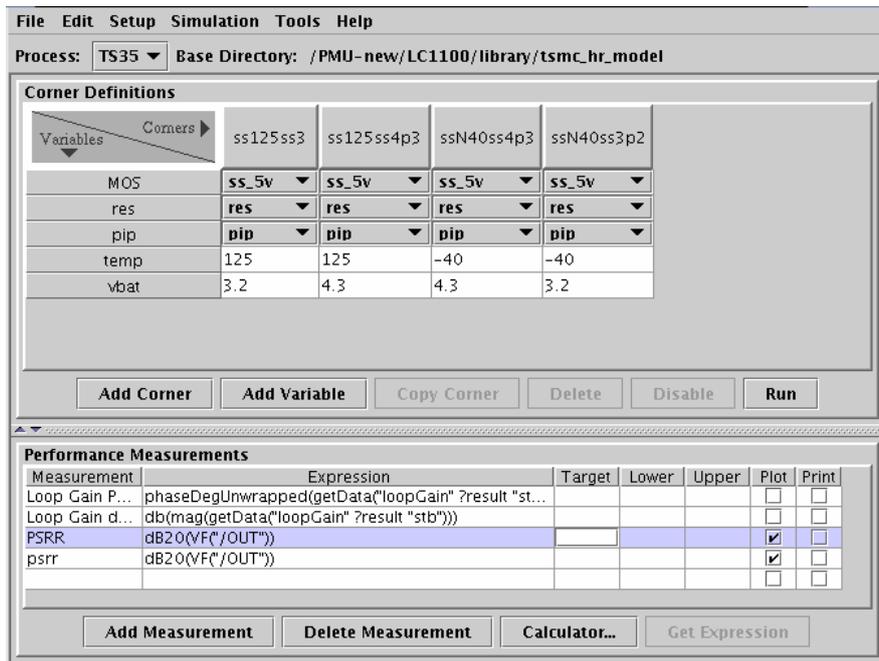


图 14 PSR 仿真的 corner 仿真工具设置

本文利用 corner 仿真工具对 PSR 进行仿真，在工具中将 MOS/RES/PIP 等 model 设置成变量，与 temp、vbat 变量一起在各 corner 下进行不同参数取值进行 PSR 仿真。

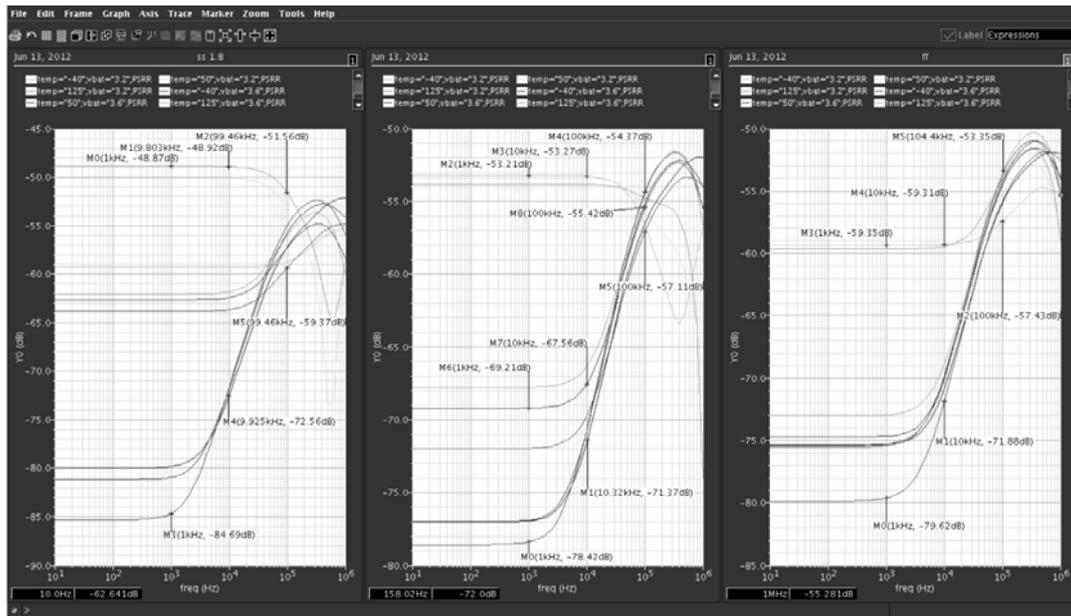


图 15 $I_{max}/2$ 负载下的 PSRR 频谱特性

$I_{max}/2$ 负载下的 PSRR 频谱如图 15 所示，利用波形观察器 WaveScan 可以将关键数值标识在曲线上。

5) 电路指标仿真结果

LDO 电路仿真结果整理如表 1 所示，其中负载调整率不考虑走线压降。经过上述全条件仿真，证明了 LDO 具有良好的电路性能指标和稳定性。同时几种仿真批处理工具大大简化了仿真过程。

Symbol	Parameter	Conditions	SPEC			Units
			Min	Typ	Max	
VBAT	Input Voltage		3.2	3.6	4.3	V
VOUT	Output Voltage of VOUT			1.5-1.8		V
IOUT	Maximum Output Current			200		mA
Δ VOUT	Load regulation	$0 \leq I_{OUT} \leq 200\text{mA}$		1		mV
	Transient load regulation	$T_{step}=1\mu\text{s}$		± 7		mV
	Line regulation	$3.2\text{V} \leq V_{BAT} \leq 4.3\text{V}$ $I_{OUT}=200\text{mA}$		<1		mV
	Transient line regulation	$T_{step}=1\mu\text{s}$		± 1.5		mV
PSRR	Power supply restrain ratio $C_{out}=1\mu\text{F}, I_{out}=100\text{mA}$	$F=1\text{KHz}$		70		dB
		$f=10\text{KHz}$		68		
		$F=100\text{KHz}$		55		
I _{ss}	Quiescent Current	$I_{out}=0\text{mA}$		110		μA
I _{o_lim}	Output Current Limit			360		mA
Temp	Temperature range		-40		125	$^{\circ}\text{C}$

表 1 LDO 电路仿真结果

6. 总结

LDO 作为电源管理芯片的基本单元，虽电路规模不大，却要保证在各种工艺偏差、环境温度、电源电压、负载应用环境下稳定可靠工作。然而 LDO 环路稳定性通常受以上因素影响，使设计者需要进行大量繁琐的仿真验证，电路设计过程反复折中。Cadence 公司提供的 Spectre 仿真器大大简化了 LDO 各项性能指标的仿真工作，设计者可以通过 sweep/corner/ocean 等批处理工具将大量仿真参数设置成变量进行仿真，缩短了仿真调试耗费的时间，保证了电路设计的快速有效性。同时经过上述性能指标的仿真过程，可以总结出参数扫描更适合在同一 corner 下参数较多，且需要交叉扫描的应用；而 corner 仿真工具和 ocean 批处理工具相似，更适合需要在多 corner 下进行极端 case 仿真的应用；对于仿真 case 不太多的应用，直接用 ocean 语句仿真操作更加简便。